



LABORATORIUM PRZYRZĄDÓW I UKŁADÓW MOCY

Ćwiczenie 7^A

Projekt i konstrukcja elektronicznego przekształtnika impulsowego

Ramowy plan pracy

Tydzień	Zajęcia w laboratorium	Praca w domu	Godziny przyjęć
11–12	Przydział parametrów indywidualnych	Projekt płytki (zad. 1)	Konsultacje
12–13	Konsultacje	Projekt lub analiza układu zasilania (zad. 2 i 3–6 lub 7–9)	Konsultacje Zatwierdzenie projektu płytki *
13	Wydanie i montaż elementów określonych z góry	Projekt sterownika (zad. 10–12)	Konsultacje Zatwierdzenie projektu elektronicznego *
14	Wydanie i montaż elementów obliczanych	Sprawdzenie montażu ** Sprawdzenie doboru tranzystora (zad. 13–16)	
15	Uruchomienie, pomiary ** Zatwierdzenie działania	Uzupełnienie sprawozdania	Konsultacje Zatwierdzenie sprawozdania

* Termin nieprzekraczalny. Rozwiązania muszą być przedstawione prowadzącemu z wyprzedzeniem, tak by dysponować czasem na dokonanie ewentualnych modyfikacji jeszcze przed upływem tego terminu.

** Zadania opisane w instrukcji 7^C.

Opracowanie ćwiczenia i instrukcji:
Łukasz Starzak

Łódź 2017

Spis treści

A Wprowadzenie do przedmiotu	6
1. Elementy układów elektronicznych.....	6
1.1. Oporniki.....	7
1.1.a. Oporniki małej mocy.....	7
1.1.b. Oporniki mocy.....	8
1.1.c. Potencjometry	8
1.2. Wartości nominalne.....	9
1.2.a. Typoszeregi.....	9
1.2.b. Tolerancja	9
1.2.c. Praktyczna dostępność	9
1.3. Kondensatory	12
1.3.a. Kondensatory jako obiekty rzeczywiste	12
1.3.b. Kondensatory foliowe.....	12
1.3.c. Kondensatory ceramiczne.....	13
1.3.d. Kondensatory elektrolityczne.....	14
1.3.e. Oznaczenia kondensatorów	15
1.4. Przyrządy półprzewodnikowe i układy scalone	16
1.4.a. Diody dyskretne	16
1.4.b. Mostki diodowe.....	16
1.4.c. Tranzystory MOSFET mocy.....	17
1.4.d. Układy scalone.....	17
1.5. Elementy elektromechaniczne	18
1.5.a. Funkcja i budowa bezpieczników	18
1.5.b. Parametry i podział wkładek topikowych.....	18
1.5.c. Dobór wkładki topikowej	19
1.5.d. Rodzaje i parametry złącz.....	20
2. Prototypowe obwody drukowane	25
2.1. Uniwersalne płytki drukowane.....	25
2.1.a. Konstrukcja płytki	25
2.1.b. Projektowanie układów.....	26
2.2. Wykorzystanie arkusza kalkulacyjnego i przykładowy projekt	29
2.2.a. Arkusz kalkulacyjny wspomagający projektowanie	29
2.2.b. Układ do projektu przykładowego	29
2.2.c. Przygotowanie do projektowania	30
2.2.d. Rozplanowanie elementów i połączeń	31
2.2.e. Weryfikacja i korekta projektu	36
B Wprowadzenie do ćwiczenia.....	39
3. Cel i przebieg ćwiczenia.....	39
Po co to ćwiczenie? Konstrukcja układu na ścieżce pracy inżyniera	39
Do czego dążymy? Założenia projektu	41
W jaki sposób to uzyskamy? Przebieg ćwiczenia	41
Co można, a co należy przeczytać? Zawartość instrukcji.....	42
4. Przerwywacz napięcia stałego	43
4.1. Idea układu.....	43
4.1.a. Zasada działania	43
4.1.b. Skuteczne napięcie wyjściowe	44
4.1.c. Sterowanie mocą wyjściową	46
4.1.d. Przerwywacz jako przekształtnik elektroniczny	48
4.2. Układ praktyczny	50
4.2.a. Adaptacja idei do wymagań projektowych.....	50
4.2.b. Działanie układu aplikacyjnego	50
4.2.c. Szczegółowy schemat praktyczny i bloki funkcjonalne	53

4.3.	Przeciwdziałanie zakłóceniom pracy układu	56
4.3.a.	Elementy kondycjonujące i zabezpieczające	56
4.3.b.	Zaburzenia i ich propagacja	56
4.3.c.	Działanie i stosowanie kondensatorów odprzegających	57
5.	Generator przebiegu prostokątnego	59
5.1.	Zasada działania układu czasomierza 555	59
5.1.a.	Najprostszy tryb pracy układu – monostabilny	59
5.1.b.	Astabilny tryb pracy	60
5.2.	Konfiguracja zmodyfikowana	63
5.2.a.	Poprawa działania układu astabilnego	63
5.2.b.	Układ aplikacyjny	63
5.2.c.	Pobór prądu	64
C Projekt		67
6.	Projekt płytki drukowanej	67
6.1.	Założenia ogólne	67
6.1.a.	Schemat elektryczny połączeń na płytce	67
6.1.b.	Wykorzystywana płytka uniwersalna	68
6.2.	Uwzględnienie rzeczywistego charakteru połączeń	77
6.2.a.	Wpływ fizycznych połączeń na pracę układu	77
6.2.b.	Odzwierciedlenie na schematach	77
6.2.c.	Szczegółowe wymagania dotyczące połączeń	78
6.3.	Wykonanie	80
	Zadanie 1. Rozplanowanie elementów i połączeń na płytce drukowanej	81
7.	Projekt elektroniczny	83
7.1.	Uwagi i obliczenia wstępne	83
	Postępowanie w trakcie wykonywania zadań	83
	Zadanie 2. Charakterystyczne wartości w układzie – szacunek od góry	84
7.2.	Zasilacz – dobór elementów	85
	Zadanie 3*. Zabezpieczenie zwarciove	85
	Zadanie 4*. Filtr prostownika	86
	Zadanie 5*. Napięcie zasilania sterownika	89
	Zadanie 6*. Filtr zasilacza sterownika	90
7.3.	Zasilacz – działanie	92
	Zadanie 7**. Napięcie zasilania sterownika – oszacowanie maksimum	92
	Zadanie 8**. Napięcie wyprostowane – oszacowanie minimalnej amplitudy	94
	Zadanie 9**. Napięcie zasilania sterownika – oszacowanie minimum	95
7.4.	Sterownik	98
	Zadanie 10. Generator przebiegu prostokątnego – obliczenia	98
	Zadanie 11. Generator przebiegu prostokątnego – weryfikacja	100
	Zadanie 12. Obwód bramki tranzystora	102
7.5.	Weryfikacja doboru łącznika półprzewodnikowego	104
	Zadanie 13. Wytrzymałość napięciowa tranzystora	105
	Zadanie 14. Moc strat w tranzystorze	106
	Zadanie 15. Bezpieczeństwo cieplne tranzystora	108
	Zadanie 16**. Warunki pracy obwodu sterowania	109
E Informacje		111
8.	Zasady wykonywania ćwiczenia	111
9.	Oczekiwana zawartość sprawozdania	112
10.	Wymagana wiedza	113
10.1.	Przed przystąpieniem do wykonywania ćwiczenia	113
10.2.	Kolokwium	113
11.	Literatura	113

Spis rysunków

Rys. 1. Elementy elektroniczne.....	21
Rys. 2. Jednostronna uniwersalna płytka drukowana z wykonanymi połączeniami pól lutowniczych	25
Rys. 3. Schemat układu do przykładowego projektu płytki uniwersalnej.....	29
Rys. 4. Widok płytki wraz z elementami niezbędnymi do konstrukcji przykładowego układu.....	30
Rys. 5. Rysunek pól lutowniczych i fabrycznie wytworzonych połączeń w arkuszu Płytki.....	31
Rys. 6. Kolejne etapy projektowania płytki.....	32
Rys. 7. Zmontowany i działający układ przykładowy	37
Rys. 8. Ostateczna topografia płytki w przykładowym projekcie.....	38
Rys. 9. Ścieżka pracy inżyniera – projektanta i konstruktora układu elektronicznego	40
Rys. 10. Ogólny schemat przerywacza napięcia stałego z odbiornikiem rezystancyjnym	43
Rys. 11. Przebiegi prądu i napięć w układzie przerywacza napięcia stałego dla przykładowego przebiegu napięcia wejściowego i wartości współczynnika wypełnienia.....	44
Rys. 12. Aproksymacja całki występującej w definicji wartości skutecznej napięcia wyjściowego przerywacza.....	46
Rys. 13. Wyjściowy układ lampy halogenowej	51
Rys. 14. Kompletny układ lampy ze ściemniaczem w postaci przerywacza napięcia – schemat blokowy.....	52
Rys. 15. Uprozczone przebiegi w idealnym układzie przerywacza napięcia (rys. 14)	52
Rys. 16. Kompletny schemat elektryczny układu ze ściemniaczem	55
Rys. 17. Schemat układu scalonego typu 555 wraz z konfiguracją połączeń zewnętrznych.....	60
Rys. 18. Przebiegi w układach generatorów opartych na układzie 555.....	61
Rys. 19. Uproszczony rysunek układu pól lutowniczych i ścieżek przewodzących na płycie UM-8	68
Rys. 20. Schemat elektryczny płytki uniwersalnej w wariantcie pełnym	69
Rys. 21. Schemat elektryczny płytki uniwersalnej w wariantcie podstawowym.....	70

Spis tabel

Tab. 1. Kod barwny wartości rezystancji.....	7
Tab. 2. Typoszeregi wartości elementów elektronicznych E3–E24 zgodnie z normą IEC 60063 (fragment nieskończonych szeregów obejmujący wartości z przedziału 3,3...330)	10
Tab. 3. Najpopularniejsze systemy oznaczeń na obudowach kondensatorów	15
Tab. 4. Układ wyprowadzeń i obrysy obudów elementów wykorzystanych w przykładowym projekcie	31
Tab. 5. Założenia projektowe	41
Tab. 6. Zestawienie elementów niezbędnych do konstrukcji układu	71
Tab. 7. Dodatkowe dane elementów układu	83

A

Wprowadzenie do przedmiotu

1. Elementy układów elektronicznych

W tym rozdziale przybliżone zostaną najważniejsze właściwości fizyczne, elektryczne i mechaniczne rzeczywistych oporników, kondensatorów, tranzystorów i elementów innych typów, które zostaną wykorzystane do konstrukcji układu. Wygląd typowych obudów tych elementów przeznaczonych do montażu przewlekanego przedstawiono na rys. 1 na s. 21. Dokładną listę elementów, z których zostanie złożony ściemniacz zawiera tab. 6 na s. 71.

1.1. Oporniki

1.1.a. Oporniki małej mocy

Tani opornik małej mocy to zwykle **opornik warstwowy węglowy**, czyli cylinder z materiału izolacyjnego, na który naniesiona jest warstwa węgla pirolitycznego. Z warstwy tej tworzy się następnie spiralę przez nacięcie ostrzem diamentowym spiralnego rowka. To, co widać na zewnątrz, to warstwa lakieru lub emalii zapewniająca izolację elementu (elektryczną oraz od warunków środowiskowych, np. wilgoci) i zabezpieczająca przed zapłonem. Rezystancja oporników węglowych (ang. *carbon resistors*) silnie zależy od temperatury i przyłożonego napięcia, a także zmienia się znacznie w miarę starzenia. Poza tym duża pojemność pasożytnicza ogranicza pasmo tych elementów do ok. 10 MHz, co jednak nie stanowi problemu w impulsowych układach mocy.

Do bardziej wymagających aplikacji (nie ma to miejsca w niniejszym ćwiczeniu) stosuje się **oporniki warstwowe metalizowane** (ang. *metal resistors* lub *metal film resistors*), w których węgiel zastąpiony został stopem metalowym o dobrych właściwościach elektrycznych. Ich wadą jest mała odporność na przeciążenia, dlatego raczej nie są stosowane w obwodach mocy.

Wartość opornika jest oznaczona na jego obudowie na jeden z dwóch sposobów:

- 1) liczbowy – głównie w przypadku oporników specjalnych, np. dużej mocy, niskoindukcyjnych itp. Zamiast przecinka zapisuje się przedrostek lub – w przypadku pojedynczych omów – literę „Ω” lub „R” (dawniej niekiedy „E”), np. 4k7 = 4 kΩ, 680R = 680 Ω, 4Ω7 = 4,7 Ω;
- 2) za pomocą kodu barwnego – 3, 4 lub 5 (bardzo rzadko 6) różnokolorowych pasków, najczęściej spotyka się ich 4.

Przy współczesnej dostępności multimetrów z pomiarem rezystancji znajomość kodu barwnego nie jest niezbędna, dla porządku został on jednak wyjaśniony w tab. 1. Przykładowo opornik 1-watowy na rys. 1a ma 4 paski, kolejno: żółty, fioletowy, brązowy, złoty, co oznacza $47 \cdot 10 = 470 \Omega \pm 5\%$.

Tab. 1. Kod barwny wartości rezystancji

Liczba pasków	Numer paska*				
3	1	2		3	**
4	1	2		3	4
5	1	2	3	4	5
Znaczenie Kolor	Cyfry znaczące			Mnożnik	Tolerancja
■ srebrny				$10^{-2} = 10 \text{ m}$	10%
■ złoty				$10^{-1} = 0,1$	5%
■ czarny	0	0	0	$10^0 = 1$	
■ brązowy	1	1	1	$10^1 = 10$	1%
■ czerwony	2	2	2	$10^2 = 0,1 \text{ k}$	2%
■ pomarańczowy	3	3	3	$10^3 = 1 \text{ k}$	
■ żółty	4	4	4	$10^4 = 10 \text{ k}$	
■ zielony	5	5	5	$10^5 = 0,1 \text{ M}$	0,5%
■ niebieski	6	6	6	$10^6 = 1 \text{ M}$	0,25%
■ fioletowy	7	7	7	$10^7 = 10 \text{ M}$	0,1%
■ szary	8	8	8		0,05%
□ biały	9	9	9		

* Pasek ostatni powinien być umieszczony najbliżej krańca opornika (często w miejscu zwiększonej grubości) lub być szerszy od pozostałych – w praktyce zdarza się różnie. Wskazówka praktyczna: ponieważ większość powszechnie stosowanych (i sprzedawanych) oporników posiada tolerancję 5% lub 10% i jest oznaczana 4 paskami, ostatni pasek jest zazwyczaj srebrny lub złoty; z kodu wynika, że tego koloru nie może być 1. pasek.

** Oporniki z kodem 3-paskowym mają zawsze tolerancję 20%.

Moc znamionowa (dopuszczalna) oporników małej mocy jest zwykle wartością z ciągu geometrycznego o ilorazie 2: 1/8 W, 1/4 W, 1/2 W, 1 W, 2 W. Zależy od niej rozmiar obudowy opornika (patrz rys. 1a).

Obudowa opornika, jako elementu o dwóch **końcówkach** (termin używany zwykle w odniesieniu do elementu jako abstrakcji, ang. *terminals*), posiada oczywiście dwa **wyprowadzenia** (termin używany zwykle w odniesieniu do fizycznych fragmentów drutu, ang. *leads*).

1.1.b. Oporniki mocy

Oporniki warstwowe są zwykle wytwarzane dla mocy do 2 W, a w specjalnych konstrukcjach – do ok. 10 W. Od poziomu 5 W zaczyna się obszar zastosowania **oporników drutowych** (ang. *wire wound*), w których na walec ceramiczny zostaje nawinięty drut oporowy (tzn. o dużej rezystywności). Dla mocy do 20 W tak powstały opornik zalewa się w masie ceramicznej uformowanej w prostopadłościan (zob. rys. 1b). W przypadku większych mocy opornik jest zalewany w masie silikonowej i zamykany w metalowym radiatorze. To rozwiązanie pozwala na wydzielenie do ok. 300 W przy rozmiarach elementu jak na zdjęciu i zastosowaniu odpowiedniego dodatkowego radiatora. Większe moce wymagają stosowania oporników o większych wymiarach geometrycznych.

Nowoczesnym, choć kosztownym, rozwiązaniem są **oporniki grubowarstwowe** (ang. *thick layer*). Są one wytwarzane przez nadrukowanie (metodą sitodruku) warstwy przewodzącej (stosuje się specjalne, wciąż udoskonalane materiały) na płytkę ceramiczną o dużej przewodności cieplnej. Płytkę z opornikiem przykleja się do metalowego radiatora. Rozwiązanie to pozwala wydzielać duże moce w elemencie o stosunkowo niedużych wymiarach (np. 2 cm × 2 cm), pod warunkiem zapewnienia odpowiedniego chłodzenia.

1.1.c. Potencjometry

Potencjometr to kawałek materiału oporowego (ścieżka oporowa) o stosunkowo dużym wymiarze wzdłużnym (dużo dłuższy niż szerszy) podzielony ruchomym tzw. **ślizgaczem** na dwie części. Zmieniając położenie ślizgacza, zmieniamy rezystancję każdej z części ścieżki, natomiast sumaryczna rezystancja pozostaje stała. Potencjometr jest elementem 3-końcówkowym. Wyprowadzenia bieżą z dwóch krańców ścieżki oporowej oraz ze ślizgacza (na schematach elektrycznych to wyprowadzenie oznaczone jest strzałką skierowaną do opornika).

Istnieje kilka typów potencjometrów (zob. rys. 1c). W ćwiczeniu wykorzystamy **potencjometr osiowy**. W takim elemencie ścieżka oporowa jest ułożona na okręgu, a położenie kątowne ślizgacza zmieniamy kręcąc osią potencjometru. Potencjometry te są przeznaczone do ciągłego użycia przez użytkownika w czasie korzystania z urządzenia (np. do regulacji głośności we wzmacniaczach), stąd obecność osi do wyprowadzenia na zewnątrz obudowy. Podobne zastosowanie mają potencjometry suwakowe, różniące się kształtem ścieżki oporowej, która jest w tym przypadku podłużna.

Istnieją również **potencjometry montażowe** i **potencjometry wieloobrotowe**, przeznaczone do użycia z niewielką częstotliwością. Przez większość czasu eksploatacji ich wartość pozostaje stała i często są dostępne dopiero po zdjęciu obudowy urządzenia. Różnica między tymi dwoma typami polega na dokładności nastawy, która w przypadku potencjometrów wieloobrotowych może być bardzo wysoka.

Potencjometry produkuje się w dwóch wykonaniach: liniowym i logarytmicznym. W potencjometrze liniowym – oznaczanym w Europie literą „A” (np. „10 kΩ A”) – rezystancja między końcem ścieżki oporowej a ślizgaczem zależy liniowo od położenia ślizgacza. Natomiast w potencjometrze logarytmicznym – oznaczanym w Europie literą „B” (np. „10 kΩ B”), a w Ameryce literą „A” (np. „A10kΩ”) – rezystancja rośnie wykładniczo, tzn. przy małych wartościach rośnie mało przy danej zmianie położenia ślizgacza, a przy dużych wartościach przy takiej samej zmianie położenia rośnie dużo.

1.2. Wartości nominalne

1.2.a. Typoszeregi

Nie produkuje się elementów biernych o dowolnej wartości rezystancji, pojemności czy indukcyjności. W celu standaryzacji elementów definiuje się **typoszeregi** (ang. *preferred number series, series of types*), tj. zbiory wartości dyskretnych, które mogą być przyjmowane przez poszczególne parametry.

Najpowszechniej stosowanymi są typoszeregi E. Typoszereg E_n , gdzie $n \in \{3, 6, 12, 24, 48, 96, 192\}$, zawiera n wartości w każdej dekadzie (czyli np. od 1Ω do 10Ω , od $100 \text{ k}\Omega$ do $1 \text{ M}\Omega$ itd.) Wartości te są równomiernie rozłożone na skali logarytmicznej, co oznacza, że tworzą one ciąg geometryczny o ilorazie $10^{1/n}$ (pierwiastek n -tego stopnia z 10). Tak więc każda kolejna wartość jest większa od poprzedniej *tyle samo razy* (a nie *o tyle samo*). Początek każdej dekady jest zawsze całkowitą potęgą liczby 10 i stanowi jednocześnie koniec dekady poprzedniej.

Ponieważ dokładność wykonania elementów elektronicznych jest ograniczona, nie ma sensu podawanie wartości z przesadną dokładnością. Wartości z typoszeregów E3–E24 są zaokrąglane do 2 cyfr znaczących, a z wyższych typoszeregów – do 3 cyfr znaczących (nie zawsze zgodnie z ogólnymi regułami). Szczegółową definicję typoszeregów E, w formie tabel, zawiera europejska norma IEC 60063. Wartości z najczęściej stosowanych typoszeregów od E3 do E24 zebrano w tab. 2.

1.2.b. Tolerancja

Każdy element wykonywany jest ze skończoną dokładnością, która charakteryzowana jest przez **tolerancję** (ang. *tolerance*) jego parametrów. Termin ten oznacza procentowo określony przedział wokół wartości nominalnej (np. $\pm 10\%$), w którym może znajdować się rzeczywista wartość elementu. Na przykład rezystancja opornika o rezystancji nominalnej 10Ω i tolerancji 5%, co oznaczamy jako $10 \Omega \pm 5\%$, może w rzeczywistości być dowolną liczbą z przedziału $[(100\% - 5\%) \cdot 10 \Omega; (100\% + 5\%) \cdot 10 \Omega]$ czyli $[9,5 \Omega; 10,5 \Omega]$.

Z każdym typoszeregiem związana jest pewna optymalna tolerancja t , tzn. taka, przy której:

- 1° dla dowolnej wartości x istnieje taka wartość z typoszeregu $x_{i(i)}$, że x należy do przedziału $[(1-t)x_{i(i)}; (1+t)x_{i(i)}]$;
- 2° przedziały $[(1-t)x_{i(i)}; (1+t)x_{i(i)}]$ dla kolejnych wartości $x_{i(i)}$ pokrywają się w jak najmniejszym stopniu (nie można jednak całkowicie uniknąć nakładania się przedziałów z powodu zaokrąglenia wartości z typoszeregów).

Same wartości tolerancji również wybiera się z typoszeregu – w tym wypadku 1, 2, 5, 10 itd. Przy takim podejściu np. dla typoszeregu E3 optymalną tolerancją jest 50%. W tym przypadku wokół kolejnych wartości powstają przedziały: 5...15 ($10 \pm 50\%$), 11...32 ($22 \pm 50\%$), 23...70, 50...150 itd. Jak widać, przedziały te pokrywają się, stąd np. wartości dokładnej 30 odpowiada zarówno $22 \pm 50\%$, jak i $47 \pm 50\%$. Niemniej przy większej tolerancji pokrywanie się zachodziłoby w jeszcze większym stopniu. Z kolei przy mniejszej tolerancji 20% pojawiłyby się przerwy między poszczególnymi przedziałami: 8...12, 17...26, 37...56, 80...120, w wyniku czego wartość 30 nie zawierałaby się w żadnym z nich – nie miałyby więc żadnego odpowiednika z typoszeregu.

Wyznaczone w powyższy sposób optymalne tolerancje podano również w tab. 2.

1.2.c. Praktyczna dostępność

W praktyce bezproblemowo dostępne w sprzedaży są często elementy o wartościach z typoszeregu niższego (tj. mniej dokładnego) niż optymalny. Przykładowo potencjometry o tolerancji 20% są często produkowane masowo na wartości nominalne z typoszeregu E3, a dopiero na specjalne zamówienie – z optymalnego typoszeregu E6. Oporniki o tolerancji 5% mogą być dostępne w ciągłej sprzedaży jedynie o wartościach z typoszeregu E12, a nie E24. W skrajnych przedziałach wartości, jak np. rezystancja poniżej 10Ω i powyżej $1 \text{ M}\Omega$, należy się spodziewać zmniejszenia zarówno dokładności wykonania (większa tolerancja), jak i dostępności (jeszcze niższy typoszereg).

Tab. 2. Typoszeregi wartości elementów elektronicznych E3–E24 zgodnie z normą IEC 60063 (fragment nieskończonych szeregów obejmujący wartości z przedziału 3,3...330)

Typoszereg	E3	E6	E12	E24
Iloraz	$10^{1/3} \approx 2,15$	$10^{1/6} \approx 1,468$	$10^{1/12} \approx 1,2115$	$10^{1/24} \approx 1,10069$
Podstawa 1
		3,3	3,3	3,3
				3,6
			3,9	3,9
				4,3
	4,7	4,7	4,7	4,7
				5,1
			5,6	5,6
				6,2
		6,8	6,8	6,8
				7,5
			8,2	8,2
			9,1	
Podstawa 10	10	10	10	10
				11
			12	12
				13
		15	15	15
				16
			18	18
				20
	22	22	22	22
				24
			27	27
				30
		33	33	33
				36
			39	39
				43
	47	47	47	47
				51
		56	56	
			62	
	68	68	68	
			75	
		82	82	
			91	
Podstawa 100	100	100	100	100
				110
			120	120
				130
		150	150	150
				160
			180	180
				200
	220	220	220	220
				240
			270	270
				300
		330	330	330

Optymalna tolerancja	50%	20%	10%	5%

Projektując układ elektroniczny można założyć, że bez kłopotu będzie możliwe nabycie:

- oporników małej mocy o tolerancji 5%, z typoszeregu E12,
- kondensatorów precyzyjnych (np. monolitycznych) o tolerancji 10% (skrajnie 20%), z typoszeregu E12,
- oporników mocy i kondensatorów elektrolitycznych o tolerancji 10%...20%, z typoszeregu E6,
- potencjometrów i cewek – z typoszeregu E3.

1.3. Kondensatory

1.3.a. Kondensatory jako obiekty rzeczywiste

Znakomita większość oporników w układach elektronicznych należy do jednego typu oporników warstwowych, które są elementami bardzo uniwersalnymi. W przypadku kondensatorów sprawa nie jest taka prosta. Nigdy nie wystarczy dobrać kondensatora o odpowiedniej wartości. Istotne są również inne jego parametry, jak współczynnik stratności dielektrycznej (tangens kąta stratności), napięcie maksymalne, indukcyjność zastępcza, pasmo częstotliwości, stałość pojemności, maksymalna temperatura pracy, maksymalna dopuszczalna moc czynna i bierna i in. Różne konstrukcje kondensatorów posiadają pod tym względem różne właściwości, co determinuje ich zastosowanie do takich a nie innych aplikacji.

Poniżej w największym skrócie omówimy główne typy kondensatorów stosowane w układach elektronicznych małej i średniej mocy, dzięki czemu jasny stanie się wybór konkretnych elementów do konstruowanego ściemniacza. Typowe obudowy kondensatorów poszczególnych typów przedstawia rys. 1d (wybrane zostały elementy o stosunkowo małych rozmiarach, dla większych pojemności i napięć znamionowych obudowa może być kilkakrotnie większa).

1.3.b. Kondensatory foliowe

Kondensatory foliowe (ang. *film capacitors*) – zwykle w obudowie prostopadłościowej lub (obecnie rzadziej) walcowej (może być spłaszczona) – to jedno z najstarszych rozwiązań konstrukcyjnych, a jednak wciąż posiadające mocną pozycję na rynku. Mają bardzo szeroki zakres wartości, od 10 pF do 100 µF, zależnie od wytrzymałości napięciowej statycznej i dynamicznej.

Kondensator jest tworzony przez dwie aluminiowe folie – elektrody, rozdzielone przez trzecią folię z tworzywa sztucznego – dielektryk. Taką konstrukcję nazywamy **kondensatorem niemetalizowanym** lub **metalowym** (ang. *film-foil capacitor*). Istnieją też **kondensatory metalizowane** (ang. *metallised capacitor*), w których również elektrody są wykonane z tworzywa sztucznego, na które naniesiona została cienka warstwa metalu.

W roli dielektryka najczęściej stosuje się:

- **papier** (ang. *paper*, oznaczenie kondensatora: P) – współcześnie wychodzi z użycia; zalety: niski koszt, małe prawdopodobieństwo zapłonu; wady: niska dokładność i niska stabilność pojemności;
- **poliester** (ang. *polyester*, KT) – zalety: niska cena, małe wymiary, wysoka stabilność pojemności w funkcji temperatury; wady: mała dokładność pojemności;
- **poliwęglan** (ang. *polycarbonate*, KC) – zalety: duża stabilność i mała stratność; wady: wysokie prawdopodobieństwo zapłonu, duże wymiary;
- **polipropylen** (ang. *polypropylene*, KP) – zalety: duża dokładność pojemności i wysoka stabilność w funkcji temperatury, mała zmienność w funkcji częstotliwości, znakomita odporność na szybkie stany przejściowe (du/dt , di/dt), szeroki zakres temperatur pracy; wady: wysoka cena, duże wymiary;
- **polistyren** (ang. *polystyrene*, KS) – zalety: mała stratność, bardzo duża dokładność i wysoka stabilność pojemności; wady: skomplikowana technologia produkcji, wysoka cena.

Kondensatory foliowe mają wysoką wytrzymałość napięciową, nawet rzędu kilku kilowoltów dla napięcia stałego. Wadą jest znaczny spadek tej wytrzymałości ze wzrostem częstotliwości. Korzystniejsze właściwości pod tym względem mają kondensatory metalizowane, w których w wypadku przebicia metalizacja wyparowuje z folii; dzięki temu nie dochodzi do zwarcia obwodu, jak w przypadku kondensatorów metalowych.

W elektronice mocy kondensatory foliowe są stosowane:

- jako elementy tłumiące (głównie metalizowane polipropylenowe, np. do ograniczania szybkości narastania napięcia na wyłączanym łączniku półprzewodnikowym),
- w układach filtrów wyższej częstotliwości,
- jako elementy precyzyjnych obwodów odmierzenia czasu (ze względu na dużą stabilność temperaturową pojemności – głównie polistyrenowe),
- a także (ze względu na niską cenę i szeroki wachlarz wartości, głównie metalowe poliestrowe) – jako elementy ogólnego zastosowania.

1.3.c. Kondensatory ceramiczne

Kondensatory ceramiczne (ang. *ceramic capacitors*) mają zwykle kształt nieco wypukłego dysku lub prostopadłościanu. Zakres pojemności jest dość szeroki – od 1 pF do 1 μ F. Nazwa tej grupy pochodzi od rodzaju materiału pełniącego rolę dielektryka. Zaletami kondensatorów ceramicznych są małe rozmiary, niski koszt (niektórych), mała upływność (utrata zmagazynowanego ładunku w czasie) i przede wszystkim wysoka częstotliwość graniczna pracy. Wytrzymałość napięciowa waha się zwykle od 50 do 200 V, maksymalnie wynosi ok. 600 V.

Jako ceramiki wykorzystywane są zwykle związki tytanu lub magnezu. W zależności od konkretnego materiału, a co za tym idzie – jakości elementu, kondensatory ceramiczne dzielimy na:

- 1) **kondensatory klasy 1** (ang. *class 1 capacitors*) – o niskiej stratności dielektrycznej, wysokiej częstotliwości granicznej oraz wysokiej stabilności pojemności w funkcji napięcia, częstotliwości i czasu; zmienność pojemności w funkcji temperatury jest niewielka, liniowa i stała w czasie;
- 2) **kondensatory klasy 2** (*ferroelektryczne*) – o mniejszych rozmiarach i niższej cenie, ale gorszych pozostałych parametrach, przede wszystkim wysokiej stratności i silnej, nieliniowej zależności pojemności od temperatury; pojemność ulega degradacji wraz ze starzeniem elementu, przy czym jest to proces odwracalny przez podgrzanie kondensatora do tzw. temperatury Curie;
- 3) **kondensatory klasy 3** (z ceramiką w postaci spieczonych grudek) – o jeszcze mniejszych wymiarach, ale mniejszej wytrzymałości napięciowej (zwykle do 50 V).

Dwie odmiany konstrukcyjne kondensatorów ceramicznych to:

- 1) **kondensatory płytkowe** (*jednowarstwowe*, ang. *disc, single layer, single plate*) – zbudowane z pojedynczej płytki ceramicznej, na którą z dwóch końców nanoszone są elektrody. Wytwarza się w ten sposób elementy o większych wartościach pojemności;
- 2) **kondensatory monolityczne** (*wielowarstwowe*, ang. *monolithic, multilayer*) – wytwarzane przez spieczenie cienkich arkuszy ceramicznych; zalety względem kondensatorów płytkowych to mniejsze wymiary oraz duża stabilność parametrów w funkcji czasu i częstotliwości; wada: niska wytrzymałość napięciowa (maksymalnie ok. 100 V).

W języku potocznym nazwę „kondensator ceramiczny” odnosi się często wyłącznie do kondensatorów płytkowych.

Kondensatory ceramiczne płytkowe klasy 2 bardzo dobrze nadają się do filtrów, w których dokładne ustalenie częstotliwości granicznej nie jest istotne (np. w przeciwzakłóceniovych filtrach sieciowych na wejściu układów mocy) oraz jako elementy odprężające (odprowadzające zaburzenia wysokoczęstotliwościowe do masy). Monolityczne kondensatory ceramiczne klasy 1, ze względu na dużą stabilność pojemności, stosowane są w obwodach odmierzenia czasu.

1.3.d. Kondensatory elektrolityczne

W **kondensatorach elektrolitycznych** (ang. *electrolytic capacitors*) rolę katody pełni płynny (ciekły) lub suchy (stały) elektrolit, tj. materiał, w którym nośnikami ładunku są jony. Istnieją dwa główne podtypy kondensatorów elektrolitycznych, znacznie różniące się budową i właściwościami: aluminiowe i tantalowe.

Wspólną, niekorzystną cechą obu podtypów (oprócz specjalnych konstrukcji zwanych bipolarnymi) jest konieczność przestrzegania ściśle określonej polaryzacji kondensatora. Znamionowa wytrzymałość napięciowa dotyczy wyłącznie tego kierunku, natomiast w kierunku przeciwnym jest ona znikoma. Aby umożliwić optymalne dopasowanie elementu do aplikacji, kondensatory elektrolityczne produkuje się na bardzo różne napięcia robocze, od kilku do kilkuset woltów (ciąg typowych wartości to: 6,3 V, 10 V, 16 V, 25 V, 35 V, 63 V, 100 V, 250 V, 450 V). W celu identyfikacji elektrod położenie jednej z nich oznacza się na obudowie. Z reguły dla kondensatorów aluminiowych jest to katoda (-), a dla tantalowych – anoda (+).

Kondensatory elektrolityczne nie nadają się do filtracji sygnałów dużej częstotliwości. Dlatego w przypadku wykorzystania kondensatora jako filtra mającego utrzymać stałe napięcie zasilania, uzupełnia się go zwykle kondensatorem ceramicznym.

Przejdźmy teraz do cech różniących dwie grupy kondensatorów elektrolitycznych.

1. **Kondensatory aluminiowe** (ang. *aluminium electrolytic capacitors*), z suchym lub ciekłym elektrolitem, mają obudowy w kształcie walca. Anoda w takim kondensatorze jest tworzona przez pofalowaną folię aluminiową, której brzeg został utleniony, przez co powstała odpowiednio gruba warstwa dielektryka (Al_2O_3). Od strony katody znajduje się podobna struktura, ale z tlenkiem o niewielkiej grubości. Przestrzeń pomiędzy cienkim tlenkiem katody a grubym tlenkiem izolującym wypełniona jest przez elektrolit.

Głównymi zaletami kondensatorów aluminiowych są możliwość uzyskania dużych pojemności (zakres od 100 nF do 1 F) oraz duża przeciążalność (odporność na przepięcia i przetężenia). Wadą są znaczne wartości tangensa kąta strat dielektrycznych. W przypadku dużej mocy strat należy stosować kondensatory o podwyższonej temperaturze dopuszczalnej (zwykle 105 °C wobec standardowej 85 °C). Istotny jest poprawny (optymalny) dobór pojemności i napięcia roboczego kondensatora, gdyż objętość elementu szybko rośnie ze wzrostem tych parametrów.

2. **Suche kondensatory tantalowe** (ang. *solid tantalum capacitors*) mają obudowy w kształcie nieforemnej bulwy. Są one rozwiązaniem stosunkowo nowym, nad którego ulepszeniem prowadzone są intensywne prace. Anodę w takim kondensatorze stanowi spieczona, bardzo porowata grudka tantalum. Na jej powierzchni wytwarzany jest tlenek Ta_2O_5 , stanowiący dielektryk. Katodę stanowi z reguły tlenek manganu MnO_2 pokryty przewodzącym węglem, a następnie metalizacją.

W przypadku **kondensatorów tantalowych z elektrolitem ciekłym** (ang. *wet tantalum capacitors*) grudka tantalum zostaje zanurzona w elektrolicie i zamknięta w szczelnej obudowie; od strony katody elektrolit może być otoczony również tantalum lub innym materiałem. Obudowy takich elementów są podobne do obudów kondensatorów aluminiowych.

Zaletami kondensatorów tantalowych są: mniejsze rozmiary (dzięki dużo większej przenikalności dielektrycznej Ta_2O_5 w stosunku do Al_2O_3 oraz dużej powierzchni okładek – konsekwencja porowatości grudki tantalum), wyższa maksymalna częstotliwość pracy oraz bardzo wysoka stabilność pojemności w funkcji temperatury – przy niezmiennym lub zmniejszonym tangensie kąta stratności.

Wadami są: mniejszy zakres pojemności (maksymalnie kilkaset mikrofaradów), duże prądy upływu oraz bardzo mała (praktycznie żadna) odporność na przepięcia, przeciążenia i napięcia wsteczne. W dodatku w kondensatorach

tantalowych przebiecie elementu często prowadzi do zapłonu elementu, co jest zjawiskiem niebezpiecznym.

W języku potocznym nazwę „kondensator elektrolityczny” odnosi się często wyłącznie do kondensatorów aluminiowych.

Jeżeli projektantowi zależy na jak najlepszym dopasowaniu kondensatora elektrolitycznego do układu, powinien on nie tylko dobrać pojemność i napięcie znamionowe, ale również oszacować moc strat w kondensatorze i odnieść do granicznych parametrów katalogowych. W niniejszym ćwiczenia zagadnienie to zostanie pominięte.

1.3.e. Oznaczenia kondensatorów

W przeciwieństwie do innych elementów, kondensatory są oznaczane na obudowach w bardzo różny sposób. Najpopularniejsze systemy oznaczeń zebrano w tab. 3.

Tab. 3. Najpopularniejsze systemy oznaczeń na obudowach kondensatorów

Typowe zastosowanie do rodzaju kondensatora	Przykład	Objaśnienie składników oznaczenia
Elektrolityczne aluminiowe	1000 μ F 63V = 1000 μ F, 63 V	1) pojemność wraz z jednostką (zwykle mikrofarady) 2) napięcie znamionowe wraz z jednostką
Elektrolityczne tantalowe	47-25 = 47 μ F, 25 V	1) pojemność w mikrofaradach 2) napięcie znamionowe w woltach
Foliowe	68nK 100V– = 68 nF, 100 V napięcia stałego, niemetalizowany 4700M 400V– = 4700 pF, 400 V napięcia stałego, metalizowany 1000 250– M = 1000 pF, 250 V napięcia stałego, metalizowany	1) pojemność w pikofaradach (jeżeli brak przedrostka jednostki) lub nanofaradach (jeżeli występuje przedrostek „n”), przedrostek zastępuje przecinek 2) oznaczenie typu: M – metalizowany, K lub inne lub brak – niemetalizowany, „M” może również występować w ostatniej grupie znaków 3) napięcie znamionowe dla napięcia stałego w woltach, z symbolem napięcia stałego (niekiedy bez jednostki i/lub bez symbolu)
Ceramiczne	1n5 Jm = 1,5 nF \pm 5%, 25 V 68p Mb = 68 pF \pm 20%, 100 V	1) pojemność z przedrostkiem jednostki, który zastępuje przecinek, brak przedrostka oznacza pikofarady 2) kod tolerancji, np. J \pm 5%, K \pm 10%, M \pm 20% 3) kod napięcia znamionowego, np. m – 25 V, l – 40 V, a – 63 V, b – 100 V, c – 160 V, d – 250 V, e – 400 V
Ceramiczne	„680” = 68 \cdot 10 ⁰ pF = 68 pF „334” = 33 \cdot 10 ⁴ pF = 330 nF	1) pojemność w pikofaradach (2 cyfry) 2) wykładnik mnożnika dziesiętnego (liczba zer – 1 cyfra)

1.4. Przrządy półprzewodnikowe i układy scalone

1.4.a. Diody dyskretne

Rys. 1e przedstawia różne obudowy diod sygnałowych, małej mocy i średniej mocy (ang. *diodes* – z reguły o diodach sygnałowych, lub *rectifiers* – z reguły o przrządach mocy). Z niektórych z nich skorzystamy w ćwiczeniu.

Jak nietrudno się domyślić, wielkość obudowy ma związek z maksymalną mocą, jaką można wydzielić w przrządzie. W przypadku obudowy SOT78 główną rolę odgrywa tu metalowy radiator umieszczony z tyłu i wystający ponad obudowę (patrz też rys. 1g, obudowa TO220).

Natomiast dla pozostałych przedstawionych obudów, zwanych **obudowami osiowymi** (ang. *axial packages*) chłodzenie odbywa się przez plastikowy korpus oraz przez wyprowadzenia (nóżki) elementu. Jeżeli w diodzie chce się wydzielić moc rzędu znamionowej, należy zapewnić odpowiednią długość wyprowadzeń. W takim przypadku nie jest możliwe przycięcie nóżek blisko korpusu w celu zmniejszenia powierzchni zajmowanej przez układ. W karcie katalogowej diody mocy w obudowie osiowej podana jest zazwyczaj minimalna długość wyprowadzeń (ang. *lead length*), dla której obowiązują znamionowe wartości prądu średniego i mocy strat.

Lokalizację elektrod w przypadku większych obudów (np. SOT78) może wskazywać odpowiednio skierowany symbol diody lub litery A i K; jeżeli brak takich oznaczeń, należy odwołać się do karty katalogowej. Natomiast na obudowach osiowych tradycyjnie oznacza się położenie katody paskiem wokół korpusu.

Obudowa nie ma oczywiście dużego wpływu na działanie diod, które zależy od ich wewnętrznej konstrukcji ➤ ćwiczenie 1. Każda z diod w obudowach osiowych pokazanych na rys. 1e jest wytwarzana w inny sposób i przeznaczona do innego zastosowania:

- 1) 1N4148 – **dioda sygnałowa** (*małosygnałowa*, ang. *signal diode, small signal diode*) – dioda planarna P⁺N, przewodząca przy niewielkiej liczbie nośników nadmiarowych, dzięki temu szybko przełączająca (ang. *fast switching*), ale nie mogąca przewodzić dużych prądów ani blokować wysokich napięć;
- 2) 1N4002 – **dioda prostownicza ogólnego przeznaczenia** (ang. *general purpose rectifier*) – dioda o konstrukcji P⁺N⁻N⁺ NPT, przewodząca z dużym udziałem nośników nadmiarowych, dzięki czemu napięcie w stanie przewodzenia pozostaje na poziomie 0,6–1 V mimo większych natężeń prądu i wysokiej wytrzymałości napięciowej (do 1000 V dla diody 1N4007 z tej samej serii); ta dioda wytwarzana jest na drodze dyfuzji obszarów P⁺ i N⁺, w wyniku czego profil domieszkowania nie jest dokładny, a czasy życia nośników są duże i wyłączenie przrządu trwa nieprzewidywalnie długo (w karcie katalogowej nie podaje się nawet czasu odzyskiwania zdolności zaworowych, z góry zakładając że dioda będzie pracować z częstotliwością sieciową);
- 3) MUR410 – **dioda ultraszybka** (ang. *ultra fast rectifier*) – dioda o konstrukcji P⁺N⁻N⁺ PT, wytwarzana przez epitaksję obszaru N⁻, a następnie implantację jonów; dzięki temu uzyskuje się precyzyjny profil domieszkowania oraz możliwa jest kontrola czasu życia nośników, a w konsekwencji krótki czas wyłączenia (w tym przypadku nawet 25 ns).

1.4.b. Mostki diodowe

Najpopularniejszym układem diodowym służącym do prostowania w obwodach 1-fazowych jest **mostek Graetza** ➤ ćwiczenie 5^B. Jest to połączenie 4 diod w układzie mostkowym (por. diody B_{1A}–B_{1D} na rys. 16). Produkuje się go powszechnie w formie scalonej.

Scalony układ mostka Graetza ma 4 wyprowadzenia: krańce przekątnej zmiennoprądowej (oznaczane „~” lub „AC” – mogą być włączone w obwód wejściowy dowolnie) i krańce przekątnej stałoprądowej („+” i „-” – z budowy i funkcji mostka wynika, że polaryzacja ma znaczenie). Typowe

obudowy mostków o różnych prądach znamionowych przedstawia rys. 1f (podobnie jak w pojedynczej diodzie chodzi o średni prąd wyprostowany).

1.4.c. Tranzystory MOSFET mocy

Obszerną wiedzę o budowie i działaniu tranzystorów MOSFET mocy zdobyli Państwo na wykładzie i na laboratorium ➤ ćwiczenia 3, 6. Rys. 1g pokazuje, w jaki sposób konstruuje się kompletne przyrządy w obudowach. Jak widać, elementy najmniejszej mocy mogą być umieszczone w całkowicie plastikowej obudowie. Wraz ze wzrostem dopuszczalnej mocy strat konieczne jest jednak zastosowanie radiatora ➤ ćwiczenie 6.

W przypadku typowych obudów dla tranzystorów średniej mocy, jak spotkana już w ➤ ćwiczeniach 5^A i 6^B obudowa TO220, radiator stanowi metalowa płytka z tyłu obudowy. Na niej wewnątrz korpusu umocowana jest płytka półprzewodnikowa. Wbudowany radiator nie daje możliwości wydzielenia w przyrządzie pełnej mocy znamionowej ➤ ćwiczenie 6^A. W tym celu należy do tranzystora przytwierdzić radiator zewnętrzny o co najmniej kilkakrotnie mniejszej rezystancji termicznej. W tym ćwiczeniu, aby uniknąć tej konieczności i nie zwiększać kosztów układu, zastosujemy tranzystor o odpowiednio zawyżonym prądzie znamionowym.

Układ wyprowadzeń drenu, bramki i źródła może być różny, nawet w przypadku tej samej obudowy. Dlatego zawsze należy to sprawdzić w karcie katalogowej przed zaprojektowaniem płytki. Należy pamiętać, że wbudowany radiator zwykle nie jest izolowany elektrycznie. Ze sposobu montażu półprzewodnika do radiatora oraz z układu warstw w przekroju tranzystora VDMOS wynika, że występuje na nim potencjał drenu.

1.4.d. Układy scalone

Układy do montażu przewlekanego posiadają zwykle obudowy plastikowe typu *dual in-line package* (w skrócie *DIP* lub *DIL*), czyli z **nóżkami** (ang. *pins*) w dwóch rzędach po bokach układu (patrz rys. 1h). Cyfra po skrócie oznacza liczbę wyprowadzeń (najmniej 4). Wykorzystywany przez nas układ NE555 posiada 8 nóżek, a więc jest to obudowa DIP-8. Nóżki w obudowie DIP numeruje się od 1 poczynając od górnego lewego rogu układu (patrz z góry) i podążając przeciwnie do ruchu wskazówek zegara. Góra układu jest zawsze oznaczona na górnej powierzchni obudowy półkolistym nacięciem lub kropką.

Termin *nóżka* (*pin*) jest częściej używany w odniesieniu do krótkich wyprowadzeń, takich jakie posiadają np. obudowy DIP. Z kolei *wyprowadzenie* (*lead*) kojarzy się raczej z dłuższym fragmentem metalu (potocznie zwanym czasem „wąsem” w odniesieniu do giętkich wyprowadzeń obudów osiowych). Niemniej oba określenia są zasadniczo synonimami, więc mogą być i są stosowane zamiennie.

Innymi typowymi obudowami układów scalonych o niewielkiej liczbie nóżek, przeznaczonymi do montażu przewlekanego są natomiast:

- SIP lub SIL (ang. *single in-line package*) – płaska ustawiona w pionie z nóżkami w jednym rzędzie;
- TO220 i TO247 – w przypadku układów scalonych mogą mieć więcej niż 3 nóżki, nawet ponad 20 w 2 rzędach.

Układy scalone z powodu dużej liczby nóżek są zwykle elementami najbardziej kłopotliwymi do wlutowania, a jeszcze gorzej sprawa ma się z ich wylutowaniem w razie potrzeby. Dlatego z reguły do płytki lutuje się tzw. podstawkę, w której dopiero mocuje się układ scalony metodą „na wcisk” (patrz rys. 1i). Dzięki temu układ można w każdej chwili łatwo wyjąć (przydatne podczas uruchamiania układu) lub wymienić na nowy (jeżeli ulegnie uszkodzeniu).

Podstawki posiadają taki sam układ nóżek jak odpowiadająca im obudowa układu. Góra jest zwykle oznaczona przez półkolistą wycięcie w podstawce, co ułatwia poprawne zamocowanie w niej układu.

Podstawki są produkowane w dwóch wykonaniach: standardowym i precyzyjnym. Podstawki precyzyjne mają kontakty-wyprowadzenia z lepszego materiału (często złocone i cynowane); układy łatwiej się w nich mocuje i wyjmuje. Niektóre podstawki precyzyjne posiadają wbudowany kondensator odprężający między domyślnymi nóżkami zasilania i masy.

1.5. Elementy elektromechaniczne

1.5.a. Funkcja i budowa bezpieczników

Zadaniem **bezpieczników** (ang. *fuses*) jest zabezpieczanie elementów układu przed zniszczeniem w wyniku przepływu zbyt dużego prądu, co z reguły jest konsekwencją zwarcia w obwodzie. W przypadku tego ćwiczenia zależy nam głównie na zabezpieczeniu prototypu w czasie uruchamiania i testów na wypadek błędów w projekcie lub konstrukcji. Podczas normalnej pracy układu zwarcie raczej nie grozi.

W typowych aplikacjach małej i średniej mocy bezpieczniki najczęściej montuje się na wejściu układu. W układach dużej mocy są one również stosowane do ochrony pojedynczych diod, tyrystorów, kondensatorów, uzwojeń silników i innych elementów.

Najpopularniejszym, ze względu na niski koszt, rozwiązaniem są **wkładki topikowe** (ang. *fuse-links*). Składają się one z rurki szklanej (patrz rys. 1j) lub ceramicznej, w której znajduje się tzw. topik – zwykle cienki drut. Wkładki ceramiczne różnią się od szklanych większą zdolnością łączeniową. Działanie bezpiecznika z wkładką topikową polega na przepaleniu topika po wydzieleniu w nim określonej energii, co oznacza przepływ odpowiednio dużego prądu przez odpowiednio długi czas. W przypadku bezpieczników o mniejszych prądach znamionowych, zamiast pojedynczego drutu wkładka może zawierać dwa druciki połączone lutowiem, które w odpowiednich warunkach ulega stopieniu.

Wkładek topikowych nie lutuje się do płytki, ale wkłada w **oprawkę** (ang. *fuse holder*) – stąd nazwa „wkładka topikowa”. Zgodnie z europejską normą dopiero wkładkę umocowaną w oprawce można nazwać bezpiecznikiem. Zasadniczo spotyka się oprawki dwóch typów: do montażu na płytce (jak na rys. 1j) oraz gwintowane-wykręcane do montażu w obudowie. W ćwiczeniu użyjemy pierwszej z nich, w postaci dwóch osobnych uchwytów montażowych, jak na zdjęciu (na rynku dostępne są również droższe gniazda w postaci jednego elementu). Drugi z typów ma tę zaletę, że umożliwia wymianę bezpiecznika bez zdejmowania obudowy.

Wiadomości podane niżej dotyczą przede wszystkim wkładek topikowych do urządzeń elektronicznych powszechnego użytku zgodnie z normą PN-EN 60127 (IEC 127).

1.5.b. Parametry i podział wkładek topikowych

Parametry znamionowe pozwalające dobrać wkładkę do aplikacji to:

- 1) **napięcie znamionowe** (ang. *rated voltage*) U_n – maksymalne napięcie między końcówkami, przy którym wkładka zadziała prawidłowo; jeżeli nie jest sprecyzowane, o jakie napięcie chodzi, należy przypuszczać, że o wartość skuteczną napięcia przemiennego;
- 2) **prąd znamionowy** (ang. *rated current*) I_n lub I_{rat} – maksymalny prąd, który płynąc ciągle nie powoduje zadziałania wkładki; przez prąd należy rozumieć prąd stały lub wartość skuteczną prądu przemiennego (w Ameryce definicja prądu znamionowego jest inna, z tego powodu amerykański prąd znamionowy należy pomnożyć przez ok. 0,7 aby uzyskać europejski prąd znamionowy);
- 3) **znamionowa zdolność łączeniowa** (ang. *rated breaking capacity*) – maksymalny prąd przemienny (wartość skuteczna), który wkładka jest w stanie wyłączyć (powyżej tego prądu może zapalić się łuk elektryczny i obwód nie zostanie przerwany, a wkładka może spłonąć); zdolność łączeniowa dla prądu stałego jest zawsze mniejsza od znamionowej;
- 4) **charakterystyka wyłączania** (ang. *current-time characteristics*) $t = f(I / I_n)$ – określa czas zadziałania wkładki w funkcji płynącego prądu odniesionego do prądu znamionowego;
- 5) **całka Joule’a** (ang. *I²t value*) I^2t , czyli całka z kwadratu prądu po czasie – jest to miara energii, jaka musi wydzielić się w topiku, aby doszło do jego przepalenia.

Charakterystyki wyłączania wkładek są znormalizowane. W standardzie IEC w zależności od ich przebiegu wkładki dzieli się na:

- 1) **bardzo szybkie** (FF, ang. *very quick-acting*) – do zabezpieczeń zwarciovych diod i tyrystorów;
- 2) **szybkie** (F, ang. *quick-acting*) – do zabezpieczeń zwarciovych diod i tyrystorów; do zabezpieczania zwarciovego i przetężeniowego urządzeń, w których nie występują przetężenia w czasie normalnej pracy ani przy załączaniu (ewentualnie są one niewielkie i krótkotrwałe); często stosowane jako bezpieczniki na wejściu zasilania;
- 3) **dość szybkie** (M, ang. *medium time-lag*) – do urządzeń, w których przetężenia są niewielkie i krótkie; do zabezpieczania przed niewielkimi prądami zwarciovymi lub przy niewielkich napięciach roboczych;
- 4) **opóźnione** (T, ang. *time-lag*) – do urządzeń, w których występują znaczne przetężenia o długim czasie zaniku (np. duże transformatory i silniki);
- 5) **zwłoczne** (TT, ang. *long time-lag*) – do urządzeń, w których występują znaczne przetężenia o długim czasie trwania.

W Polsce używa się czasem jeszcze (niezgodnie z obowiązującą normą) dawnych nazw: wkładki *bezzwłoczne* – w odniesieniu do wkładek F i FF, *średniozwłoczne* – M oraz *zwłoczne* – T i TT.

Norma europejska przewiduje też trzy klasy bezpieczników pod względem zdolności łączeniowej, oznaczane literowo, przy czym prąd jest wyznaczany dla napięcia przemiennego o wartości skutecznej 250 V:

- **niska** (L, *low*) – bezpieczniki o prądzie znamionowym do 3,5 A: co najmniej 35 A; od 3,5 A do 6,3 A: co najmniej $10 \cdot I_n$; powyżej 6,3 A: co najmniej 63 A;
- **podwyższona** (E, *enhanced*) – 150 A niezależnie od prądu znamionowego;
- **wysoka** (H, *high*) – 1500 A niezależnie od prądu znamionowego.

Do zastosowań w urządzeniach elektronicznych powszechnego użytku wystarcza z reguły klasa L.

Europejskie wkładki topikowe mają wymiary 5 mm × 20 mm, zaś amerykańskie – 6 mm × 32 mm. Na obudowie wkładki europejskiej podaje się kolejno: symbol charakterystyki wyłączania, prąd znamionowy, symbol zdolności łączeniowej i napięcie znamionowe. Przykładowo wkładka o oznaczeniu F3,15AL250V jest wkładką szybką o prądzie znamionowym 3,15 A, zdolności łączeniowej 35 A i napięciu znamionowym przemiennym 250 V (wartości skutecznej).

Należy wiedzieć, że parametry wkładek zmieniają się ze wzrostem temperatury. Wszystkie parametry są zwykle podawane dla temperatury 23 °C. W temperaturze 100 °C prąd znamionowy wkładek zwłocznych spada do ok. 60%, a szybkich – do ok. 80%.

Oprócz standardu IEC, innymi popularnymi standardami są amerykański UL i kanadyjski CSA, w których wyróżnia się bezpieczniki opóźnione T-D i zwłoczne D (uwaga na odmienną definicję prądu znamionowego – patrz wyżej). W Europie spotyka się także bezpieczniki zgodne z niemiecką normą krajową DIN.

1.5.c. Dobór wkładki topikowej

Praktyczne zasady doboru wkładek topikowych są następujące:

- 1) napięcie znamionowe powinno być większe od przewidywanego napięcia roboczego (np. od 230 V w przypadku bezpiecznika na wejściu układu zasilanego z sieci); w przypadku, gdy napięcie robocze jest dużo mniejsze od znamionowego, należy wybierać bezpieczniki o jak najniższym spadku potencjału (ang. *voltage drop*), zwykle będą to bezpieczniki typu M;
- 2) prąd znamionowy powinien być równy lub nieznacznie większy od maksymalnego prądu roboczego (tzn. największego mogącego płynąć w normalnych, ustalonych warunkach pracy) w danej gałęzi układu;
- 3) znamionowa zdolność łączeniowa powinna być większa niż maksymalny prąd, jaki może popłynąć w wyniku uszkodzenia urządzenia (tzw. *prąd zwarciovowy*);

- 4) charakterystyka wyłączenia powinna być odpowiednia do aplikacji;
- 5) w przypadku zabezpieczania przrządów półprzewodnikowych całka Joule'a powinna być mniejsza lub równa wartości podanej w karcie katalogowej elementu; w przypadku zabezpieczania urządzeń, w których występują duże przetężenia (np. transformatory większej mocy) całka Joule'a wkładki powinna być większa niż całka Joule'a największego impulsu prądowego, jaki może wystąpić podczas normalnej pracy.

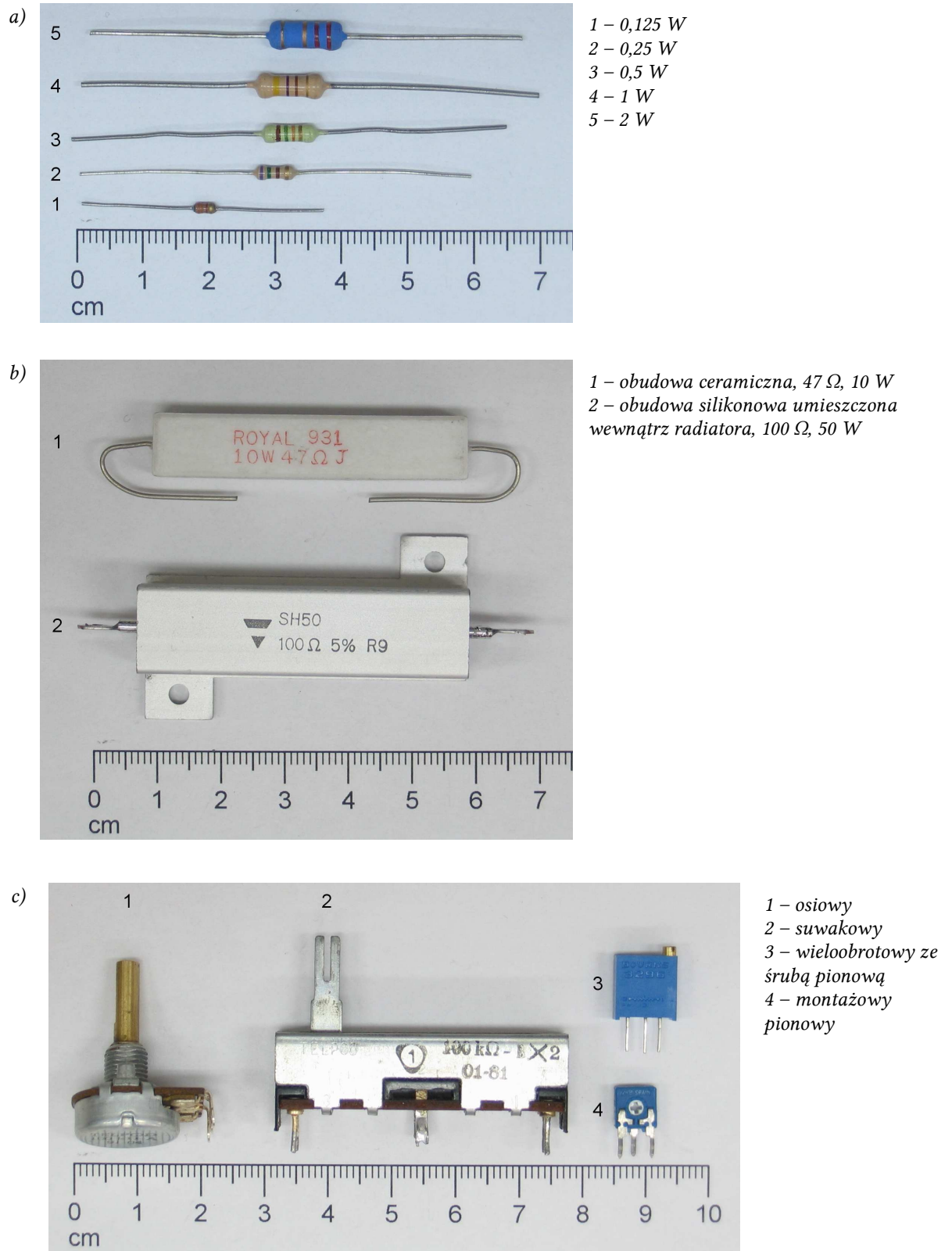
W Europie typową wartością napięcia znamionowego, na którą zorientowana jest większość masowej produkcji wkładek, jest 250 V, co pozwala na stosowanie w sieciach o napięciu znamionowym 220 V...240 V. Z kolei do prądu znamionowego stosuje się historycznie starsze (od typoszeregów E) typoszeregi Renarda, zdefiniowane w normie ISO 3. Zwykle produkuje się wkładki o prądach z typoszeregu R10, zawierającego wartości: 1,0; 1,25; 1,6; 2; 2,5; 3,15; 4; 5; 6,3; 8.

1.5.d. Rodzaje i parametry złącz

Do połączenia płytki z innymi układami oraz do włączenia w obwód elementów, które ze względów konstrukcyjnych muszą być umieszczone z dala od niej (np. przełączniki i potencjometry na obudowie urządzenia), stosuje się różnego rodzaju złącza. W ćwiczeniu wykorzystamy złącze zwane **listwą zaciskową** (ang. *terminal block*). Jego wygląd przedstawia rys. 1k. Jest to listwa o poziomej orientacji przewodów (ang. *horizontal wire entry*), tj. w której wejścia przewodów są zorientowane pod kątem prostym do pionowo zorientowanych wyprowadzeń (nózek).

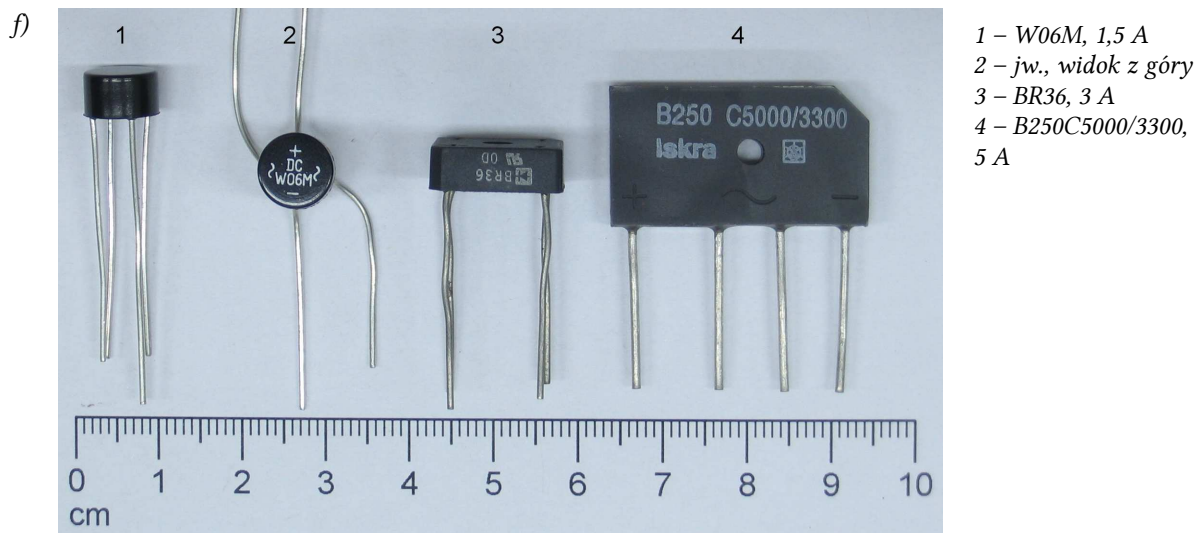
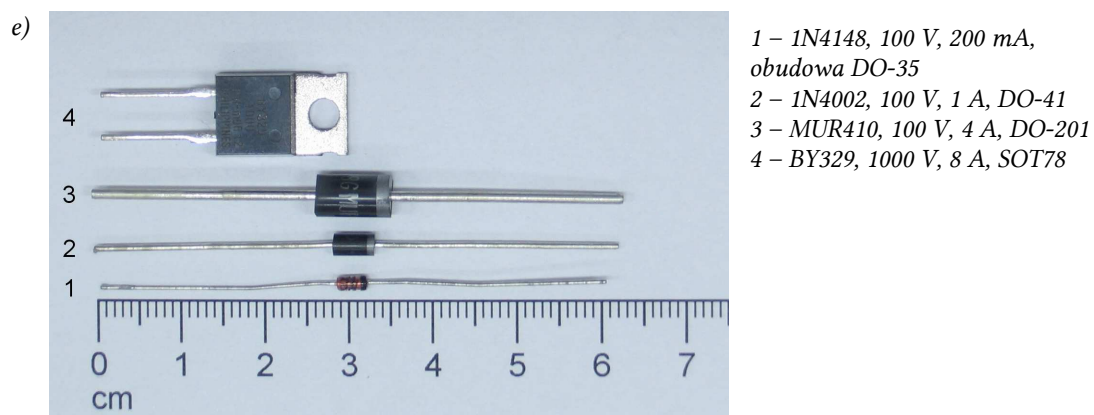
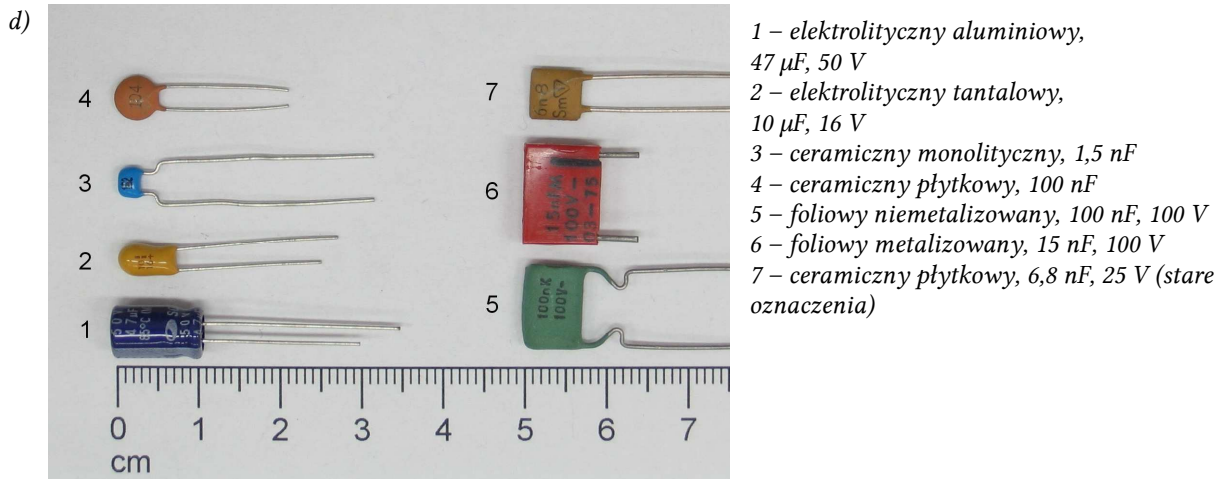
Trzy istotne praktycznie parametry wszelkich złącz do druku to:

- **prąd znamionowy** – jeżeli zostanie przekroczony w którymś z gniazd, tworzywo sztuczne może ulec stopieniu lub zwęgleniu;
- **napięcie znamionowe** – jeżeli zostanie przekroczone między którymiś gniazdami, może między nimi dojść do przebicia;
- **raster** – odległość między nóżkami, która w naszym przypadku musi odpowiadać odległości między otworami w płytce uniwersalnej.

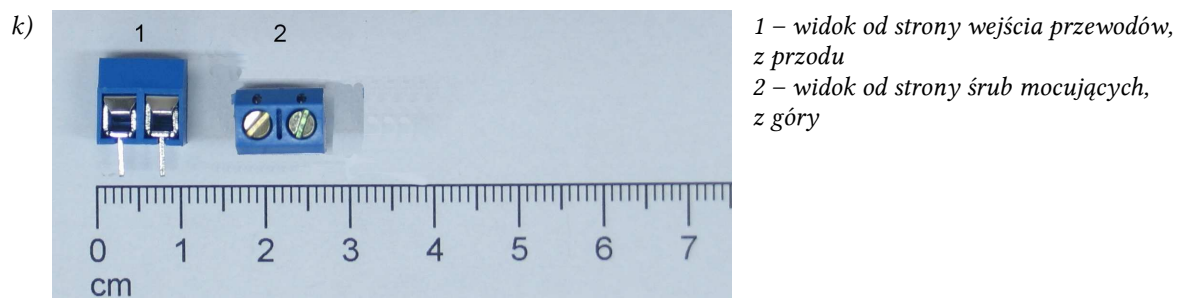
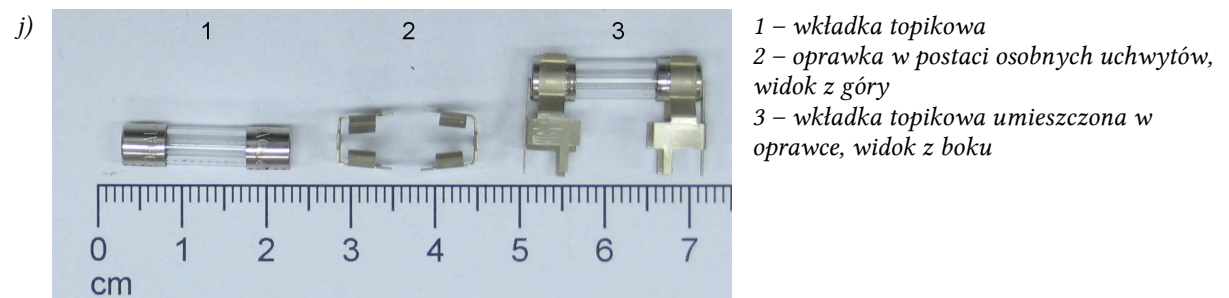
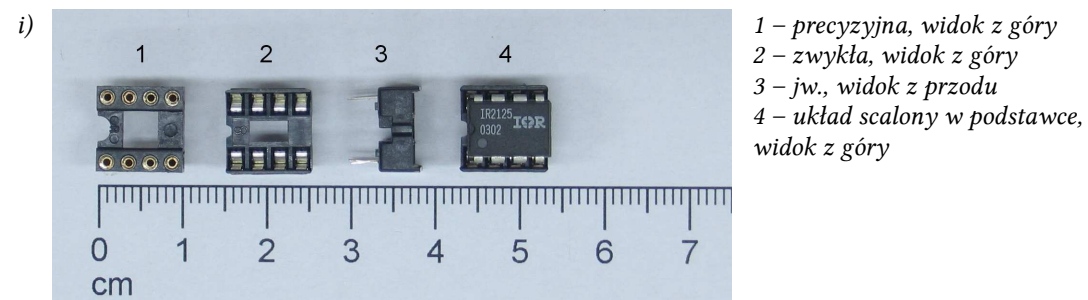
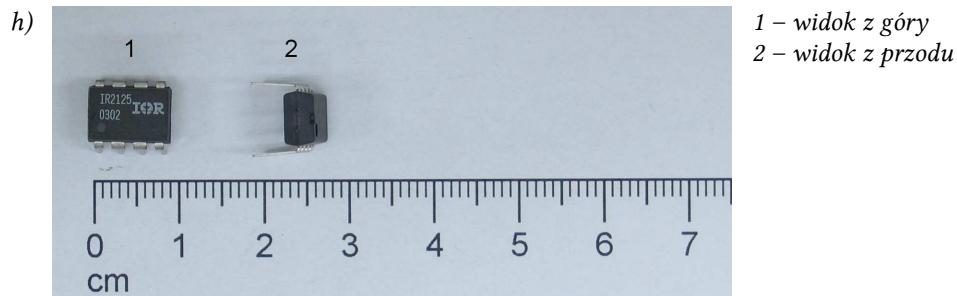
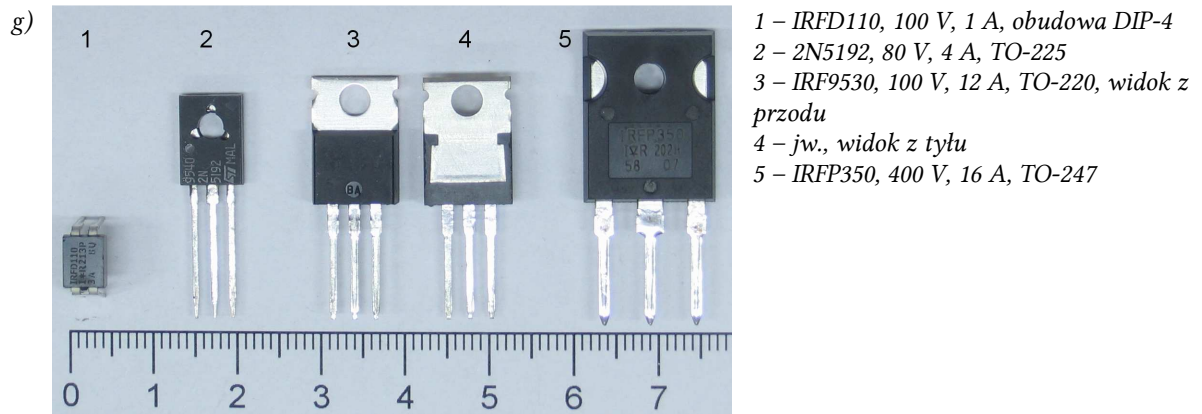


Rys. 1. Elementy elektroniczne

a) oporniki niewielkiej mocy; b) oporniki średniej mocy; c) potencjometry



Rys. 1 (cd.) Elementy elektroniczne
 d) kondensatory; e) diody; f) mostki prostownicze



Rys. 1 (cd.) Elementy elektroniczne

g) tranzystory MOSFET mocy; h) układ scalony (IR2125, obudowa DIP-4); i) podstawka do układu scalonego; j) bezpiecznik topikowy szklany standardu IEC (3,15 A, 250 V, zdolność łączeniowa 35 A); k) listwa zaciskowa do druku o poziomej orientacji przewodów

2. Prototypowe obwody drukowane

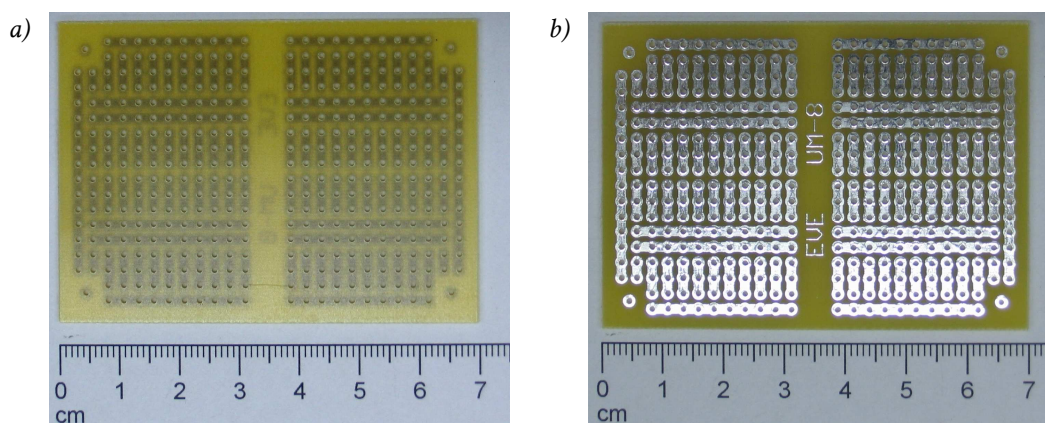
2.1. Uniwersalne płytki drukowane

2.1.a. Konstrukcja płytki

Do konstrukcji fizycznego układu może zostać wykorzystana **uniwersalna płytka drukowana** [ang. *universal prototyping printed circuit board (PCB), prototype PCB, test PCB*]. Jest to płaski kawałek laminatu (sztuczne tworzywo składające się z dwóch materiałów) o grubości 1–2 mm z nawierconymi (często w równych odstępach) **otworami montażowymi** (ang. *mounting holes*) oraz wykonanymi (zwykle po jednej stronie) **polami lutowniczymi** (metalowa otoczka otworu pozwalająca na wlutowanie wyprowadzenia elementu lub przewodu; ang. *solder pads*). Często pola lutownicze są połączone ze sobą naniesionymi w sposób regularny metalowymi **ścieżkami przewodzącymi** (ang. *conducting traces*).

Ponieważ taka płytka może być użyta do konstrukcji dowolnego układu, nazywa się ją „uniwersalną”. Płytek uniwersalnych często używa się do konstrukcji prototypów, aby uniknąć pracochłonnego projektowania i trawienia płytki drukowanej oraz wiercenia w niej otworów w sytuacji, gdy koncepcja układu może się jeszcze wielokrotnie zmienić.

Widok przykładowej płytki uniwersalnej przedstawia rys. 2. Jest to **płytką jednostronna** (ang. *single sided PCB*), tj. z metalizacją tylko po jednej stronie (w odróżnieniu od *plytek dwustronnych*, ang. *double sided PCBs*), w której pola lutownicze zostały połączone ścieżkami. Płytką ta posiada **raster** (ang. *lead pitch*) 2,5 mm, tzn. otwory i pola lutownicze są rozmieszczone w węzłach siatki kwadratowej o boku 2,5 mm.



Rys. 2. Jednostronna uniwersalna płytka drukowana z wykonanymi połączeniami pól lutowniczych
a) strona elementów; b) strona druku

Układ połączeń na większości płytek uniwersalnych jest podobny. Prowadzonych jest wiele krótkich pionowych połączeń (pion i poziom są tu oczywiście umowne). Nad nimi i pod nimi zlokalizowane są długie poziome linie połączeń, które wykorzystuje się najczęściej do rozprowadzenia zasilania i masy do poszczególnych elementów. Linie takie czasem prowadzone są również w pionie wewnątrz płytki (stosunkowo rzadko rozłożone) lub wzdłuż krawędzi bocznych (jak na rys. 2). Płytką o takim układzie połączeń dobrze nadaje się do zastosowania w niniejszym ćwiczeniu.

Płytką uniwersalną może być podzielona na kilka oddzielnych podobwodów. Na przykład na płycie przedstawionej na zdjęciu mamy do czynienia z 2 rozłącznymi podobwodami (lewa i prawa połowa płytki). Ponadto każdy z podobwodów posiada dwa oddzielne rzędy połączeń wzdłuż dwóch podwójnych poziomych linii środkowych (górną i dolną ćwiartkę płytki). Dla tych rzędów wspólna jest jedynie długa pionowa ścieżka wzdłuż krawędzi płytki.

Jak wspomniano, płytkę, która posiada metalizację tylko z jednej strony, nazywamy jednostronną. Strona połączeń nazywa się **stroną druku** (ang. *solder side*), zaś druga strona – stroną elementów (ang. *component side*). Elementy umieszcza się zasadniczo po stronie elementów (choć nie zawsze, szczególnie w sytuacji, gdy konieczne jest uzupełnienie układu). Lutowanie odbywa się natomiast po stronie druku.

W niniejszym ćwiczeniu układ zostanie wykonany w technice **montażu przewlekanego** (ang. *through-hole technology, through-hole mount*). Oznacza to, że wyprowadzenia elementów są przetykane przez otwory na stronę druku, gdzie zostają przylutowane do pola lutowniczego. Technika ta bardzo dobrze nadaje się do prototypowania układów ze względu na dużą szybkość lutowania i brak wymagania wysokiej precyzji i dużej ostrożności.

Niemniej w produkcji docelowych układów bardziej powszechną jest technika **montażu powierzchniowego** (ang. *surface-mount technology, SMT*). Niekiedy konieczne lub łatwiejsze jest użycie elementów do montażu powierzchniowego (ang. *surface-mount devices, SMD*) już na etapie prototypowania. W tym celu produkuje się specjalne płytki uniwersalne, pozwalające na przylutowanie elementu SMD i zapewniające jeden lub kilka otworów montażowych na każdą nóżkę tego układu. Korzystając z tych otworów i techniki montażu przewlekanego, można złożyć kompletny prototyp całego układu. Takie płytki z reguły pozbawione są ścieżek oprócz łączących nóżki układu z otworami montażowymi.

2.1.b. Projektowanie układów

Ponieważ wykorzystywana w niniejszym ćwiczeniu płytka uniwersalna posiada już określony układ połączeń, zaprojektowanie układu na płycie uniwersalnej sprowadza się do:

- 1) rozplanowania elementów,
- 2) ustalenia ewentualnych dodatkowych połączeń.

Punkt 2 jest zwykle niezbędny, gdyż płytka uniwersalna jest oczywiście uniwersalna tylko do pewnego stopnia. Dodatkowe połączenia są wykonywane na jeden z czterech sposobów:

- 1) przewodem izolowanym – zwykle po stronie elementów; końce przewodu są przewlekanie przez otwory i lutowane do pól lutowniczych jak końcówki elementów;
- 2) drutem nieizolowanym, np. specjalnym srebrzonym drutem miedzianym lub po prostu odciętym fragmentem wyprowadzenia elementu – zwykle po stronie elementów (po stronie druku wymaga zapewnienia, że drut po drodze nie spowoduje niepożądanego zwarcia, również w przypadku przypadkowego zagięcia), mocowanie drutu jest wykonywane jak wyżej;
- 3) lutowaniem po stronie druku (możliwe tylko w przypadku połączeń sąsiednich ścieżek) – w tym przypadku zwykle nie zajmuje się pól lutowniczych;
- 4) za pomocą dłuższego wyprowadzenia jednego z elementów znajdującego się na tym samym potencjale, co łączone punkty (możliwe tylko jeżeli takie wyprowadzenie istnieje), zagiętego po stronie druku po linii projektowanego połączenia – jest to pewniejsza i łatwiejsza alternatywa dla sposobu 3, ponieważ

laminat jest często pokrywany warstwą przeciwdziałającą łączeniu sąsiednich pól przez nadmiar lutowia.

Podczas projektowania płytki uniwersalnej zazwyczaj stosuje się następujące reguły.

1. Projektowanie rozpoczynamy od podstawek układów scalonych. Rozmieszczamy je w miejscach do tego przeznaczonych, np. w przypadku płytki z rys. 2 nóżki byłyby rozstawione po obu stronach podwójnych ścieżek poziomych. W przypadku większych płytek układy scalone umieszczamy zwykle pośrodku płytki.
2. Układy scalone narzucają wybór określonych długich ścieżek jako ścieżek zasilania i masy. Zazwyczaj nóżkami zasilania i masy są: lewa i prawa górna, lub lewa górna i lewa dolna, lub lewa górna i prawa dolna nóżka – należy to sprawdzić w karcie katalogowej. Staramy się, aby do ścieżek zasilania i masy podłączona była bezpośrednio jak największa liczba elementów.
3. Jeżeli płytka posiada specjalne pola lutownicze dla specyficznych złączy, to na początku rozmieszczamy te złącza, a następnie układy scalone, które są przyłączone do sygnałów ze złączy.
4. Po układach scalonych rozmieszczamy pozostałe elementy. Należy rozpocząć od tych, które znajdują się (zgodnie ze schematem elektrycznym lub wymaganiami funkcjonalności) najbliżej układów scalonych. Na początku zawsze rozmieszcza się kondensatory odprzegające.
5. Przy rozmieszczaniu elementów biernych należy wykorzystać możliwość skrócenia lub przeciwnie – pozostawienia ich długich wyprowadzeń. Pionowy montaż i odpowiednie skrócenie nóżek elementów w obudowie osiowej umożliwia przyłączenie ich końcówek nawet do sąsiednich otworów. Z kolei wykorzystanie pełnej lub niewiele skróconej długości nóżek może pozwolić uniknąć prowadzenia dodatkowych połączeń.
6. Należy pamiętać, że obudowy elementów posiadają określone wymiary geometryczne, przez co przysłonięciu – i wyłączeniu z użytkowania – mogą ulec sąsiednie otwory montażowe. Dotyczy to przede wszystkim kondensatorów elektrolitycznych, cewek, większych diod i tranzystorów, mostków diodowych, przycisków, potencjometrów i złączy.
7. Końcówki elementów, które są połączone na schemacie elektrycznym, staramy się umieszczać na jednej ścieżce przewodzącej. Dopiero jeżeli nie jest to możliwe, projektujemy dodatkowe połączenie.
8. Należy zarezerwować po 2 pola lutownicze na każde połączenie dodatkowe. W przypadku łączenia sąsiednich ścieżek można przewidzieć ich połączenie lutowiem, ewentualnie drutem) po stronie druku, bez zajęcia otworów montażowych, jak to opisano wyżej.
9. W wyniku wytworzenia dodatkowych połączeń nie powinny powstać pętle, tj. poruszając się po ścieżkach i połączeniach dodatkowych w ustalonym kierunku, nie powinniśmy nigdy wrócić po punktu wyjścia. Pętle zachowywać się będą jak anteny, emitując i przechwytyjąc zaburzenia elektromagnetyczne, co może spowodować niepoprawną pracę układu.
10. Jeżeli w układzie występują cewki (w niniejszym ćwiczeniu nie występują), to należy unikać ich umieszczania w pobliżu układów scalonych oraz nad ścieżkami podłączonymi do jakichkolwiek innych elementów.
11. Obwody mocy (wysokonapięciowe, silnoprądowe) powinny mieć jak najkrótszy obwód i pole obejmowanej powierzchni, a więc ich elementy znajdować się jak najbliżej siebie.
12. Ewentualne dodatkowe połączenia w obwodach silnoprądowych wykonuje się przewodami o większym przekroju. Ze względu na małą średnicę otworów lutowniczych może być konieczne przylutowanie tych przewodów po stronie druku, nie elementów.

13. Również wyprowadzenia elementów silnoprądowych mogą mieć średnicę większą od otworów montażowych. Należy to sprawdzić na etapie projektu (w kartach katalogowych elementów) lub po skompletowaniu elementów (doświadczalnie), ale *przed* przystąpieniem do montażu. Zbyt małe otwory trzeba będzie poszerzyć wiertarką, uważając przy tym, aby jak najmniej naruszyć pole lutownicze i przylegające ścieżki.
14. Rozmieszczanie elementów kończymy zwykle na złączach i potencjometrach, które muszą znajdować się w punktach łatwo dostępnych; często są to brzegi płytki. Staramy się, aby prowadzące do nich ścieżki były jak najkrótsze i aby prowadzić jak najmniej połączeń dodatkowych.
15. W przypadku prototypów niekiedy umieszcza się na płytce dodatkowe zwory, kołki lub sprężynki (punkty, „oczka”) pomiarowe. Mają one umożliwić przyłączenie sond oscyloskopowych do kluczowych punktów układu podczas jego uruchamiania i testowania.

2.2. Wykorzystanie arkusza kalkulacyjnego i przykładowy projekt

2.2.a. Arkusz kalkulacyjny wspomagający projektowanie

W celu zmniejszenia liczby błędów i ułatwienia weryfikacji projektów, jeżeli układ jest projektowany na płytce uniwersalnej, to należy skorzystać ze skoroszytu *plytka_uniwersalna.ods*. Ogólny opis skoroszytu stanowi załącznik do niniejszej instrukcji.

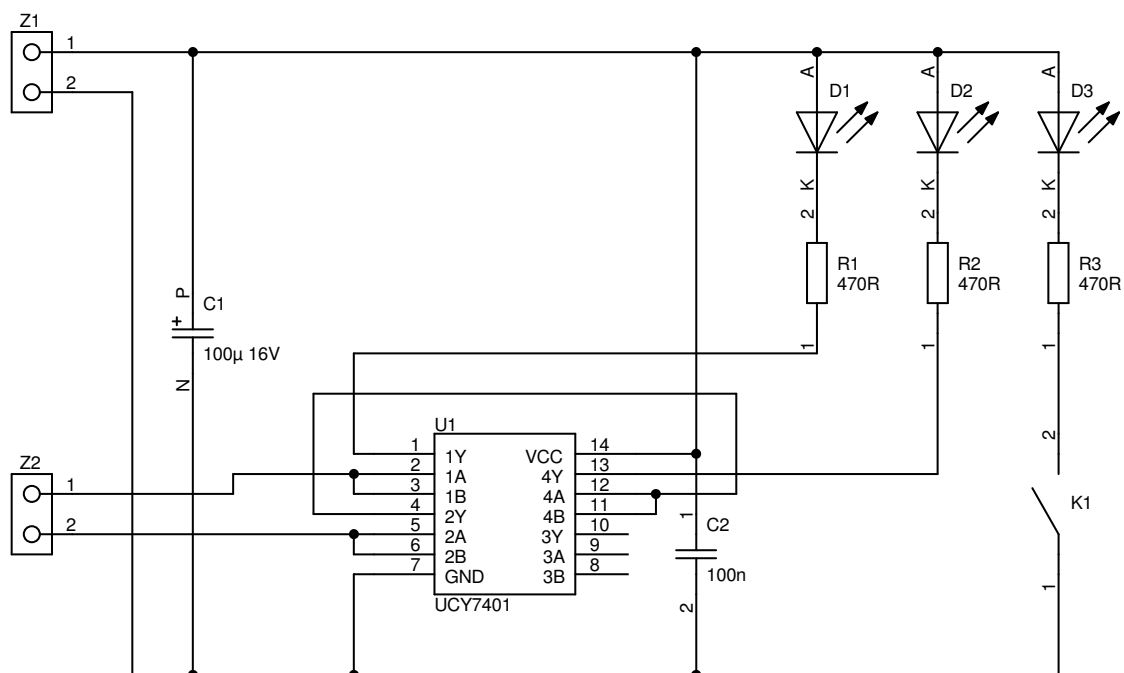
Prześledźmy teraz przykładowy projekt na uniwersalnej płytce drukowanej. Założmy, że należy skonstruować układ jak na rys. 3 oraz że należy wykorzystać płytkę przedstawioną już na rys. 2.

2.2.b. Układ do projektu przykładowego

Układ posiada wejście zasilania przez listwę Z_1 oraz wejście dwóch sygnałów przez listwę Z_2 . Zasilanie jest stabilizowane przez kondensator elektrolityczny C_1 . Zaburzenia wysokoczęstotliwościowe są odprowadzane do masy przez odprężający kondensator ceramiczny C_2 .

Układ scalony U_1 zawiera w swojej strukturze 4 bramki NAND numerowane od 1 do 4, których wejścia są oznaczone przez A i B, a wyjścia przez Y. Nóżka VCC stanowi dodatni biegun zasilania, a nóżka GND – masę. Bramki te są wykorzystywane jako bufony dla wejść sygnałów 1 i 2, które pochodzą z wyjść o zbyt małej wydajności prądowej, aby spowodować świecenie diod. W przypadku sygnału 1 jest to bufor odwracający (inwerter), gdyż pojedyncza bramka NAND ze zwartymi wejściami działa jak bramka NOT. Dla sygnału 2 jest to bufor nieodwracający, gdyż mamy do czynienia z dwoma takimi bramkami NOT połączonymi kaskadowo.

Wyjścia bramek zasilane są z napięcia przyłączonego do nóżek VCC i GND, a więc ze źródła podłączonego do układu poprzez złącze Z_1 . Zakładamy, że źródło to ma wydajność prądową odpowiednią do zaświecenia diod. Ustawienie danego wyjścia Y w stan logicznego zera, tj. poziomu niskiego, oznacza elektrycznie połączenie tego wyjścia z końcówką GND, tj. masą. W przypadku wyjść 1Y i 4Y spowoduje to z zamknięcie pętli od końcówki 1 do końcówki 2 złącza Z_1 : przez elementy D_1 i R_1 lub przez elementy D_2 i R_2 . Umożliwi to przepływ prądu i zaświecenie odpowiedniej diody.



Rys. 3. Schemat układu do przykładowego projektu płytki uniwersalnej

Trzecia dioda (D_3) jest zasilana bezpośrednio z zasilania i zapala się, gdy zostanie wciśnięty przycisk (tj. zamknięty łącznik) K_1 . Trzy oporniki R_1 , R_2 i R_3 służą do ustalenia wartości prądu diod – jest on równy ilorazowi napięcia zasilania pomniejszonego o spadek potencjału na diodzie, i rezystancji opornika.

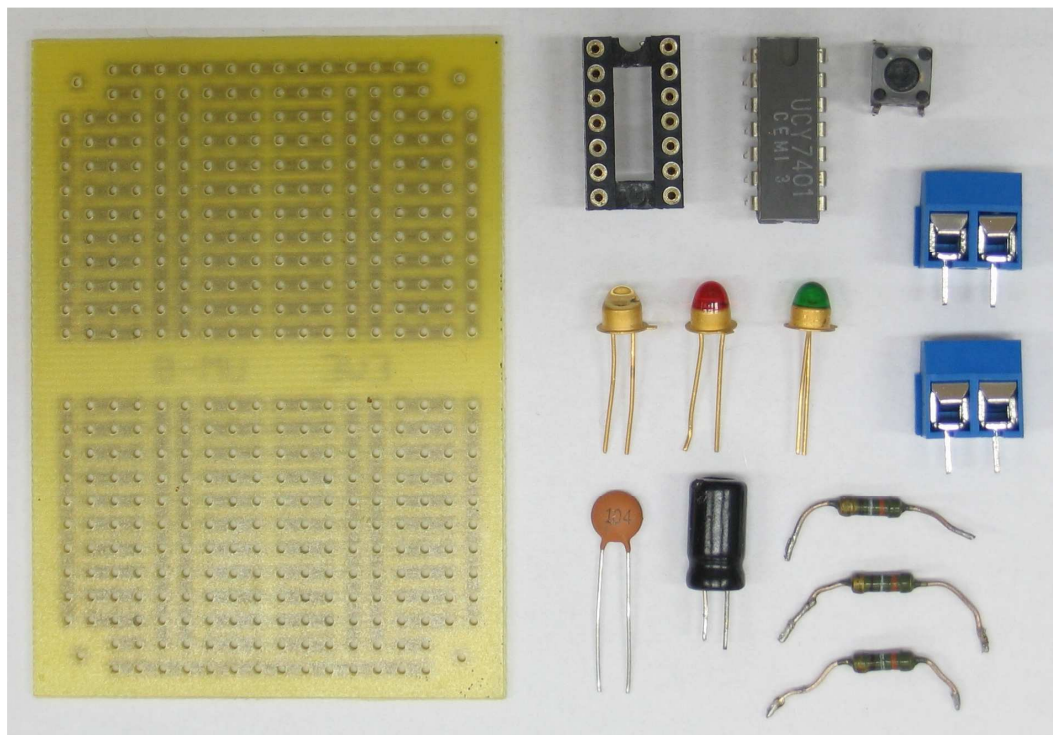
2.2.c. Przygotowanie do projektowania

Do wykonania projektu niezbędna jest wiedza o rozstawie wyprowadzeń elementów oraz wymiarach ich obudów (a konkretnie o wymiarach rzutu obudowy na płaszczyznę płytki). Profesjonalne programy do projektowania płytek drukowanych są dostarczane wraz z bibliotekami obrysów obudów różnych typów. W naszym przypadku obrysy i układ wyprowadzeń, na tle siatki pól lutowniczych wykorzystanej płytki (a więc w skali: jedna odległość między otworami = 2,5 mm), zebrano w tab. 4. Wygląd płytki i elementów przedstawia rys. 4.

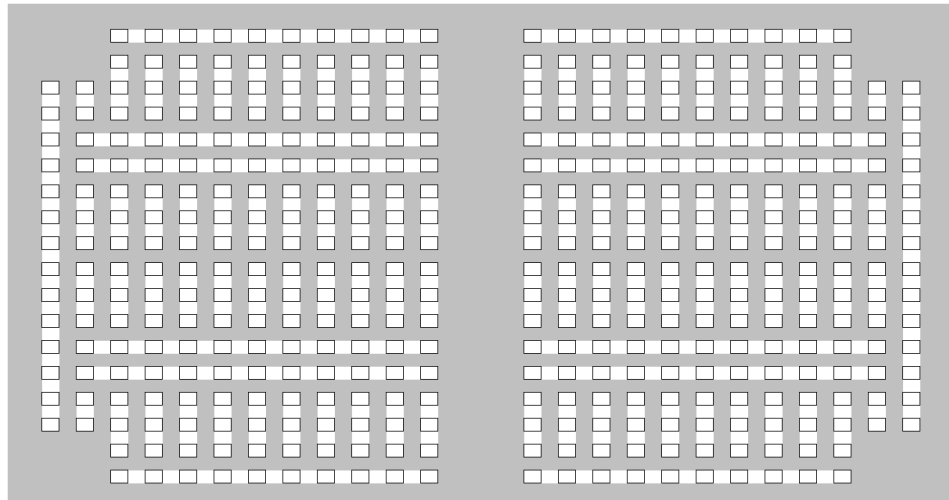
Rozpoczynamy od wprowadzenia rysunku pól lutowniczych i ścieżek połączeń do arkusza *Płytki*, czego efekt przedstawia rys. 5. Kolor szary oznacza powierzchnię laminatu, kolor biały – ścieżki metalizacji, natomiast czarne ramki – pola lutownicze (a więc jednocześnie otwory montażowe).

Do arkusza *Węzły schematu* wprowadzamy dane o połączeniach elektrycznych w obwodzie, zgodnie z rys. 3. Obwód posiada 11 węzłów elektrycznych, z czego wynika opis obwodu jak niżej.

Z1.1	C1.P	U1.14	C2.1	D1.A	D2.A	D3.A
Z1.2	C1.N	U1.7	C2.2	K1.1		
Z2.1	U1.2	U1.3				
Z2.2	U1.5	U1.6				
U1.4	U1.11	U1.12				
U1.1	R1.1					
R1.2	D1.K					
U1.13	R2.1					
R2.2	D2.K					
K1.2	R3.1					
R3.2	D3.K					



Rys. 4. Widok płytki wraz z elementami niezbędnymi do konstrukcji przykładowego układu



Rys. 5. Rysunek pół lutowniczych i fabrycznie wytworzonych połączeń w arkuszu Płytki

Tab. 4. Układ wyprowadzeń i obrysy obudów elementów wykorzystanych w przykładowym projekcie (oznaczenia końcówek elementów zgodnie z rys. 3)

Element	Układ scalony DIP-14	Przycisk miniaturowy
Obrys obudowy z umiejscowieniem wyprowadzeń		
Element	Listwa zaciskowa 2-torowa RM 5	Kondensator elektrolityczny pionowy Ø6, RM 2,5
Obrys obudowy z umiejscowieniem wyprowadzeń		
Element	Diody elektroluminescencyjna	Kondensator ceramiczny płytkowy
Obrys obudowy z umiejscowieniem wyprowadzeń		
Element	Opornik 1/4 W montowany poziomo	Opornik 1/4 W montowany pionowo
Obrys obudowy z umiejscowieniem wyprowadzeń		

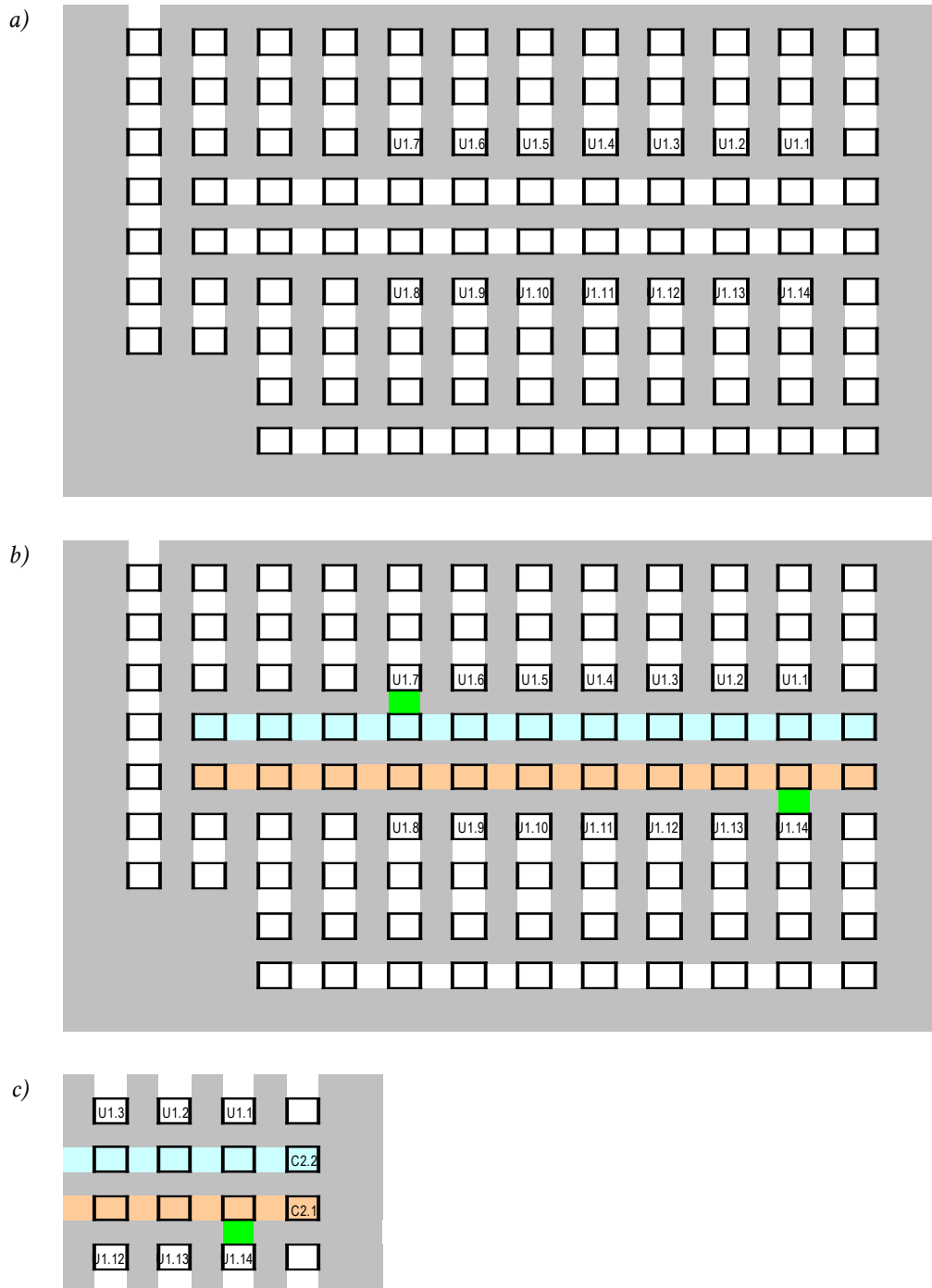
2.2.d. Rozplanowanie elementów i połączeń

Przystępujemy teraz do właściwego projektowania.

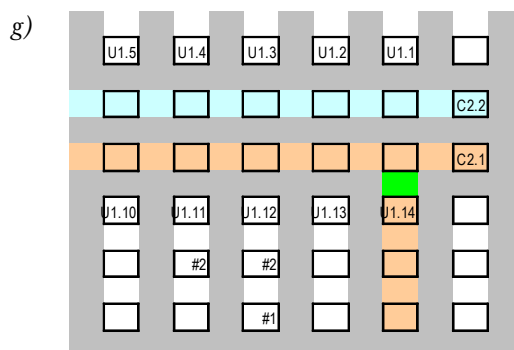
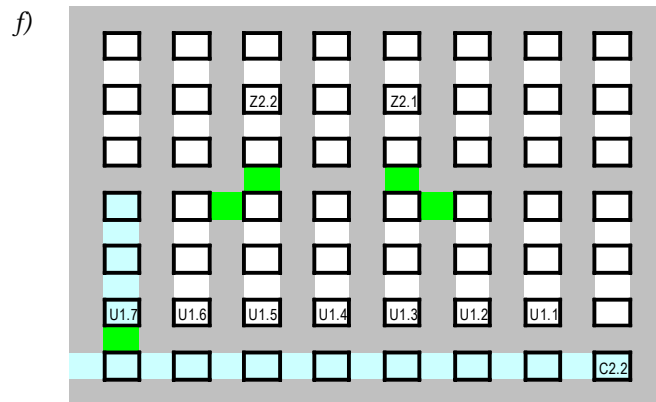
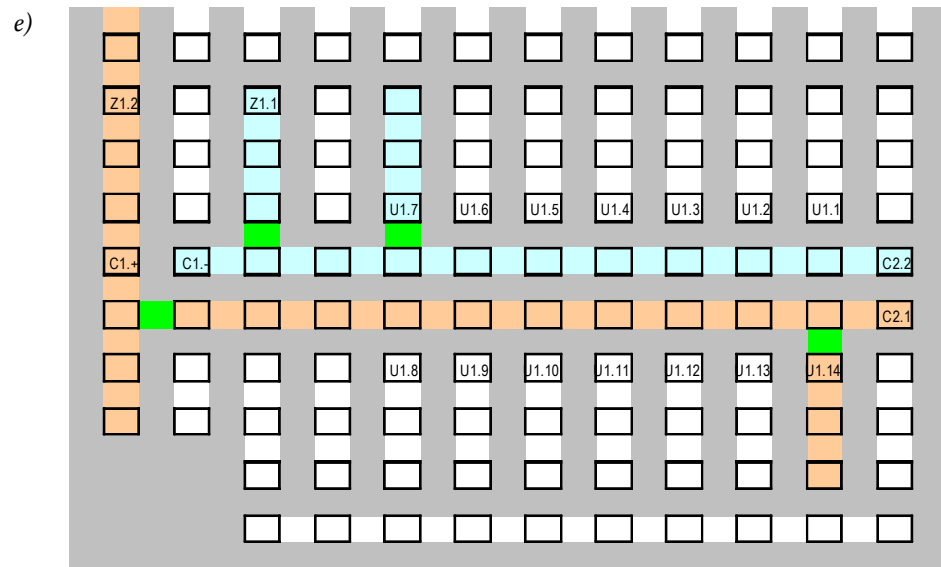
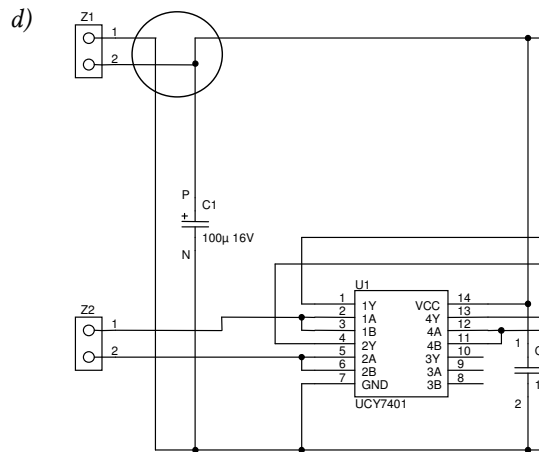
1. Rozpoczynamy od układu scalonego U₁ (por. par. 2.1.b, pkt 1). Umieścimy go wzdłuż którejś z poziomych długich ścieżek. Ponieważ ma on z lewej (na schemacie) strony przyłączone dwa sygnały wejściowe, a listwa Z₁ jest dość dużych rozmiarów, decydujemy się ulokować układ w

lewej dolnej ćwiartce płytki, tak aby powyżej (na płytce) niego zostało dość miejsca na listwę. Z kolei z prawej (na płytce) strony układu zostawiamy miejsce na kondensator odprężający C_2 . Wynik przedstawia rys. 6a.

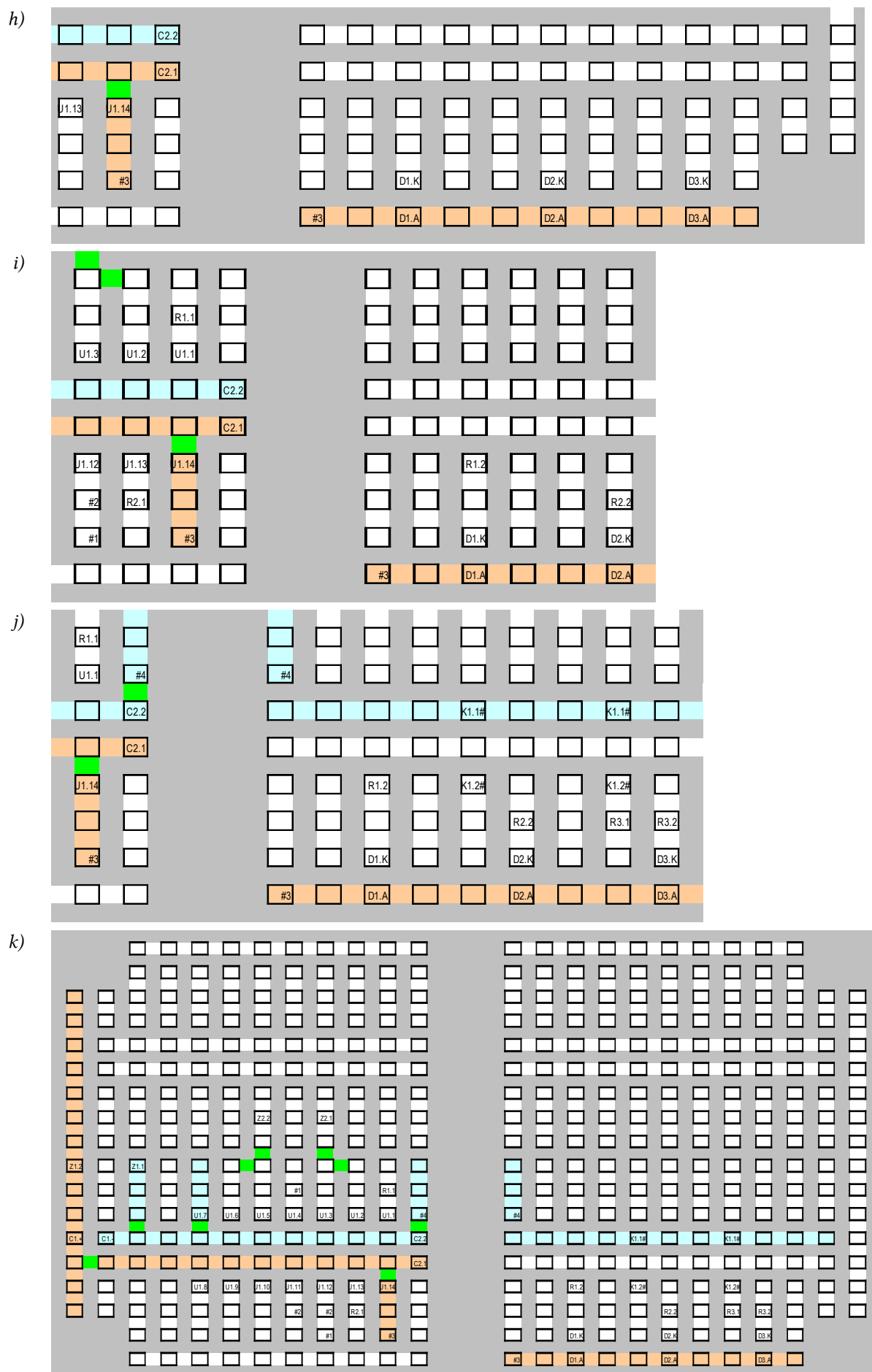
- Układ scalony narzuca wybór długich ścieżek poziomych jako ścieżek zasilania (przebiegająca przy nóżce 14 – VCC, por. par. 2.1.b, pkt 2) i masy (przebiegająca przy nóżce 7 – GND). Oznaczamy je kolorem różowym i jasnoniebieskim i łączymy z odpowiednimi nóżkami układu U_1 lutowiem po stronie druku (można uniknąć zwory, gdyż są to ścieżki sąsiednie, por. par. 2.1.b, pkt 8), co zaznaczamy kolorem zielonym. Wynik przedstawia rys. 6b.



Rys. 6. Kolejne etapy projektowania płytki



Rys. 6 (cd.) Kolejne etapy projektowania płytki



Rys. 6 (cd.) Kolejne etapy projektowania płytki

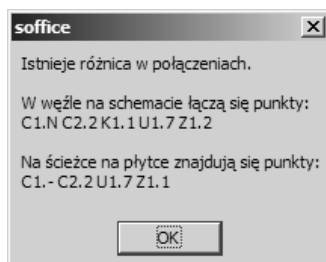
3. Między ścieżki zasilania i masy, jak najbliżej końcówki zasilania (VCC) układu U_1 (por. par. 2.1.b, pkt 4) włączamy kondensator odprzegający C_2 , zwracając uwagę na przyłączenie końcówki 2 do masy, a 1 do zasilania. W przeciwnym razie automatyczna weryfikacja projektu nie powiedzie się, gdyż płytka będzie niezgodna ze schematem. Wynik przedstawia rys. 6c.
4. Z lewego końca ścieżek zasilających zostało miejsce na przyłączenie zasilania (listwę Z_1) i kondensator blokujący C_1 . Kondensator najlepiej włączyć bezpośrednio w ścieżki, gdyż wtedy nie będzie konieczności prowadzenia żadnych dodatkowych połączeń; wówczas listwę umieścimy ponad kondensatorem. Ścieżkę zasilania należy w związku z tym zagiąć do góry (do listwy), do czego wykorzystujemy boczną długą ścieżkę pionową. Natomiast ścieżkę masy zagniemy po krótkiej ścieżce. Niezbędne połączenia wykonujemy lutowniakiem po stronie druku. Przy okazji aktualizujemy barwne oznaczenie ścieżek masy i zasilania, kontrolując, czy nie tworzą one pętli (por. par. 2.1.b, pkt 9).

Gdyby włączyć listwę zgodnie ze schematem, tzn. masę do $Z1.2$, to listwa musiałaby być zwrócona przodem do kondensatora C_1 , co utrudniłoby mocowanie w niej przewodów (por. par. 2.1.b, pkt 14). Dlatego włączamy ją tyłem do kondensatora, co wymusza zmianę schematu elektrycznego – przyłączenie masy do $Z1.1$, a zasilania do $Z1.2$ (patrz rys. 6d, zmianę zaznaczono kółkiem). Ostateczny wynik przedstawia rys. 6e.

5. Możemy teraz umieścić na płycie listwę Z_2 , zostawiając jednak między listwą a układem scalonym miejsce na wykonanie połączeń wychodzących z końcówek 1 i 4. Zauważamy, że korzystnie będzie ułożyć nóżkę $Z2.1$ na przeciw $U1.3$, a $Z2.2$ na przeciw $U1.5$, bo takie połączenia występują na schemacie elektrycznym. Zwarcia końcówek $U1.2$ z $U1.3$ oraz $U1.5$ z $U1.6$ dokonujemy za pomocą lutowniakiem, gdyż są to ścieżki sąsiednie. Wynik przedstawia rys. 6f.
6. Wykonujemy ostatnie połączenia w otoczeniu układu scalonego: $U1.4$ z $U1.12$ za pomocą zwory, którą oznaczymy #1 oraz $U1.12$ z $U1.11$ za pomocą zwory, którą oznaczymy #2. Wynik przedstawia rys. 6g.
7. Do rozmieszczenia zostały już tylko diody i oporniki (oraz przycisk K_1 , który jednak zostawimy na koniec, kiedy będzie już znana lokalizacja związanych z nim elementów R_3 i D_3). Ponieważ wszystkie anody muszą się znaleźć na potencjale zasilania, przyłączymy je do którejś z długich ścieżek (por. par. 2.1.b, pkt 7). Wybieramy ścieżkę poziomą biegnącą skrajem prawej dolnej ćwiartki płytki, gdyż znajduje się ona stosunkowo blisko układu scalonego, a poza tym nad nią mamy dość miejsca na 3 oporniki i przycisk. Zasilanie podciągamy do tej ścieżki zworą #3 od nóżki 14 układu U_1 . Należy pamiętać, że zgodnie z tabelą każda dioda zajmuje ok. 3 odległości między polami lutowniczymi (por. par. 2.1.b, pkt 6). Wynik przedstawia rys. 6h.
8. Wyprowadzenia oporników R_1 i R_2 są oryginalnie dłuższe niż minimalne przedstawione w tab. 4. Można to wykorzystać do utworzenia bezpośrednich połączeń między katodami diod D_1 i D_2 a odpowiednimi wyjściami układu scalonego, bez użycia dodatkowych zwór (por. par. 2.1.b, pkt 5). Należy tylko unikać ich krzyżowania się z innymi elementami lub zadbać o odpowiednią odległość (w pionie), albo też zabezpieczyć wyprowadzenia rurkami izolacyjnymi. Wynik przedstawia rys. 6i.
9. Opornik R_3 wlutowujemy natomiast pionowo, aby tuż obok zmieścić przycisk K_1 . Przycisk wlutowujemy tak, aby jego drugi styk znalazł się na długiej poziomej linii. Tą linią prowadzimy połączenie w lewo, jak najbliżej istniejącej ścieżki masy, a na brakującym odcinku wstawiamy zworę #4. Z powodu zajęcia najbliższego pola lutowniczego przez końcówkę $C2.2$, zworę wstawiamy do sąsiedniego, wolnego pola i łączymy lutowniakiem ze ścieżką masy.
Należy zwrócić uwagę na dodanie znaku kratki „#” na końcu oznaczeń końcówek przycisku K_1 , gdyż w tym przypadku mamy do czynienia z końcówkami parami zwartymi wewnątrz elementu. Aby fakt ten został uwzględniony podczas weryfikacji projektu, obie nóżki w parze muszą mieć tę samą nazwę i nazwa ta musi być zakończona kratką (patrz załączony opis skoroszytu).
10. Na tym zakończyliśmy rozmieszczanie elementów. Efekt przedstawia rys. 6k.

2.2.e. Weryfikacja i korekta projektu

11. Sprawdzimy teraz poprawność projektu za pomocą makra *_SprawdzPolaczenia*. Weryfikacja powoduje zgłoszenie błędu:



Stwierdzamy, że między wyświetlonymi listami końcówek są 3 różnice:

- 1) na płycie znajduje się końcówka C1.-, która zgodnie ze schematem powinna się nazywać C1.N; przy tej okazji poprawić należy też oczywiście C1.+ na C1.P;
- 2) brak końcówki K1.1 na liście z płytki, co oznacza, że nie połączyliśmy jej z masą; istotnie, mylnie umieściliśmy drugą końcówkę zwory #4 – na przeciw pierwszej zamiast o jedno pole niżej; przenosimy końcówkę w poprawną lokalizację;
- 3) ścieżka, której odpowiada wyświetlona lista, łączy się z Z1.1, a ze schematu wynika, że powinna się łączyć z Z1.2; tutaj błędne są dane schematu w arkuszu *Węzły schematu*, gdyż zapomnieliśmy je uaktualnić po zamianie połączeń listwy Z₁.

Po korekcie schemat opisany jest następująco:

Z1.1	C1.N	U1.7	C2.2	K1.1		
Z1.2	C1.P	U1.14	C2.1	D1.A	D2.A	D3.A
Z2.1	U1.2	U1.3				
Z2.2	U1.5	U1.6				
U1.4	U1.11	U1.12				
U1.1	R1.1					
R1.2	D1.K					
U1.13	R2.1					
R2.2	D2.K					
K1.2	R3.1					
R3.2	D3.K					

natomiast wygląd płytki przedstawia rys. 8.

12. Ponawiamy weryfikację. Tym razem błąd dotyczy końcówek jak niżej.

Schemat: U1.11 U1.12 U1.4
Płytki: U1.10

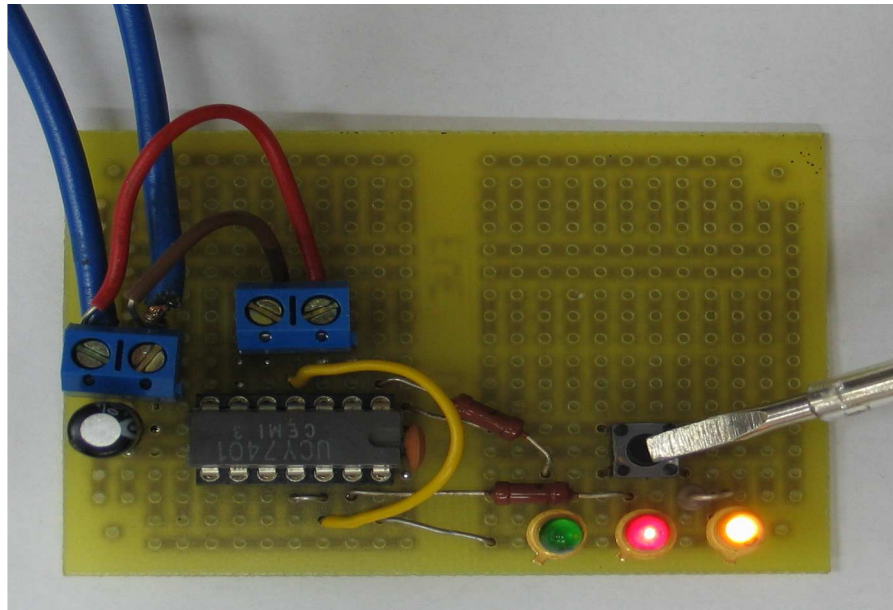
Sprawdzamy samotną końcówkę U1.10, która pojawiła się na liście z płytki i stwierdzamy, że istotnie, powinna ona być wisząca. Podobnie końcówki U1.9 i U1.8. Okazuje się jednak, że nie uwzględniliśmy tego sporządzając listę węzłów. Należy więc wprowadzić do arkusza *Węzły schematu* trzy dodatkowe węzły, przy czym do każdego z nich należeć będzie tylko jedna końcówka. Zawartość arkusza jest teraz następująca:

Z1.1	C1.N	U1.7	C2.2	K1.1		
Z1.2	C1.P	U1.14	C2.1	D1.A	D2.A	D3.A
Z2.1	U1.2	U1.3				
Z2.2	U1.5	U1.6				
U1.4	U1.11	U1.12				
U1.1	R1.1					
R1.2	D1.K					
U1.13	R2.1					
R2.2	D2.K					
K1.2	R3.1					

R3.2 D3.K
U1.8
U1.9
U1.10

13. Ponawiamy weryfikację. Obecnie wynik jest pozytywny, co oznacza, że połączenia zaplanowane na płytce odpowiadają połączeniom spisanym ze schematu do arkusza *Węzły schematu*.

Rys. 7 przedstawia działający układ zmontowany zgodnie z rys. 8. Oryginał tego układu można obejrzeć w laboratorium, podobnie jak przykładowy układ ściemniacza projektowany w niniejszym ćwiczeniu.



Rys. 7. Zmontowany i działający układ przykładowy



Rys. 8. Ostateczna topografia płytki w przykładowym projekcie

Wprowadzenie do ćwiczenia

3. Cel i przebieg ćwiczenia

Po co to ćwiczenie?

Konstrukcja układu na ścieżce pracy inżyniera

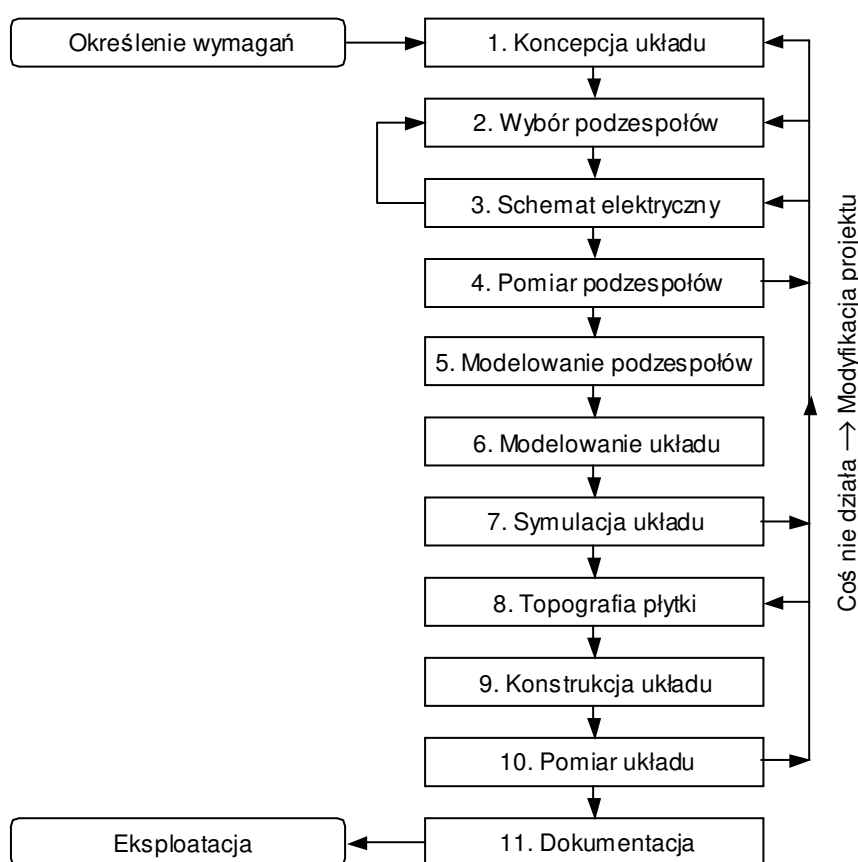
Celem niniejszego ćwiczenia jest zapoznanie z najbardziej podstawowymi zagadnieniami konstrukcji układów elektronicznych mocy o działaniu przełączającym. Jako półprzewodnikowy łącznik sterowalny wykorzystany zostanie tranzystor MOSFET. Ćwiczenie stanowi więc bezpośrednią kontynuację ćwiczeń 3 i 6, zamykając lukę w ścieżce pracy inżyniera, przedstawionej na rys. 9.

W trakcie wykonywania ćwiczenia nauczą się Państwo podstaw projektowania układów sterowania przyrządów półprzewodnikowych mocy działających na zasadzie zmiany szerokości impulsów. Dodatkowo zapoznają się Państwo z zasadami projektowania układów na płytkach uniwersalnych, montażu układów elektronicznych oraz postępowania podczas ich uruchamiania i testowania.

Niniejsze ćwiczenie stanowi okazję do podsumowania pracy z całego semestru. Dlatego instrukcja ta odwoływać się będzie do wiadomości z poprzednich ćwiczeń. Wśród tych zagadnień znajdują się:

- sterowanie pracą impulsowych układów mocy poprzez zmianę współczynnika wypełnienia sygnału sterującego łącznikiem półprzewodnikowym
 - pkt 1 (na rys. 9) ➤ ćw. 3^B, 4^B;
- dobór przyrządu półprzewodnikowego do wymagań narzuconych przez układ
 - pkt 2 ➤ ćw. 1, 5^A, 5^B, 6^A;
- specyfika pracy sterowalnych łączników półprzewodnikowych z rzeczywistymi obciążeniami
 - pkt 3 ➤ ćw. 6^B;
- sterowanie polowych przyrządów półprzewodnikowych mocy
 - pkt 3 ➤ ćw. 3^A, 3^B;

- pomiar parametrów statycznych przyrządów półprzewodnikowych
 - pkt 4 ➤ ćw. 5^A;
- pomiar parametrów dynamicznych przyrządów półprzewodnikowych
 - pkt 4 ➤ ćw. 3^A, 4^A;
- modelowanie przyrządów półprzewodnikowych do celów obliczeń cieplnych
 - pkt 5 ➤ ćw. 6^A, 6^B;
- modelowanie i symulacja komputerowa układów elektronicznych
 - pkt 6, 7 ➤ ćw. 6^A;
- pomiary napięć, prądów i mocy w układach elektronicznych z wykorzystaniem oscyloskopu, sondy napięciowej, sondy prądowej, multimetru cyfrowego
 - pkt 10 ➤ ćw. 2, 3, 4, 5^B, 6^B;
- dokumentacja pracy
 - pkt 11 ➤ wszystkie ćwiczenia.



Rys. 9. Ścieżka pracy inżyniera – projektanta i konstruktora układu elektronicznego

Ćwiczenie 7 stanowić będzie uzupełnienie powyższych wiadomości i umiejętności w zakresie:

- projektowania układów prototypowych z użyciem płytki uniwersalnej – pkt 8;
- konstrukcji układów elektronicznych w technice montażu przewlekane go – pkt 9.

Niniejsza instrukcja dotyczy projektowania układu, obejmując bloki 1–8 na wyżej przedstawionym schemacie. Kolejna część ćwiczenia poświęcona będzie konstrukcji, uruchomieniu i testom działania oraz pomiarom uzyskanych charakterystyk układu (bloki 9–10). Dokumentację (punkt 11) będą Państwo prowadzić na bieżąco.

Do czego dążymy? Założenia projektu

Należy zaprojektować i skonstruować możliwie prosty ściemniacz biurkowej lampy halogenowej o mocy znamionowej 35 W i napięciu znamionowym 12 V, działający impulsowo na zasadzie zmiany szerokości impulsów. Niektóre parametry projektu zostały ustalone indywidualnie dla każdego zespołu. Zawiera je tabela, którą każdemu zespołowi przekaże prowadzący.

Zasilanie lampy w układzie oryginalnym jest realizowane z sieci 230 V, 50 Hz przez transformator 230 V / 12 V. Ściemniacz należy włączyć między uzwojenie wtórne transformatora i lampę za pomocą przewodów. Należy umożliwić łatwe rozłączanie przewodów zasilania oraz prowadzących do lampy. Potencjometr nastawy natężenia oświetlenia nie powinien być lutowany do płytki bezpośrednio, ale połączony za pośrednictwem przewodów.

Założenia projektowe zebrano w tab. 5.

Tab. 5. Założenia projektowe

Wartość skuteczna napięcia wejściowego ściemniacza	U_{sec}	12 V
Częstotliwość napięcia wejściowego ściemniacza	f_{sec}	50 Hz
Napięcie (skuteczne) znamionowe lampy halogenowej	$U_{Lh(nom)}$	12 V
Moc czynna znamionowa lampy halogenowej	$P_{Lh(nom)}$	35 W
Częstotliwość przełączania ściemniacza	f_s	(5...60) kHz *
Minimalny współczynnik wypełnienia	D_{min}	0,10...0,20 *
Maksymalny współczynnik wypełnienia	D_{max}	0,85...0,95 *
Maksymalny średni pobór prądu przez obwód pomocniczy generatora	$I_{R3(av)max}$	(5...30) mA *
Łącznik półprzewodnikowy	T_1	MOSFET *
Czas narastania dla łącznika półprzewodnikowego	t_r	(50...150) ns *

* Konkretnie dane zawiera załącznik przekazany przez prowadzącego.

W jaki sposób to uzyskamy? Przebieg ćwiczenia

Ćwiczenie może być wykonane w jednym z dwóch wariantów:

- 1) **wariant pełny** – obejmuje bloki *Zasilanie* i *Sterowanie* na rys. 14 i prowadzi do konstrukcji kompletnego układu, gotowego do samodzielnego działania; 22 elementy do rozplanowania i wlutowania;
- 2) **wariant podstawowy** – obejmuje wyłącznie blok *Sterowanie* na rys. 14, w związku z czym skonstruowany układ będzie wymagać dostępnego w laboratorium dodatkowego bloku *Zasilanie*; 15 elementów do rozplanowania i wlutowania.

Wybór wariantu podstawowego nie wpływa ujemnie na ocenę ćwiczenia. Zasadniczo wariant pełny adresowany jest do osób, które miały już do czynienia z konstrukcją układów elektronicznych i uważają, że wariant podstawowy nie pozwala się im wykazać, lub dla osób posiadających motywację do nabycia nowych umiejętności (prowadzący będą służyć potrzebną pomocą).

Ćwiczenie przebiega według następującego planu:

1. Projekt płytki (rozplanowanie elementów na płytce uniwersalnej lub projekt własnej płytki) – rozdział 6

2. Projekt elektroniczny (dobór wartości elementów w wybranych podobwodach) z weryfikacją symulacyjną – rozdział 7
3. Konstrukcja układu (może się rozpocząć od razu po wykonaniu projektu płytki, ale zakończyć – dopiero po ukończeniu projektu elektronicznego)
4. Uruchomienie układu i testy poprawności działania
5. Pomiar wybranych charakterystyk skonstruowanego układu

Wykonanie ćwiczenia musi zostać udokumentowane w formie sprawozdania przez ręczne wypełnienie formularza stanowiącego załącznik do instrukcji.

Szczególne zasady wykonywania tego ćwiczenia podano w rozdziale 8 na s. 111.

Co można, a co należy przeczytać?

Zawartość instrukcji

Niniejszą instrukcję można podzielić na następujące części.

1. **Wstęp** (niniejszy rozdział) – ma wyjaśnić, co i w jakim celu będzie wykonywane.
2. **Wiadomości praktyczne o układach elektronicznych**, w szczególności układach mocy (część A, rozdziały 1 i 2) – mają pomóc tym, którzy nie wiedzą, co to jest płytka uniwersalna i jak rozplanować na niej elementy, jak te elementy wyglądają, czym się różni kondensator elektrolityczny od ceramicznego itd.
3. **Wiadomości o konstruowanym układzie** (część B, rozdziały 4 i 1) – gdzie wyjaśniono, jak działa jego obwód główny – przerywacz napięcia stałego, oraz jak działa obwód sterowania – generator napięcia prostokątnego. Podano również szczegółowe wskazówki praktyczne.
4. **Instrukcje postępowania przy projektowaniu** (punkty 1 i 2 w planie podanym w poprzednim paragrafie; część C, rozdziały 6 i 7 instrukcji) – podają konkretne zadania do wykonania w ramach projektu, najpierw schematu, a później płytki.
5. **Informacje** (część E, rozdziały 8–10) – dotyczą zasad realizacji ćwiczenia.

Wiedza zawarta w części A nie stanowi głównej treści ćwiczenia. Ma jedynie pomóc zredukować dystans dzielący osoby z dużym doświadczeniem praktycznym i osoby bez takiego doświadczenia. Część ta pozwoli każdemu wykonać ćwiczenie ze zrozumieniem i – jak pokazuje doświadczenie – przyda się jeszcze w wielu późniejszych projektach. Zapoznanie się z podanymi wiadomościami gwarantuje sprawniejsze i bardziej przemyślane wykonanie ćwiczenia, co wpłynie dodatnio na ocenę pracy zespołu.

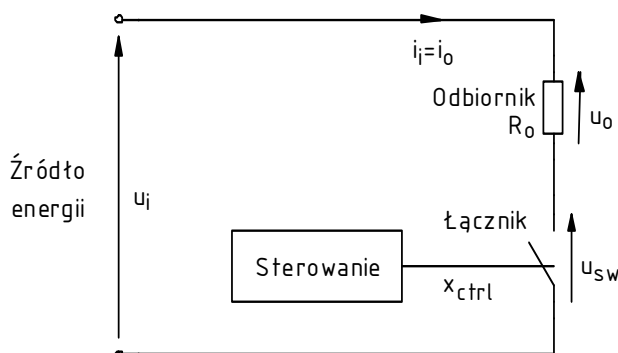
4. Przerwywacz napięcia stałego

4.1. Idea układu

4.1.a. Zasada działania

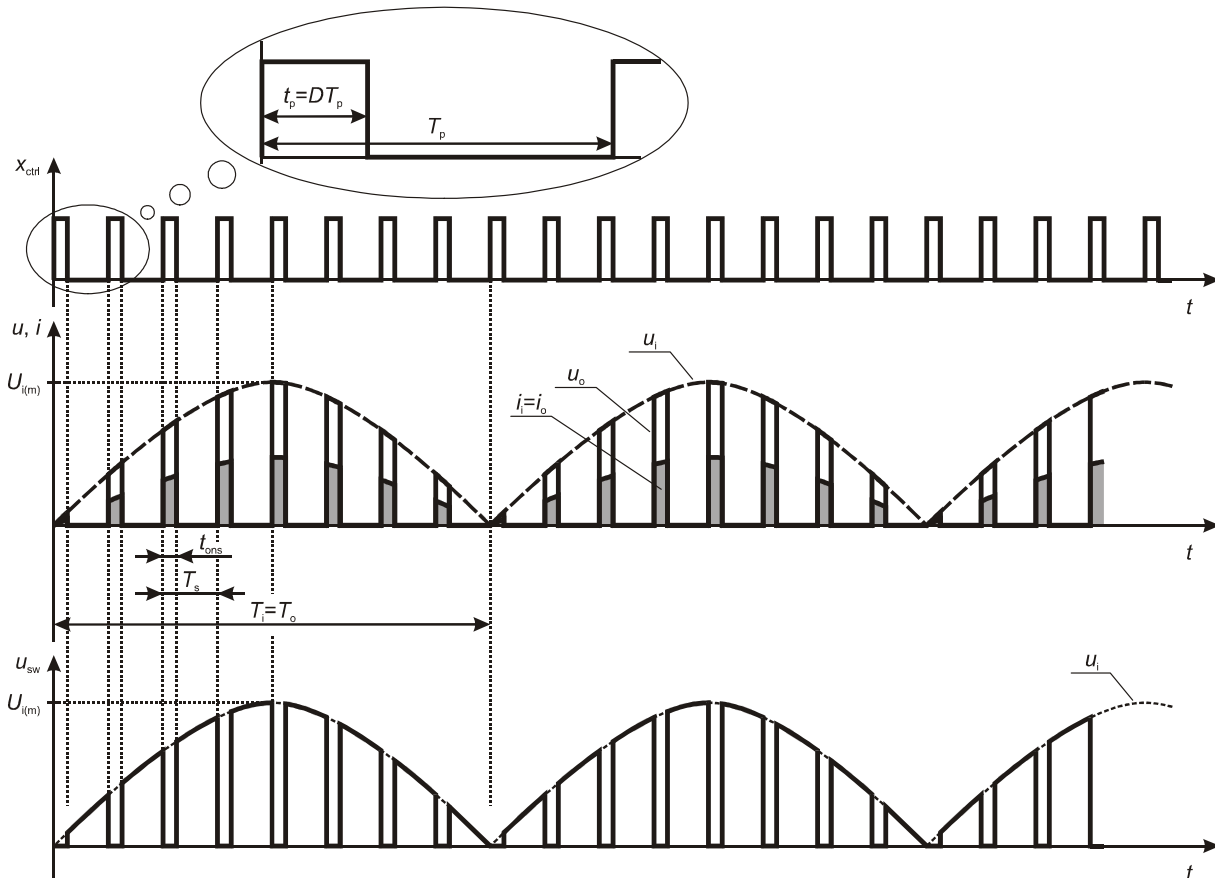
Schemat układu, który został wybrany do realizacji funkcji ściemniacza został przedstawiony na rys. 10. Nosi on nazwę **przerwywacza napięcia stałego** (ang. *DC chopper*, dosł. siekacz), co dobrze oddaje istotę jego działania. Napięcie wejściowe u_i może być stałe, ale równie dobrze zmienne o niskiej częstotliwości f_i i odpowiadającym jej okresie T_i . Przypomnijmy bowiem, że „stałość” w przypadku klasyfikacji przekształtników oznacza tylko tyle, że decydująca część mocy czynnej przekazywanej w układzie związana jest ze składową stałą.

Jak wynika ze schematu, napięcie wyjściowe podawane jest na odbiornik (napięcie wyjściowe u_o o tym samym okresie $T_o = T_i$) – jednak nie w czystej postaci, lecz „posiekane”, gdyż łącznik okresowo, z wysoką częstotliwością f_s (wyższą niż ewentualna częstotliwość f_i), przerywa podawanie napięcia na tenże odbiornik. Przebiegi w układzie z rys. 10 przy założeniu idealności elementów i rezystancyjnego, stacjonarnego charakteru obciążenia (o pewnej rezystancji równoważnej R_o) przedstawia rys. 11. Kiedy łącznik jest zamknięty, $u_o = u_i$, natomiast kiedy jest on otwarty, $u_o = 0$.



Rys. 10. Ogólny schemat przerwywacza napięcia stałego z odbiornikiem rezystancyjnym

Przypomnijmy, że stosunek czasu trwania impulsu t_p wielkości x_{ctrl} sterującej łącznikiem do okresu powtarzania impulsów T_p to parametr nazywany **współczynnikiem wypełnienia** (ang. *duty ratio*) ➤ ćwiczenie 3^B, 6. W wyniku aplikacji sygnału sterującego, łącznik przelacza się z częstotliwością przełączania T_s (oczywiście równą T_p). Jeżeli założymy, że łącznik jest idealny, a więc czasy przełączania są zerowe, to czas załączenia (zamknięcia, przewodzenia) łącznika t_{ons} może być uznany za równy czasowi trwania impulsu t_p . Tak więc



Rys. 11. Przebiegi prądu i napięcie w układzie przerywacza napięcia stałego dla przykładowego przebiegu napięcia wejściowego i wartości współczynnika wypełnienia

$$D = \frac{t_p}{T_p} \approx \frac{t_{\text{ons}}}{T_s} \quad (4.1)$$

Działanie rozważanego układu opisuje się dwoma ważnymi terminami: ➤ ćwiczenia 2, 3^B

- 1) **układ impulsowy** (ang. *switched-mode circuit*) – tzn. w którym łącznik półprzewodnikowy jest na przemian załączany i wyłączany z wysoką częstotliwością (w stosunku do przebiegów wejściowych, wyjściowych lub do różnych stałych czasowych występujących w tym układzie);
- 2) **sterowanie ze zmianą szerokości impulsów** – tzn. kształtowanie pożądanej wielkości wyjściowej (prądu, napięcia, mocy, ...; chwilowej, skutecznej, średniej...) poprzez zmianę współczynnika wypełnienia impulsów sterujących łącznikiem półprzewodnikowym.

Do układów tego typu potocznie stosuje się określenie „sterowanie z modulacją szerokości impulsów” (ang. *pulse width modulation, PWM*). Jest to zasadniczo niepoprawne, gdyż nazwa ta dotyczy węższej klasy układów, w których współczynnik impulsów jest proporcjonalny do pewnego sygnału modulującego. W projektowanym i konstruowanym przez nas przerywaczu mamy natomiast do czynienia z ręczną *nastawą* współczynnika wypełnienia, a nie jego modulacją. Z tego samego powodu niepoprawne jest określanie generatora przebiegu prostokątnego, który zostanie wykorzystany w ćwiczeniu, mianem modulatora szerokości impulsów (ang. *pulse width modulator*).

4.1.b. Skuteczne napięcie wyjściowe

Poprzez zmianę współczynnika wypełnienia D można sterować wartością skuteczną napięcia na odbiorniku $U_{O(\text{rms})}$ i tym samym mocą czynną do niego dostarczaną P_o . Aby to udowodnić, dla

ustalenia uwagi przyjmujemy, że napięcie wejściowe ma kształt jak na rys. 11 (aczkolwiek można by przyjąć dowolny inny kształt, gdyż uzyskane wyniki nie zależą od przebiegu napięcia wejściowego). Dla uproszczenia obliczeń utrzymamy też założenie o rezystancyjnym charakterze odbiornika.

Dla takiego odbiornika moc wyjściowa wyraża się zależnością

$$P_o = \frac{U_{o(\text{rms})}^2}{R_o} \quad (4.2)$$

gdzie $U_{o(\text{rms})}$ jest wartością skuteczną napięcia wyjściowego u_o , która z kolei definiowana jest wzorem

$$U_{o(\text{rms})} = \sqrt{\frac{1}{T_o} \int_{T_o}^{\Delta} u_o^2 dt} \quad (4.3)$$

gdzie T_o oznacza okres przebiegu u_o . Jak wynika z topologii obwodu (rys. 10) i analizy przeprowadzonej w pkt. 4.1.a, okres napięcia wyjściowego T_o jest równy okresowi napięcia wejściowego T_i .

Na początek założmy, że w układzie brak przekształtnika, co odpowiada współczynnikowi wypełnienia $D = 1$ (łącznik stale załączony). Wówczas napięcie wyjściowe u_o jest stale równe wejściowemu u_i , co przedstawiono na rys. 12a.

Podzielmy okres przebiegu u_o na N odcinków o pewnej długości T_s każdy. Przyjmijmy, że N jest na tyle duże, że na każdym kolejnym odcinku T_s krzywizna przebiegu u_o^2 staje się niezauważalna i można go przybliżyć odcinkiem prostym (patrz rys. 12a). Wówczas całka występująca we wzorze (4.3) jest w przybliżeniu równa sumie pól trapezów o wysokości T_s oraz o podstawach równych wartości przebiegu u_o^2 na początku ($t = nT_s$) i na końcu [$t = (n+1)T_s$] każdego n -tego przedziału:

$$U_{o(\text{rms})} = \sqrt{\frac{1}{T_o} \int_0^{T_o} u_o^2 dt} = \sqrt{\frac{1}{T_o} \int_0^{NT_s} u_o^2 dt} = \sqrt{\frac{1}{T_o} \sum_{n=0}^{N-1} S_n} \quad (4.4)$$

gdzie

$$S_n = \frac{b_n + c_n}{2} h = \frac{u_o^2(nT_s) + u_o^2((n+1)T_s)}{2} T_o \quad (4.5)$$

jest polem n -tego trapezu (szary obszar na rys. 12; b_n , c_n – podstawy n -tego trapezu, h – wysokość trapezu).

Nachylenie odcinka prostego aproksymującego funkcję u_o^2 w n -tym odcinku czasu jest równe

$$a_n = \frac{\Delta(u_o^2)}{\Delta t} = \frac{u_o^2(nT_s + T_s) - u_o^2(nT_s)}{T_s} = \frac{u_o^2((n+1)T_s) - u_o^2(nT_s)}{T_s} \quad (4.6)$$

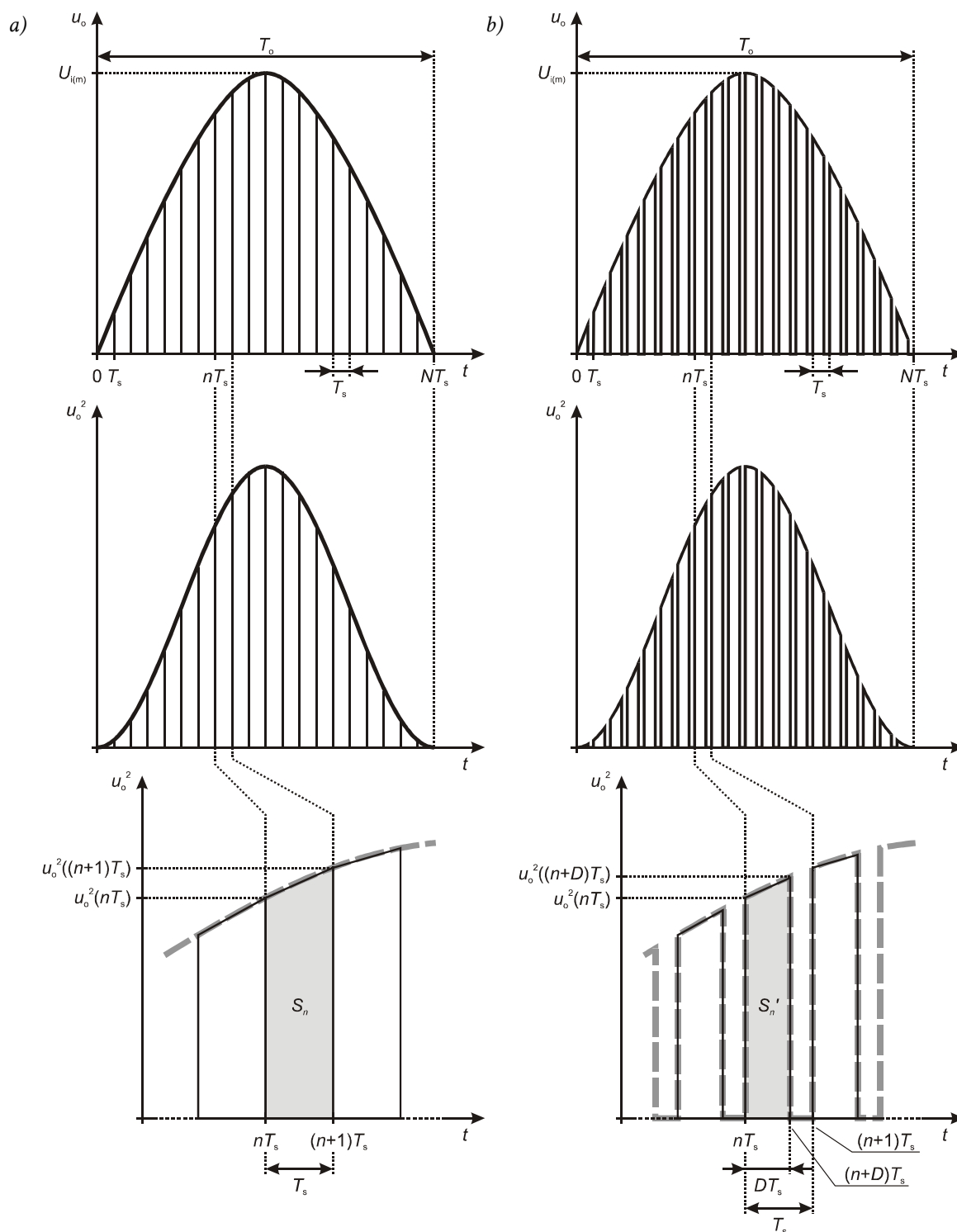
Z użyciem tego współczynnika wartość funkcji u_o^2 na końcu n -tego odcinka, tj. w punkcie $t = (n+1)T_s$, można wyrazić jako

$$u_o^2((n+1)T_s) = u_o^2(nT_s) + a_n T_s \quad (4.7)$$

Wówczas pole trapezu wyraża się wzorem

$$S_n = \left(u_{o(n)}^2 + \frac{a_n T_s}{2} \right) T_s \quad (4.8)$$

gdzie $u_{o(n)}^2$ oznacza wartość funkcji u_o^2 w chwili $t = nT_s$.



Rys. 12. Aproxymacja całki występującej w definicji wartości skutecznej napięcia wyjściowego przerywacza

a) $D = 1$ (brak działania przerywacza); b) $D = 2/3$

4.1.c. Sterowanie mocą wyjściową

Sytuację, gdy przerywacz działa w swoim zwykłym trybie, tj. współczynnik wypełnienia przyjmuje pewną wartość z przedziału otwartego od 0 do 1, przedstawia rys. 12b (gdzie $D = 2/3$). Nic nie stoi na przeszkodzie, aby rozważany dotychczas odcinek czasu T_s przyjąć tak, aby był równy okresowi przełączania analizowanego przekształtnika. Tak właśnie uczyniono na rys. 12.

Jak widać na rysunku, w tym przypadku na n -tym odcinku niezerowe napięcie wyjściowe występuje od chwili $t = nT_s$ do chwili $t = nT_s + DT_s = (n+D)T_s$. Następnie jest ono zerowe, z czego wynika, że za resztę odcinka T_s całka z przebiegu u_o^2 będzie również zerowa. Dlatego w sumowaniu uwzględnić należy pole S'_n mniejszego trapezu, o tej samej lewej podstawie, ale wysokości DT_s i innej prawej podstawie:

$$S'_n = \frac{b_n + c'_n}{2} h' = \frac{u_o^2(nT_s) + u_o^2((n+D)T_s)}{2} DT_s \quad (4.9)$$

Korzystając z aproksymacji funkcji u_o^2 odcinkiem prostym, jej wartość w dowolnym punkcie $t = nT_s + \Delta t$ można obliczyć z zależności

$$u_o^2(nT_s + \Delta t) = u_o^2(nT_s) + a_n \Delta t \quad (4.10)$$

stąd dla $t = (n+D)T_s$

$$u_o^2((n+D)T_s) = u_o^2(nT_s) + a_n DT_s \quad (4.11)$$

Po podstawieniu powyższego do (4.9) mamy

$$S'_n = \left(u_{o(n)}^2 + \frac{a_n DT_s}{2} \right) DT_s \quad (4.12)$$

Dla łatwiejszej analizy przekształćmy ten wynik do postaci

$$\begin{aligned} S'_n &= \left(u_{o(n)}^2 + \frac{a_n(D+1-1)T_s}{2} \right) DT_s = \left(u_{o(n)}^2 + \frac{a_n T_s}{2} - (1-D) \frac{a_n T_s}{2} \right) DT_s = \\ &= \left(u_{o(n)}^2 + \frac{a_n T_s}{2} \right) DT_s - \frac{a_n T_s}{2} (1-D) DT_s \end{aligned} \quad (4.13)$$

Porównując uzyskaną zależność z równością (4.8) zauważamy, że

$$S'_n = DS_n - \frac{a_n T_s}{2} (1-D) DT_s \quad (4.14)$$

Wpływ drugiego składnika na wynik może być uznany za nieznaczący, gdyż:

- 1° czynnik $(1-D)D/2$ jest zawsze mniejszy od D , dąży do zera zarówno przy małych, jak i dużych wartościach D ($D \rightarrow 0$ lub $D \rightarrow 1$), a jego maksymalna wartość to zaledwie 0,125 przy $D = 0,5$;
- 2° z zasady działania rozważanego układu wynika, że częstotliwość przełączania f_s jest duża (w stosunku do częstotliwości napięcia wyjściowego f_i), a w związku z tym okres T_s jest mały, zaś w powyższej zależności występuje on dodatkowo w kwadracie;
- 3° częstotliwość napięcia wyjściowego f_o jest równa f_i , a więc również mała, zaś z zasady działania układu wynika, że składowa przemienna przebiegów jest mniej znacząca niż składowa stała, stąd wnioskujemy, że stromość zmian napięcia a_n jest mała.

Na podstawie tego rozumowania z dobrym przybliżeniem można przyjąć, że

$$S'_n \approx DS_n \quad (4.15)$$

W takim razie wartość skuteczna napięcia wyjściowego zgodnie ze wzorem (4.4) wynosi

$$U_{o(\text{rms})} = \sqrt{\frac{1}{T_o} \sum_{n=0}^{N-1} S_n'^2} \approx \sqrt{\frac{1}{T_o} \sum_{n=0}^{N-1} D S_n^2} = \sqrt{\frac{D}{T_o} \sum_{n=0}^{N-1} S_n^2} = \sqrt{D} \cdot U_{o(\text{rms})\text{max}} = \sqrt{D} \cdot U_{i(\text{rms})} \quad (4.16)$$

gdzie $U_{o(\text{rms})\text{max}}$ jest maksymalną wartością skuteczną napięcia wyjściowego (maksymalną względem współczynnika wypełnienia). Wartość tę uzyskuje się przy $D = 1$, a więc przy braku działania przerywacza, co wynika zarówno ze wzoru, jak i z wcześniejszej analizy działania układu. Stwierdziliśmy wówczas, że w tych warunkach ($D = 1$) $u_o = u_i$, stąd

$$U_{o(\text{rms})\text{max}} = U_{o(\text{rms})} \Big|_{D=1} = U_{i(\text{rms})} \quad (4.17)$$

co uwzględniono już we wzorze (4.16)

Podstawiając powyższy wynik do (4.2) otrzymujemy

$$P_o = \frac{U_{o(\text{rms})}^2}{R_o} \approx \frac{D U_{i(\text{rms})}^2}{R_o} = D P_{o,\text{max}} \quad (4.18)$$

gdzie $P_{o,\text{max}}$ jest maksymalną wartością mocy czynnej – którą uzyskuje się przy $D = 1$ i która wynosi

$$P_{o,\text{max}} = P_o \Big|_{D=1} = \frac{U_{i(\text{rms})}^2}{R_o} = \frac{U_{o(\text{rms})\text{max}}^2}{R_o} \quad (4.19)$$

Biorąc pod uwagę, że odbiornik ma charakter rezystancyjny, z prawa Ohma można wyznaczyć również, jak zmienia się prąd obciążenia:

$$I_{o(\text{rms})} = \frac{U_{o(\text{rms})}}{R_o} = \sqrt{D} \frac{U_{o(\text{rms})\text{max}}}{R_o} = \sqrt{D} \frac{U_{i(\text{rms})}}{R_o} = \sqrt{D} \cdot I_{o(\text{rms})\text{max}} \quad (4.20)$$

gdzie – jak widać – maksymalna wartość skuteczna prądu odbiornika, uzyskiwana dla $D = 1$, wynosi

$$I_{o(\text{rms})\text{max}} = I_{o(\text{rms})} \Big|_{D=1} = \frac{U_{o(\text{rms})\text{max}}}{R_o} = \frac{U_{i(\text{rms})}}{R_o} \quad (4.21)$$

4.1.d. Przerzącz jako przekształtnik elektroniczny

Uzyskane zależności (4.16) i (4.18) pokazują, że przerywacz napięcia stałego pozwala na **sterowanie mocą dostarczaną ze źródła do odbiornika poprzez zmianę współczynnika wypełnienia impulsów sterujących łącznikiem**. Zależność mocy czynnej wyjściowej od współczynnika wypełnienia jest liniowa, co zwykle korzystne.

Należy pamiętać, że wynik ten uzyskaliśmy przyjmując założenie, że zmienność napięcia wejściowego jest powolna, w tym że $f_i \ll f_s$. Dodatkowo milcząco założyliśmy, że okres $T_o = T_i$ jest całkowitą wielokrotnością okresu przełączania T_s . Jak nietrudno się domyślić, w rzeczywistości założenie to nie jest spełnione. Niemniej ma to wpływ jedynie na pole ostatniego trapezu S_{N-1} . Skoro $f_i \ll f_s$, to $T_s \ll T_o$, więc pole pojedynczego trapezu o podstawie T_s nie ma znaczącego udziału w całej sumie za okres T_o . W związku z tym przybliżenia (4.16) i (4.18) pozostają uprawnione.

Skoro za pomocą przerywacza można sterować przepływem energii elektrycznej w układzie, to zalicza się on do rodziny przekształtników elektronicznych ➤ ćwiczenie 2. Przerzącz napięcia stałego są przekształtnikami dość prymitywnymi i przez to ciężko poddającym się tradycyjnej klasyfikacji na 4 grupy. Z reguły jednak **zalicza się je do przetwornic prądu stałego**, gdyż niewiele dzieli je od przetwornicy dławikowej obniżającej napięcie. Brak jedynie filtra LC, który uśredniłby przebiegi na wyjściu i przez to zapewnił stałość napięcia wyjściowego.

Można zauważyć, że rozpatrywany układ działa na **podobnej zasadzie, co sterownik prądu przemiennego** ➤ ćwiczenie 2. Ma on również **identyczną topologię** – łącznik włączony jest w

szereg ze źródłem i odbiornikiem. Z tego powodu sterowniki prądu przemiennego bywają też nazywane *przerywaczami napięcia przemiennego*. Zasadniczą różnicę między dwoma rodzajami przerywaczy stanowi fakt, że w przerywaczu napięcia stałego przekaz mocy dokonuje się głównie za pośrednictwem składowej stałej, zaś w przerywaczu napięcia przemiennego – prawie całkowicie za pośrednictwem składowej przemiennnej. Jest to ściśle związane z przebiegiem napięcia wejściowego – praktycznie zawsze przemiennym, dwubiegunowym w drugim przypadku, zaś stałym lub z wyraźną składową stałą (i zwykle jednobiegunowym) w pierwszym przypadku.

4.2. Układ praktyczny

4.2.a. Adaptacja idei do wymagań projektowych

Wybór przerywacza do rozwiązania problemu postawionego w rozdziale 3 jest uzasadniony przez prostotę tego układu. Praktycznie, jak zobaczymy w tym paragrafie, będzie to odpowiednio zasilany i sterowany układ łącznika dolnego ➤ ćwiczenia 3, 4, 6.

Oczywiście potrzebną funkcję mogłyby lepiej spełniać układy bardziej złożone (przerywacze, przetwornice i in.) Z drugiej strony istnieją rozwiązania jeszcze mniej skomplikowane, na przykład bardzo prosto można skonstruować tyrystorowy sterownik prądu przemiennego ➤ ćwiczenie 2. Przerywacz posiada jednak kilka zalet charakterystycznych dla układów impulsowych, jak np. możliwość uzyskania wyższego współczynnika mocy ➤ ćwiczenie 2.

W niniejszym ćwiczeniu przerywacz ma pełnić rolę ściemniacza biurkowej lampy halogenowej o napięciu znamionowym 12 V. Ponieważ lampa jest zasilana z sieci, posiada dodatkowo transformator 230 V / 12 V umieszczony w podstawie, co uwzględniono na rys. 13a. W celu umożliwienia włączenia ściemniacza między transformator a lampę, oryginalny układ został fizycznie rozcięty wzdłuż linii przerywanej. Wygląd układu, który będzie wykorzystywany do testowania skonstruowanych ściemniaczy, przedstawia rys. 13b.

Włączając układ z rys. 10 między odpowiednie punkty układu z rys. 13a oraz uwzględniając narzucony rodzaj odbiornika i łącznika, otrzymujemy układ, którego schemat blokowy przedstawia rys. 14. Podstawowe przebiegi w tym układzie zobrazowano na rys. 15.

4.2.b. Działanie układu aplikacyjnego

Przeanalizujmy działanie przedstawionego wyżej układu, dla uproszczenia zaniedbując spadki potencjału na jego elementach. **Napięcie zasilające** u_{sup} o wartości skutecznej $U_{\text{sup}} = 230 \text{ V}$ i częstotliwości $f_{\text{sup}} = 50 \text{ Hz}$ podawane jest na uzwojenie pierwotne **transformatora**. Przekładnia napięciowa transformatora wynosi $U_{\text{pri}}:U_{\text{sec}} = 230:12 = 19,2$, stąd napięcie po stronie wtórnej u_{sec} ma wartość skuteczną $U_{\text{sec}} = 12 \text{ V}$ i tę samą częstotliwość $f_{\text{sec}} = 50 \text{ Hz}$ (patrz tab. 5, s. 41). Prąd pobierany z sieci i_{sup} przyjmuje natomiast wartości 19,2 raza mniejsze w stosunku do prądu strony wtórnej i_{sec} .

Dla uproszczenia pominiemy zagadnienie zależności przekładni napięciowej od obciążenia (prądu). Dokładnie rzecz biorąc, znamionowa przekładnia napięciowa transformatora podana przez producenta obowiązuje dla znamionowego prądu wtórnego. Transformator nie obciążony (z rozwartym uzwojeniem wtórnym) wykaże natomiast napięcie wtórne U_{sec} wyższe, niż wynikałoby to ze znamionowej przekładni napięciowej; oznacza to, że przekładnia napięciowa rośnie ze spadkiem obciążenia.

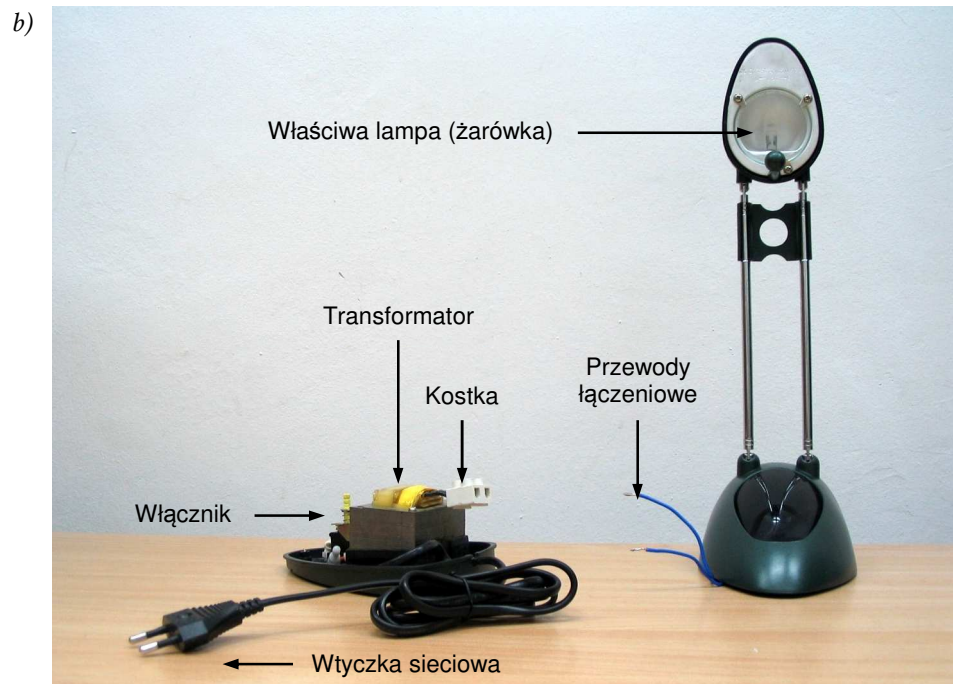
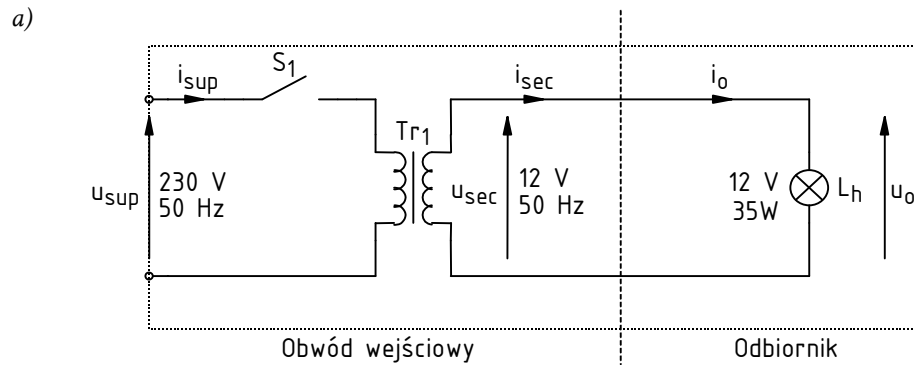
Jak wiadomo, tranzystor MOSFET umożliwia kontrolowane przewodzenie prądu i blokowanie napięcia tylko w jednym, ściśle określonym kierunku – prąd od drenu do źródła, potencjał drenu dodatni względem źródła ➤ ćwiczenia 3, 6. Z tego powodu w układ należało włączyć **prostownik pełnookresowy**. Wybrano najczęściej spotykaną konfigurację mostkową 2-pulsową, tzw. mostek Graetza ➤ ćwiczenie 5^B. W wyniku jego działania otrzymujemy napięcie dwupołówkowo wyprostowane u_d , tzn. o takiej samej wartości maksymalnej $U_{d(m)} = U_{\text{sec}(m)}$ (przy zaniedbaniu spadków potencjału na diodach), ale zawsze dodatniej polaryzacji: $u_d \approx |u_{\text{sec}}|$.

W każdym okresie napięcia u_{sec} pojawiają się więc dwie identyczne połówki sinusoidy napięcia u_d , a więc częstotliwość tego ostatniego jest dwukrotnie większa. Napięcie wyprostowane u_d podawane jest między źródło tranzystora a górną końcówkę lampy, tak więc stanowi ono jednocześnie napięcie wejściowe przerywacza u_i . Częstotliwość tego napięcia wejściowego wynosi więc

$$f_i = f_d = 2f_{\text{sec}} = 2f_{\text{sup}} \quad (4.22)$$

Zasilacz sterownika zamienia zmienne napięcie u_d na stałe napięcie U_{CC} potrzebne do funkcjonowania obwodu sterowania tranzystora. W układzie idealnym byłoby ono równe amplitudzie $u_{d(m)}$.

Z kolei zadaniem **generatora** jest wytworzenie napięcia prostokątnego u_g (na rys. 13a odpowiada mu abstrakcyjny sygnał x_{ctrl}) o amplitudzie U_{CC} i wysokiej częstotliwości (w porównaniu z częstotliwością f_i napięcia wejściowego u_i), sterującego bramką tranzystora. Aby nie zaciemniać wykresu, napięcie to przedstawiono w formie przebiegu o częstotliwości $f_s = 8f_i$. W praktyce częstotliwość ta powinna być wielokrotnie większa i nie musi być całkowitą wielokrotnością częstotliwości wejściowej. Współczynnik wypełnienia impulsów napięcia u_g jest **nastawiany** ręcznie przez użytkownika.

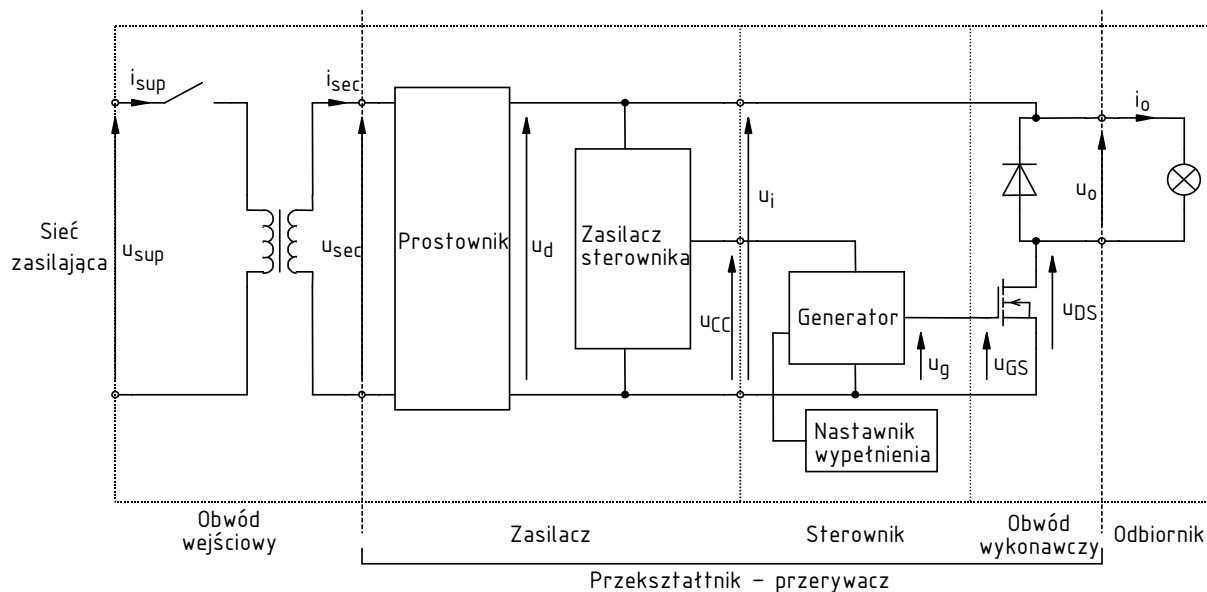


Rys. 13. Wyjściowy układ lampy halogenowej
a) schemat elektryczny z zaznaczeniem miejsca rozcięcia obwodu; b) wygląd zewnętrzny

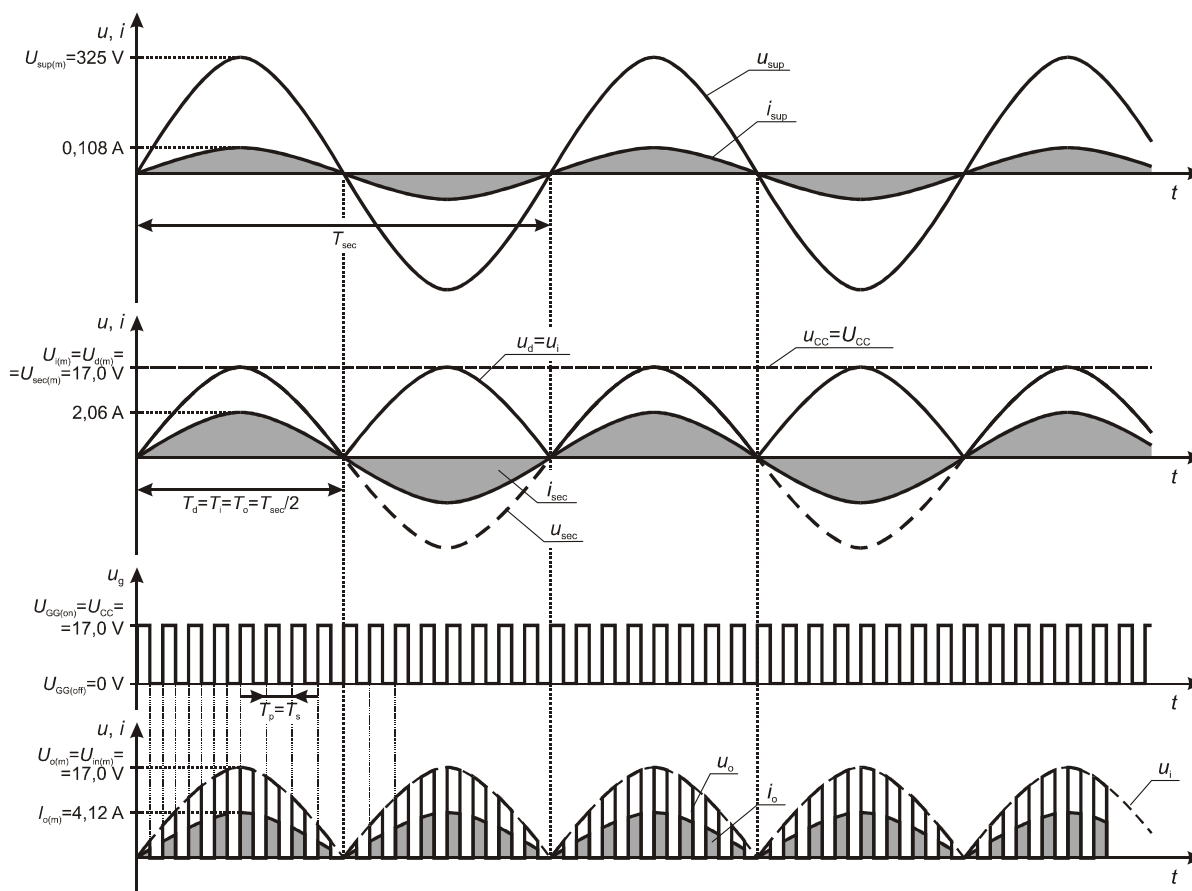
Dla uproszczenia utożsamiono napięcie u_g z napięciem u_{GS} tranzystora. W rzeczywistości napięcia te różnią się w wyniku działania pojemności pasozytniczych tranzystora ➤ ćwiczenia 3, 4. Można jednak uznać, że ich współczynniki wypełnienia są równe (o ile czasy przełączania tranzystora są dużo krótsze od czasu trwania impulsu t_p).

Impulsy napięcia bramka-źródło powodują cykliczne załączanie i wyłączenie **tranzystora**. W czasie załączenia tranzystora na **lampę** podawane jest napięcie u_d (dokładnie rzecz biorąc, pomniejszone o spadek potencjału na tranzystorze). Przez lampę płynie wówczas prąd proporcjonalny do u_o i odwrotnie proporcjonalny do rezystancji lampy. Prąd wejściowy prostownika i_{sec} jest uśrednionym prądem odbiornika, co wynika z filtrującego działania indukcyjności uzwojenia wtórnego ➤ ćwiczenie 3^B.

Z kolei w czasie wyłączenia tranzystora prąd i_o nie płynie, a pełne napięcie u_d odkłada się na tym przyrządzie. Przebieg napięcia u_{DS} jest oczywisty (por. przebieg u_{sw} na rys. 11), więc na rys. 15 został pominięty. W rzeczywistym układzie należy spodziewać się przepięć na drenie tranzystora ➤ ćwiczenie 6^B. W celu ich zminimalizowania przewidziano zastosowanie diody zerowej. Jak widać, to tranzystor, we współpracy z diodą, bezpośrednio oddziałuje na odbiornik. W związku z tym elementy te tworzą **obwód wykonawczy** przerywacza.



Rys. 14. Kompletny układ lampy ze ściemniaczem w postaci przerywacza napięcia – schemat blokowy



Rys. 15. Uprozczone przebiegi w idealnym układzie przerywacza napięcia (rys. 14) – przyjęto $D = 0,5$; zaniedbano pobór mocy przez obwód sterowania, zmienność rezystancji lampy halogenowej oraz spadki potencjału na elementach innych niż lampa

W powyższej analizie milcząco przyjęto założenie, że rezystancja lampy jest stała. Jednak w rzeczywistości zależy ona od temperatury ➤ ćwiczenie 2. Jeżeli między kolejnymi załączeniami lampa zdąży ostygnąć, to przy każdym załączeniu jej rezystancja jest niewielka, co wiąże się z przepływem większego prądu, który dopiero stopniowo maleje w miarę nagrzewania się lampy i wzrostu jej rezystancji. Tak więc prąd nie będzie przebiegał dokładnie po fragmentach sinusoidy – na początku każdego okresu przełączania T_s będzie nieco wyższy. Zjawisko to będzie tym mniej obserwowalne, im krótszy będzie okres przełączania T_s (większa częstotliwość f_s) w porównaniu z ciepłą stałą czasową lampy.

Zmiana rezystancji lampy będzie widoczna również w skali makro – okresu T_0 . Przy niższym poziomie mocy wyjściowej (mały współczynnik wypełnienia) żarówka nagrzeje się mniej, w związku z tym jej rezystancja będzie niższa niż przy wyższym poziomie mocy wyjściowej. Popłynie więc przez nią większy prąd (co do wartości skutecznej) niż przewidują to charakterystyki teoretyczne dla danej wartości D .

4.2.c. Szczegółowy schemat praktyczny i bloki funkcjonalne

Ostateczny schemat elektryczny całego układu wraz z transformatorem i lampą przedstawia rys. 16. Fragment stanowiący przedmiot projektu i konstrukcji został wydzielony liniami kreskowymi.

Wyodrębnijmy w tym układzie poszczególne bloki funkcjonalne zgodnie z rys. 14.

1. **Obwód wejściowy** (istniejący) – składa się z włącznika S_1 i transformatora Tr_1 . Zasilany jest napięciem sieci u_{sup} , a na jego wyjściu pojawia się napięcie o obniżonym napięciu u_{sec} .
2. **Prostownik pełnookresowy** – jego zasadniczą częścią jest mostek Graetza B_1 (oznaczenie od ang. *bridge*) złożony z 4 diod B_{1A} – B_{1D} (na kolejnych schematach będzie on oznaczony symbolem uproszczonym). Na jego przekątną zmiennoprądową (na schemacie – w poziomie) podane jest napięcie u_{sec} z uzwojenia wtórnego transformatora, natomiast na przekątnej stałoprądowej (na schemacie – w pionie) pojawia się napięcie wyprostowane u_d ➤ ćwiczenie 5^B. W obwód prądowy po stronie wtórnej włączony jest również bezpiecznik F_1 (ang. *fuse*) zabezpieczający obwód na wypadek zwarcia.

Kondensator C_1 o dużej pojemności stanowi filtr mający za zadanie zapobiec szybkim zmianom napięcia u_d (patrz rys. 14). Zmiany takie wystąpiłyby w tym punkcie układu za sprawą wysokoczęstotliwościowego załączania i wyłączenia tranzystora. W chwili załączenia tranzystora w obwodzie uzwojenie wtórne – prostownik – lampa następuje gwałtowna zmiana obciążenia od zera do wartości maksymalnej. Powodowałaby ona równie gwałtowny i zauważalny spadek napięcia u_d , wynikający z charakterystyki uzwojenia i spadku napięcia na diodach mostka. Kondensator C_1 we współpracy z kondensatorem C_2 (o którym więcej w par. 4.3.a) pozwala natomiast utrzymać napięcie u_d mniej więcej na poziomie idealnym, zmieniającym się wyłącznie sinusoidalnie z częstotliwością f_i (jak na rys. 15).

3. **Zasilacz sterownika** – tworzony jest przez elementy D_1 , R_2 i C_3 .

Kondensator C_3 o dużej pojemności pełni rolę magazynu energii dla układu scalonego i bramki tranzystora na czas, gdy napięcie u_d jest mniejsze od u_{CC} . Kiedy natomiast $u_d > u_{CC}$ (dokładnie rzecz biorąc, u_{CC} powiększone o napięcie progowe diody D_1), kondensator doładowuje się z wyjścia mostka Graetza. Dioda D_1 pełni rolę zapory, pozwalając wyłącznie na ładowanie kondensatora od strony mostka, a nie pozwalając na jego rozładowanie w odwrotnym kierunku.

Na wyjściu, tzn. zaciskach kondensatora C_3 , otrzymujemy napięcie u_{CC} nieco mniejsze od amplitudy $u_{d(m)}$, co wynika ze spadku potencjału na diodzie, pasożytniczej rezystancji szeregowej kondensatora oraz jego skończonej pojemności. Przy założeniu idealnej filtracji można przyjąć, że napięcie u_{CC} ma stałą wartość, którą oznaczymy przez U_{CC} .

Zasilacz sterownika stanowi *de facto* układ jednopulsowego prostownika gwiazdowego z filtrem C , w którym dioda D_1 jest typową diodą prostowniczą

➤ ćwiczenie 5^B. Układ ten jest natomiast nietypowo zasilany – napięciem zmiennym dodatnim o podwojonej częstotliwości sieci. Wpływa to na jego pracę co najwyżej korzystnie, umożliwiając zastosowanie kondensatora C_3 o mniejszej pojemności, gdyż kondensator jest częściej doładowywany.

4. **Generator przebiegu prostokątnego z nastawnikiem współczynnika wypełnienia** – zrealizowany na bazie układu scalonego U_1 i potencjometru R_4 .

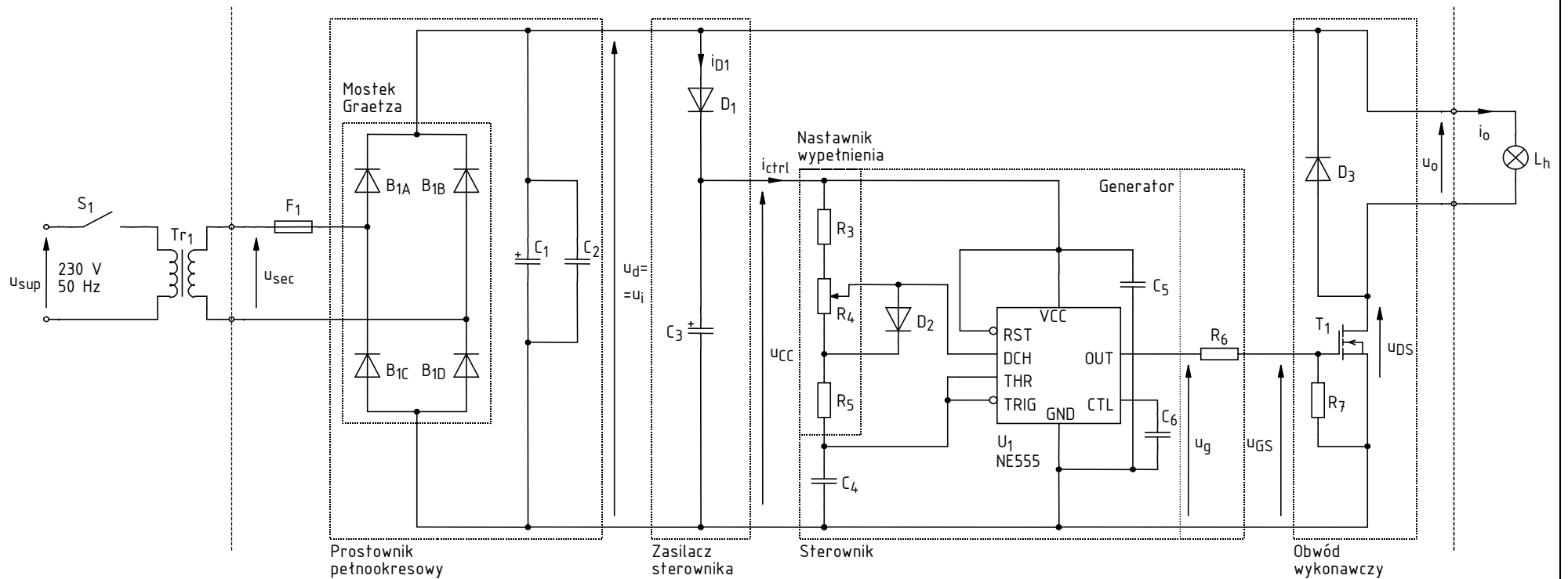
Układ NE555 generuje przebieg prostokątny o pewnej częstotliwości i współczynniku wypełnienia ➤ ćwiczenie 3^B. Oba te parametry wynikają z pojemności kondensatora C_4 oraz wartości elementów tworzących nastawnik – stałych rezystancji oporników R_3 i R_5 oraz aktualnej nastawy potencjometru R_4 . Działanie generatora zostanie dokładnie opisane w rozdziale 1.1.

Jednocześnie układ NE555 pełni rolę sterownika bramki tranzystora MOSFET, umożliwiając dostarczenie odpowiedniego ładunku w odpowiednim czasie. Przypomnijmy bowiem, że do załączenia tranzystora MOSFET mocy nie wystarczy podanie napięcia między bramkę i źródło; należy zapewnić jeszcze przepływ odpowiedniego prądu ładującego pojemność wejściową do zadanego poziomu napięcia ➤ ćwiczenie 3^A. Wykorzystana wersja układu NE555, dzięki bipolarnej konstrukcji, pozwala na dostarczenie i odebranie z wyjścia OUT dość dużego prądu.

Obwód sterowania uzupełnia opornik R_6 , który ustala szybkość przełączania tranzystora ➤ ćwiczenie 3^A.

5. **Obwód wykonawczy** – tzn. w którym sygnał sterujący (w tym wypadku u_g) zamieniany jest na określone działanie powodujące zmiany w obwodzie odbiornika (w tym wypadku naprzemienne załączanie i wyłączanie prądu odbiornika) – stanowi tranzystor MOSFET T_1 w konfiguracji łącznika dolnego, wraz z diodą D_3 jako zabezpieczeniem przepięciowym ➤ ćwiczenia 3, 6.

6. **Odbiornik** (istniejący) – to oczywiście 35-watowa lampa halogenowa L_h .



Rys. 16. Kompletny schemat elektryczny układu ze ściemniaczem (linie przerywane wydziwiają części istniejące od części konstruowanej)

4.3. Przeciwdziałanie zakłóceniom pracy układu

4.3.a. Elementy kondycjonujące i zabezpieczające

Przełączanie tranzystora z dużą szybkością i wysoką częstotliwością powoduje powstawanie krótkotrwałych zaburzeń, które przenoszą się przez ścieżki przewodzące i pojemności pasożytnicze. Mogą one **zakłócić pracę układu scalonego lub tranzystora** (na przykład powodując niepożądane załączenia). W skrajnych przypadkach zaburzenie może doprowadzić do trwałego uszkodzenia elementu.

Niektóre elementy układu zabezpieczają go przed tego rodzaju niepożądanymi efektami. Należą do nich:

- 1) dioda D_3 – ogranicza przepięcia wywoływane przez indukcyjności pasożytnicze obwodu obciążenia, a więc minimalizuje zaburzenia i zabezpiecza tranzystor
➤ ćwiczenie 6^B;
- 2) opornik R_7 – zmniejsza czułość bramki na zaburzenia opisane wyżej, a także na wyładowania elektrostatyczne (ang. *electrostatic discharge, ESD*), pozwalając na odprowadzenie ewentualnego dodatkowego ładunku do masy zamiast do pojemności bramka-źródło;
- 3) kondensator C_5 – zabezpiecza układ scalony przed skutkami nagłych przepięć i zapadów napięcia zasilania;
- 4) podobnie kondensator C_6 chroni przed zakłóceniami wewnętrznymi poziom odniesienia układu scalonego;
- 5) kondensator C_2 – wspiera kondensator C_1 w zadaniu filtracji napięcia u_d w zakresie wysokich częstotliwości, a także ogranicza przedostawanie się wysokoczęstotliwościowych (o krótkim czasie trwania i stromych zboczach) zaburzeń zwrotnie poprzez transformator do sieci zasilającej.

4.3.b. Zaburzenia i ich propagacja

Wyjaśnijmy działanie powyższych kondensatorów i opornika. Załóżmy, że wystąpiło przepięcie na drenie tranzystora T_1 , tj. nagły wzrost potencjału drenu o pewną wartość Δv_D . Powstaje w ten sposób **zaburzenie** (ang. *disturbance*). Załóżmy też, że w tej chwili potencjał bramki pozostaje stały. Tak więc nagle zmienia się napięcie dren-źródło u_{DG} . Przypomnijmy, że **między drenem a bramką występuje pasożytnicza pojemność** C_{GD} . Wzrost napięcia u_{DG} powoduje przepływ ładunku, a więc prądu, od drenu do bramki, o wartości wynikającej z równania kondensatora:

$$\frac{dq_{DG}}{dt} = i_{DG} = C_{GD} \frac{du_{DG}}{dt} \quad (4.23)$$

przy czym z definicji pojemności wynika, że całkowity ładunek, który przepłynie, wynosi

$$\Delta q = C_{GD} \Delta v_D \quad (4.24)$$

W powyższy sposób następuje **propagacja zaburzenia** w układzie.

Zgodnie z prawami fizyki i elektryczności, od bramki prąd (hipotetyczny ładunek dodatni) nadal będzie się kierował w stronę niższego potencjału. Dla potrzeb niniejszej analizy przyjmijmy w uproszczeniu, że najniższy i stały potencjał ma ujemny biegun kondensatora C_3 . Ten punkt uznajmy wobec tego za **masę** układu (ang. *ground*), tj. punkt o zerowym, stałym potencjale (jakkolwiek jest to kwestia umowna i ma na celu jedynie ułatwienie analizy).

Jeżeli nie użyjemy elementów R_7 , C_5 , C_6 , to od końcówki bramki prąd może popłynąć do masy jedną z dwóch dróg:

- 1) w prawo, przez pojemność pasożytniczą C_{GS} – na identycznej zasadzie jak wcześniej popłynął przez pojemność C_{GD} . Wpływając do tej pojemności, ładunek *doładuje* ją, powodując **wzrost napięcia bramka-źródło** o wartość

$$\Delta u_{GS} = C_{GS} \Delta q \quad (4.25)$$

Jest to fakt negatywny, gdyż może spowodować **niepożądane załączenie tranzystora**, jeżeli przekroczone zostanie jego napięcie progowe. Oczywiście po pewnym czasie ten nadmiarowy ładunek odpłynie z kondensatora, np. poprzez rezystancję bramka-źródło (która jest duża, ale nie nieskończenie), a napięcie wróci do poprzedniej wartości. Niemniej przez pewien czas tranzystor będzie załączony;

- 2) w lewo, przez opornik R_6 i układ scalony U_1 – na zasadzie zwykłego przepływu prądu przez przewód. Z tym, że przepływ ten jest nieco opóźniony, jako że zarówno przewody, ścieżki drukowane, jak i sam opornik stanowią pewną indukcyjność włączoną w szereg z opornikiem R_6 . Po dotarciu do końcówki OUT układu U_1 , ładunek wnika do niego (patrz uproszczony schemat struktury na rys. 17) i propaguje się dalej. Na przykład poprzez tranzystor, który znajduje się wewnątrz bufora wyjściowego i łączy jego wyjście OUT z dodatnim biegunem zasilania VCC.

Płynąc przez przewody, ścieżki i oporniki, **prąd odkłada na nich dodatkowe napięcie**

$$\Delta u = \delta R \cdot i + \delta L_s \cdot \frac{di}{dt} \quad (4.26)$$

gdzie δR i δL_s oznaczają rezystancję i indukcyjność pasożytniczą danego fragmentu obwodu (patrz również par. 6.2). To **dodatkowe napięcie może zakłócić pracę układu scalonego** na wiele sposobów. Na przykład odkładając chwilowo większe napięcie na dwóch dolnych opornikach $5 \text{ k}\Omega$ (rys. 17). Ulega wówczas zwiększeniu potencjał końcówki CTL, który służy jako poziom odniesienia dla komparatora; uzyskiwany na jego wyjściu wynik porównania będzie więc nieprawidłowy.

Dodatkowo, do końcówki VCC układu U_1 zaburzenie może dotrzeć na około, od drugiej strony: przez pojemność pasożytniczą diod D_3 i D_1 .

4.3.c. Działanie i stosowanie kondensatorów odprężających

Włączenie w obwód dodatkowych elementów powoduje **wytworzenie nowych** – korzystniejszych dla układu – **ścieżek przepływu prądu zaburzenia**:

- Ładunek (przynajmniej jego część) może przepłynąć od bramki do masy przez opornik R_7 , ominie więc obwód bramka-źródło tranzystora i nie doprowadzi do jego załączenia.
- Docierając do końcówki VCC lub CTL układu U_1 , ładunek może przepłynąć do masy przez kondensator – odpowiednio C_5 lub C_6 .

Kondensatory te są włączone równolegle względem kierunku propagacji zaburzenia, zaś z praw elektryczności wynika, że większa część prądu zawsze popłynie przez mniejszą z dwóch równoległych impedancji. Wystarczy więc, że kondensator będzie miał mniejszą impedancję niż dalsza część obwodu (np. dzielnik $3 \times 5 \text{ k}\Omega$ na rys. 17), a ładunek „wybierze” drogę do masy przez niego. Impedancja kondensatora wyraża się wzorem

$$Z_C = \frac{1}{2\pi f C} \quad (4.27)$$

Zaburzenie, jak każdy przebieg, możemy rozpatrywać jako złożenie wielu sinusoid o różnych częstotliwościach. Ponieważ rozpatrywany typ zaburzenia charakteryzuje się stosunkowo krótkim czasem trwania i dużą stromością zboczy, stanowi on złożenie sinusoid o stosunkowo wysokiej częstotliwości f . Z powyższego wzoru wynika, że właśnie dla składowych wysokiej częstotliwości kondensator stanowi niską impedancję. Dzięki temu jego pojemność C nie musi być bardzo duża; w praktyce najczęściej stosuje się wartości 10 nF lub 100 nF.

- Podobnie do kondensatorów C_5 i C_6 działa również kondensator C_2 .

Kondensator spełniający omówioną wyżej funkcję nazywamy **kondensatorem odprzegającym** (ang. *de-coupling capacitor*). Aby działał on zgodnie z oczekiwaniem, należy szczególnie zadbać o skrócenie połączeń i wybór odpowiedniej konstrukcji kondensatora (patrz par. 1.3). W rzeczywistości bowiem na impedancję kondensatora składa się także pewna rezystancja pasożytnicza R_s i indukcyjność pasożytnicza L_s . Niskimi wartościami tych parametrów, a jednocześnie niską ceną, charakteryzują się kondensatory ceramiczne. Zdecydowało to o ich popularności w tym zastosowaniu.

Na wartości R_s i L_s składają się jednak również (i to w znaczącym stopniu) wyprowadzenia kondensatora oraz ścieżki, którymi jest on połączony z masą i z odpowiednią końcówką układu scalonego. Oba te parametry rosną wraz z długością ścieżek, a indukcyjność dodatkowo wraz z polem powierzchni ograniczonej linią ścieżek. Dlatego **kondensator odprzegający powinien być umieszczony jak najbliżej ochranianego układu scalonego**, a połączenie go z odprzeganą końcówką oraz z masą powinno być jak najkrótsze.

5. Generator przebiegu prostokątnego

5.1. Zasada działania układu czasomierza 555

5.1.a. Najprostszy tryb pracy układu – monostabilny

Do zaprojektowania sterownika niezbędne jest jeszcze zrozumienie zasady działania **czasomierza** (ang. *timer*) 555 – czyli układu realizującego funkcję odmierzenia czasu. Na rys. 17a przedstawiono schemat odmiany bipolarnej NE555 tego układu (w ramce) uzupełniony o elementy zewnętrzne niezbędne do pracy w trybie monostabilnym.

Stanem stabilnym układu jest 0 (napięcie 0 V – potencjał masy czyli końcówki GND – *ground*) na wyjściu (OUT – *output*). Występuje on pod warunkiem, że na wejście wyzwalania (TRIG – *trigger*) podajemy 1 (napięcie $U_{CC} = V_{CC} - V_{GND} = V_{CC}$ – potencjał końcówki VCC). Skoro na końcówce OUT występuje 0, to na wejściu wyjściowego bufora odwracającego musi występować 1. W wyniku tego tranzystor BJT jest wysterowany i zwiiera końcówkę DCH (*discharge* ‘rozładowanie’) do masy (GND). Górna końcówka kondensatora C jest w ten sposób utrzymywana stale na potencjale masy, a opornik R ogranicza prąd tranzystora.

Generacja pojedynczego impulsu na wyjściu rozpoczyna się w momencie podania impulsu wyzwalającego (poziomu 0) na wejście TRIG. Swoją rolę zaczyna spełniać dzielnik z 3 oporników po 5 k Ω każdy, który wyznacza poziomy odniesienia dla dwóch komparatorów: $1/3 U_{CC}$ dla dolnego i $2/3 U_{CC}$ dla górnego. Sygnał z wejścia TRIG podany jest na wejście odwracające (–) komparatora, a więc na wyjściu komparatora pojawi się 1, kiedy sygnał TRIG spadnie poniżej poziomu odniesienia (wejście +, $1/3 U_{CC}$ z dzielnika). Wyjście komparatora dołączone jest do wejścia ustawiającego (S) przerzutnika RS, powoduje więc ustawienie go w stan 1.

Stan wyjścia OUT wynika z działania podłączonego doń bufora – układu posiadającego niską rezystancję wyjściową i dużą wydajność prądową. Jest to bufor odwracający (co symbolizuje kółko), tzn. stan wysoki na jego wyjściu wystąpi wówczas, gdy na wejście podany zostanie stan niski.

Bufer wyjściowy jest zasilany napięciem, którego biegun ujemny stanowi potencjał GND (masa), zaś biegun dodatni – potencjał VCC (zasilanie układu scalonego). Stąd stan wysoki (logiczna 1) odpowiada napięciu $u_{OUT} = U_{CC}$, zaś stan niski (logiczne 0) odpowiada napięciu $u_{OUT} = 0$.

Ponieważ wyjście NQ przerzutnika jest również zanegowane (kółko), na wejściu bufora wyjściowego oraz na bazie tranzystora (na rys. 18 napięcie u_B) pojawia się 0 (zob. rys. 18a). Powoduje to ustawienie 1 na wyjściu OUT (początek impulsu) oraz wyłączenie tranzystora. Kondensator C może się teraz ładować z zasilania przez opornik R ze stałą czasową τ równą iloczynowi RC.

Napięcie na kondensatorze podawane jest na wejście THR (*threshold* – próg) układu scalonego, a więc na górny komparator. Poziomym odniesienia (wejście –) dla tego komparatora jest $2/3 U_{CC}$ z dzielnika. Ponieważ napięcie z wejścia THR jest podawane na wejście nieodwracające (+), to na wyjściu komparatora pojawi się 1, w chwili, gdy napięcie na kondensatorze przekroczy poziom $2/3 U_{CC}$.

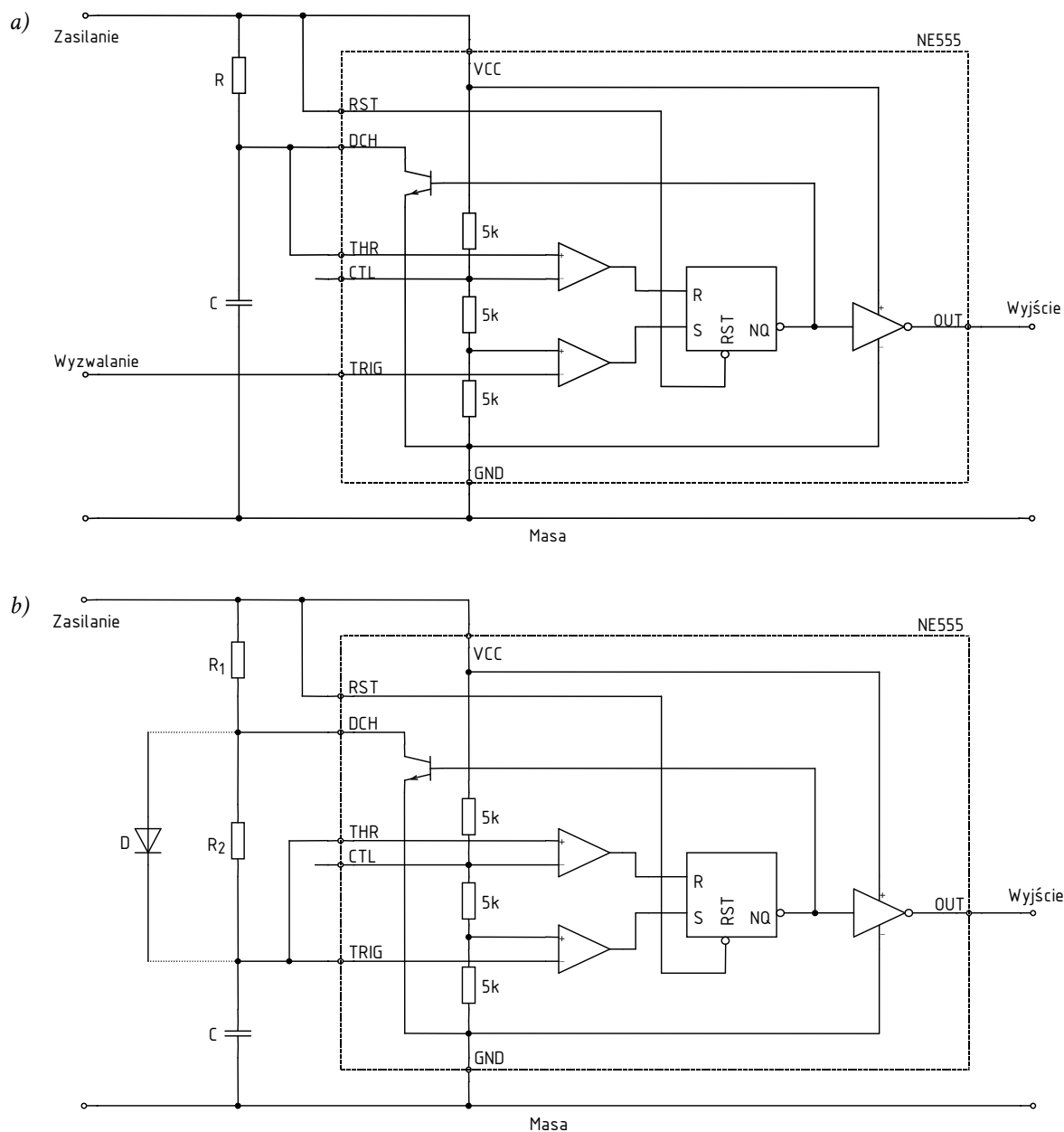
Wyjście komparatora dołączone jest do wejścia kasującego (R) przerzutnika RS, powoduje więc ustawienie go w stan 0. W wyniku tego na wyjściu NQ pojawia się 1, a na wyjściu układu OUT – 0 (koniec impulsu). Tranzystor ponownie zwiiera kondensator (wejście DCH) do masy, powodując jego

bardzo szybkie rozładowanie. W tym stanie układ pozostaje do czasu ponownego podania impulsu wyzwalającego.

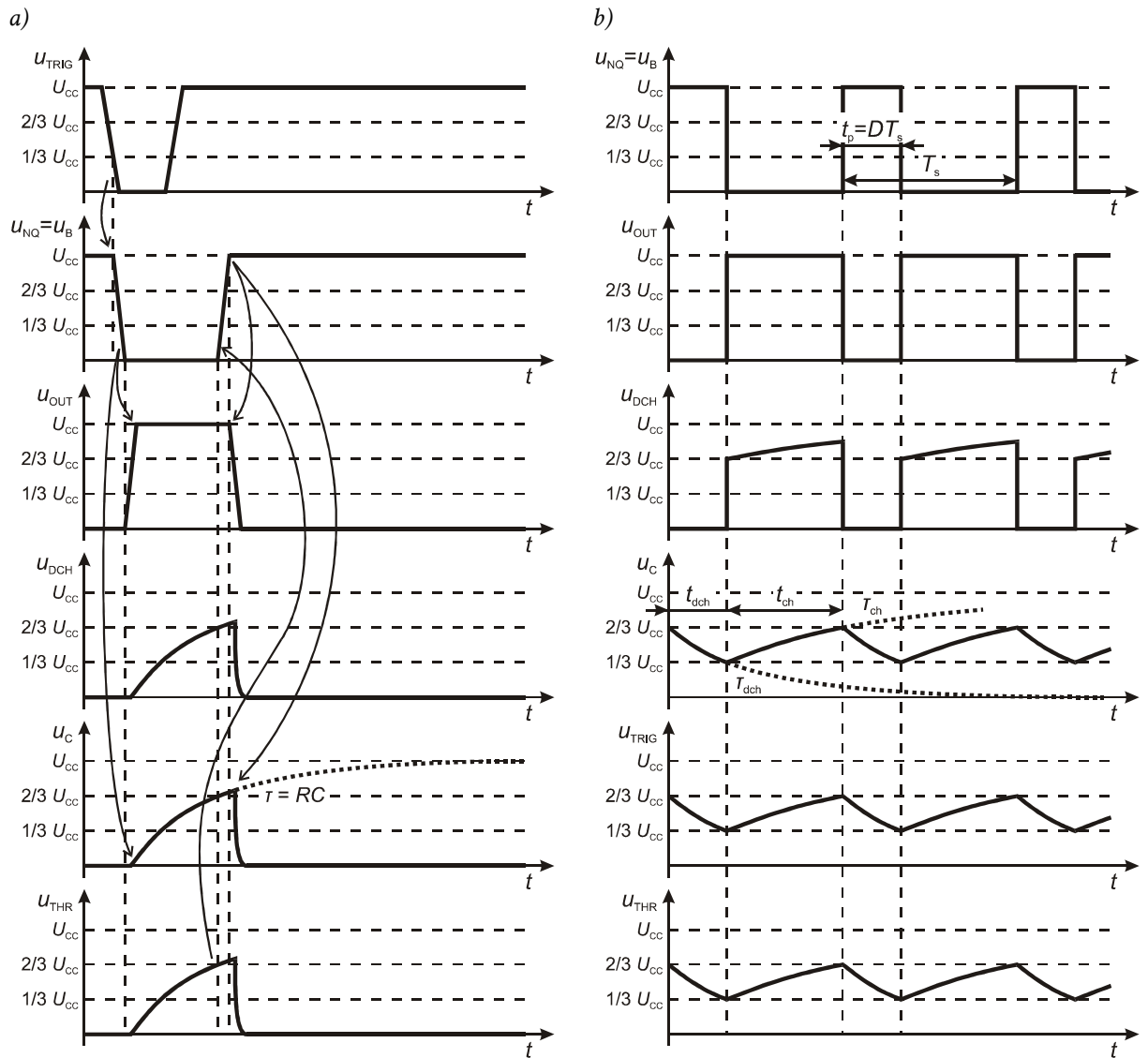
5.1.b. Astabilny tryb pracy

Teraz łatwiej będzie zrozumieć działanie układu w konfiguracji z rys. 17b, przebiegi w którym przedstawia rys. 18b. Pomińmy obecność diody D i zacznijmy od stanu 0 (potencjał GND) na wyjściu OUT. Tranzystor jest wystawiany i zwiiera górną końcówkę kondensatora (DCH) do masy, w wyniku czego kondensator rozładowuje się przez opornik R_2 ze stałą czasową

$$\tau_{dch} = R_2 C \quad (5.1)$$



Rys. 17. Schemat układu scalonego typu 555 wraz z konfiguracją połączeń zewnętrznych
a) dla pracy monostabilnej; b) dla pracy astabilnej



Rys. 18. Przebiegi w układach generatorów opartych na układzie 555
 a) tryb monostabilny (rys. 17a, uwzględniono opóźnienia między przebiegami oraz niezerowe czasy trwania stanów przejściowych); b) tryb astabilny bez diody, $R_1 \approx R_2$ (rys. 17b, opóźnienia i stany przejściowe zaniedbano)

Napięcie na kondensatorze jest tym razem podawane na oba wejścia TRIG i THR. Kiedy spadnie ono poniżej $1/3 U_{CC}$, dolny komparator uaktywnia się i ustawia przerzutnik RS w stan 1. Na wyjściu NQ pojawia się 0, na wyjściu OUT – 1, a tranzystor zostaje wyłączony.

W wyniku wyłączenia tranzystora, kondensator C zaczyna się na powrót ładować z zasilania przez szeregowo połączone oporniki R_1 i R_2 , ze stałą czasową

$$\tau_{ch} = (R_1 + R_2)C \tag{5.2}$$

Kiedy napięcie na kondensatorze przekroczy wartość $2/3 U_{CC}$, uaktywnia się górny komparator i ustawia przerzutnik w stan 0. Na wyjściu NQ pojawia się 1, na wyjściu OUT – 0, a tranzystor zostaje załączony i kondensator zaczyna się rozładowywać. Cały proces rozpoczyna się więc od nowa. W konsekwencji na wyjściu pojawia się nieskończony ciąg zer (napięcie 0 V) i jedynek (napięcie U_{CC}) – w tłumaczeniu na elektronikę analogową: przebieg prostokątny o amplitudzie U_{CC} .

Czas ładowania kondensatora t_{ch} od $1/3 U_{CC}$ do $2/3 U_{CC}$ (stan wysoki na wyjściu) oraz czas rozładowania t_{dch} od $2/3 U_{CC}$ do $1/3 U_{CC}$ (stan niski na wyjściu) można prosto wyznaczyć analitycznie wiedząc, że przebiegi mają charakter wykładniczy ze znanym wymuszeniem (U_{CC} dla ładowania, 0 dla rozładowania) i znaną stałą czasową. Suma tych czasów stanowić będzie okres przebiegu wyjściowego, a jej odwrotność – jego częstotliwość

$$f_p = \frac{1}{T_p} = \frac{1}{t_{ch} + t_{dch}} \quad (5.3)$$

Równania napięcia na kondensatorze podczas rozładowywania i ładowania są następujące (dla uproszczenia wzorów uznajemy początek każdego z procesów za $t = 0$; nie ma to wpływu na otrzymane wyniki):

$$u_{C(dch)}(t) = \frac{2}{3}U_{CC} \cdot e^{-t/\tau_{dch}} \quad (5.4)$$

$$u_{C(ch)}(t) = \frac{1}{3}U_{CC} + \left(U_{CC} - \frac{1}{3}U_{CC}\right) \cdot \left(1 - e^{-t/\tau_{ch}}\right) \quad (5.5)$$

Podstawiając w pierwszym $u_{C(dch)}(t_{dch}) = 1/3 U_{CC}$, a w drugim $u_{C(ch)}(t_{ch}) = 2/3 U_{CC}$ otrzymujemy:

$$t_{dch} = \ln 2 \cdot \tau_{dch} = 0,693 \cdot \tau_{dch} = 0,693R_2C \quad (5.6)$$

$$t_{ch} = \ln 2 \cdot \tau_{ch} = 0,693 \cdot \tau_{ch} = 0,693(R_1 + R_2)C \quad (5.7)$$

$$f_p = \frac{1}{0,693(R_1 + 2R_2)C} \quad (5.8)$$

Współczynnik wypełnienia impulsów jest równy stosunkowi czasu ładowania t_{ch} (gdyż wówczas na wyjściu OUT występuje stan wysoki) do okresu powtarzania impulsów:

$$D = \frac{t_{ch}}{T_p} = \frac{t_{ch}}{t_{ch} + t_{dch}} \quad (5.9)$$

W analizowanym przypadku wynosi on więc

$$D = \frac{R_1 + R_2}{R_1 + 2R_2} \quad (5.10)$$

Naturalne jest, aby zmiany współczynnika D dokonywać potencjometrem (takim jak R_4 na rys. 16, zob. też paragraf 1.1.c). W takim przypadku R_1 i R_2 są aktualnie nastawionymi rezystancjami pierwszej i drugiej części potencjometru, zaś ich suma jest zawsze stała i równa całkowitej rezystancji potencjometru:

$$R_1 + R_2 = R_p = \text{const} \quad (5.11)$$

co wynika z mechanicznej konstrukcji tego elementu. Oznaczmy przez k aktualny współczynnik podziału potencjometru,

$$k = \frac{R_1}{R_1 + R_2} = \frac{R_1}{R_p} \quad (5.12)$$

Wówczas

$$D = \frac{2k - 1}{3k - 2} \quad (5.13)$$

$$f_p = \frac{1}{0,693(3k - 2)(R_1 + R_2)C} = \frac{1}{0,693(3k - 2)R_pC} \quad (5.14)$$

5.2. Konfiguracja zmodyfikowana

5.2.a. Poprawa działania układu astabilnego

Analiza wzorów (5.13) i (5.14) pozwala stwierdzić, że wyżej opisany układ posiada trzy poważne wady:

- 1° częstotliwość zależy od aktualnego położenia ślizgacza potencjometru,
- 2° współczynnik wypełnienia jest nieliniową funkcją położenia ślizgacza,
- 3° można uzyskać wartości D wyłącznie z przedziału $(0,5; 1)$.

Łatwo stwierdzić, że przyczyną tego jest rozładowywanie kondensatora przez jeden opornik, a ładowanie przez oba. Wad tych można się pozbyć włączając diodę równolegle do dolnej części potencjometru (patrz rys. 17b). Wówczas ładowanie następuje tylko przez opornik R_1 ($\tau_{ch} = R_1 C$). Zaniedbując spadek potencjału na diodzie otrzymujemy

$$t_{ch} = \ln 2 \cdot \tau_{ch} = 0,693 \cdot \tau_{ch} = 0,693 R_1 C \quad (5.15)$$

Rozładowanie odbywa się nadal jak poprzednio, dlatego wzór (5.6) pozostaje w mocy. Stąd

$$D = k \quad (5.16)$$

$$f_p = \frac{1}{0,693(R_1 + R_2)C} = \frac{1}{0,693 R_p C} = \text{const} \quad (5.17)$$

Tym samym częstotliwość przebiegu staje się niezmienna, gdyż zależy od sumy rezystancji R_1 i R_2 , ta zaś jest stała i równa rezystancji potencjometru R_p .

Charakterystyki rzeczywistego układu będą jednak odbiegać od powyższych ze względu na szereg czynników, takich jak niezerowe i zależne od k spadki potencjału na przewodzącej diodzie i przewodzącym tranzystorze rozładowującym oraz zmiany napięcia U_{CC} wraz ze współczynnikiem wypełnienia.

5.2.b. Układ aplikacyjny

Przeanalizowany wyżej układ zasadniczo odpowiada układowi z rys. 16 z tym, że:

- opornik R_1 odpowiada sumie rezystancji na drodze prądu ładowania, czyli opornika R_3 , górnej części potencjometru R_4 i opornika R_5 ;
- opornik R_2 odpowiada sumie rezystancji na drodze prądu rozładowania, czyli dolnej części potencjometru R_4 i opornika R_5 ;
- kondensator C to kondensator C_4 .

Oporniki R_3 i R_5 mają za zadanie ograniczyć współczynnik wypełnienia D tak, aby nie był osiągnięty pełen zakres $[0; 1]$. Praca w obszarach bliskich 0 i 1 spowodowałyby trudne do przewidzenia zachowanie układu. Ze względu na niezerowe czasy przełączania łącznika półprzewodnikowego, istnieje bowiem pewna niska wartość D , przy której tranzystor przestanie się już przełączać mimo, że współczynnik wypełnienia impulsów sterujących jest większy od zera. Analogicznie od pewnej wysokiej wartości tranzystor będzie stale załączony, mimo że przebieg sterujący nie będzie stały. Praca w pewnych zakresach bliskich 0 i 1 (obecnie niemożliwym do precyzyjnego określenia) nie pozwala więc na zmianę jasności lampy. Dodatkowo wartości D bliskie wyżej wspomnianym wartościom granicznym powodowałyby zwykle niestabilne działanie układu – niestałą jasność lampy, naprzemiennie gaszenie i zapalanie itp.

Stosując oznaczenia z rys. 16 do wzorów (5.6) i (5.15), otrzymujemy:

$$t_{dch} = 0,693(R_{4d} + R_5)C_4 \quad (5.18)$$

$$t_{ch} = 0,693(R_3 + R_{4g} + R_5)C_4 \quad (5.19)$$

gdzie rezystancję górnej części potencjometru R_4 oznaczono przez R_{4g} , zaś dolnej – R_{4d} .

Podstawiając powyższe do zależności (5.3) uzyskujemy wyrażenie na częstotliwość przebiegu prostokątnego w projektowanym układzie:

$$f_p = \frac{1}{t_{ch} + t_{dch}} = \frac{1}{0,693(R_3 + R_{4g} + R_5)C_4 + 0,693(R_{4d} + R_5)C_4} \quad (5.20)$$

Uwzględniając, że suma rezystancji obu części potencjometru jest stała i równa jego rezystancji całkowitej R_4 , powyższe można uprościć do postaci

$$f_p = \frac{1}{0,693(R_3 + R_4 + 2R_5)C_4} \quad (5.21)$$

Z kolei z zależności (5.9) otrzymujemy

$$D = \frac{t_{ch}}{t_{ch} + t_{dch}} = \frac{0,693(R_3 + R_{4g} + R_5)C_4}{0,693(R_3 + R_{4g} + R_5)C_4 + 0,693(R_{4d} + R_5)C_4} = \frac{R_3 + R_{4g} + R_5}{R_3 + R_4 + 2R_5} \quad (5.22)$$

Minimalny i maksymalny współczynnik wypełnienia uzyskamy ustawiając ślizgacz potencjometru w skrajnych położeniach. Dla ślizgacza w skrajnie górnym (według rys. 16) położeniu mamy $R_{4g} = 0$, skąd

$$D_{\min} = \frac{R_3 + R_5}{R_3 + R_4 + 2R_5} \quad (5.23)$$

Natomiast dla skrajnie dolnego położenia $R_{4g} = R_4$, skąd

$$D_{\max} = \frac{R_3 + R_4 + R_5}{R_3 + R_4 + 2R_5} \quad (5.24)$$

5.2.c. Pobór prądu

Do celów projektowania generatora oszacujemy jeszcze zapotrzebowanie na prąd zasilania. Dla części logicznej układu scalonego pobór prądu podany jest w karcie katalogowej. Pozostaje zatem obwód pomocniczy R_1 – R_2 – C wraz z tranzystorem rozładowującym. Prąd pobierany z zasilania przez ten obwód jest tożsamy z prądem opornika R_1 i_{R1} .

W fazie ładowania kondensatora prąd opada wykładniczo od pewnej wartości początkowej do zera. Początkowa, maksymalna wartość prądu jest równa początkowemu napięciu na oporniku R_1 podzielonemu przez jego rezystancję; przy tym z analizy przeprowadzonej wyżej wynika, że napięcie na kondensatorze wynosi w tym momencie $\frac{1}{3}U_{CC}$. Stąd

$$i_{R1(ch)}(t=0) = \frac{U_{CC} - \frac{1}{3}U_{CC}}{R_1} = \frac{2}{3} \frac{U_{CC}}{R_1} \quad (5.25)$$

W fazie rozładowania prąd z zasilania jest pobierany jednostajnie w wyniku zwarcia końcówki DCH do masy przez załączony tranzystor. Jego natężenie wynosi więc (zaniedbując spadek potencjału na tranzystorze)

$$I_{R1(dch)} = \frac{U_{CC}}{R_1} \quad (5.26)$$

Maksymalna średnia (za okres T_p) wartość prądu pobieranego z zasilania wystąpi więc, gdy faza rozładowania będzie trwać maksymalnie długo, co oznacza $D = D_{\min}$, $R_1 = R_{1(\min)}$. Aby uniknąć dokładnego wyliczania średniej wartości prądu w fazie ładowania, przeszacujmy go przyjmując, że jest on stały. Wówczas

$$I_{R1(av)\max} \approx (1 - D_{\min}) \cdot \frac{U_{CC}}{R_{1(\min)}} + D_{\min} \cdot \frac{2}{3} \frac{U_{CC}}{R_{1(\min)}} = \left(1 - \frac{D_{\min}}{3}\right) \cdot \frac{U_{CC}}{R_{1(\min)}} \quad (5.27)$$

gdzie $R_{1(\min)}$ jest minimalną wartością rezystancji R_1 , jaka może wystąpić w danym układzie aplikacyjnym. W układzie praktycznym z rys. 16 występuje ona przy najwyższym położeniu ślizgacza potencjometru R_4 i wynosi R_3 , gdyż wówczas $R_{4g} = 0$.

Przy założeniu, że $D_{\min}/3 \ll 1$, powyższy wzór można uprościć do

$$I_{R1(av)\max} \approx \frac{U_{CC}}{R_{1(\min)}} \quad (5.28)$$

a więc z użyciem oznaczeń z rys. 16:

$$I_{R3(av)\max} \approx \frac{U_{CC}}{R_3} \quad (5.29)$$

6. Projekt płytki drukowanej

6.1. Założenia ogólne

6.1.a. Schemat elektryczny połączeń na płytce

Na płytce drukowanej znajdzie się jedynie część elementów z rys. 16 (s. 55), co wynika między innymi z założeń projektu (patrz rozdział 3). Schemat ograniczony do elementów znajdujących się na płytce przedstawia: dla wariantu pełnego – rys. 20 (s. 69), dla wariantu podstawowego – rys. 21.

W stosunku do pełnego schematu z rys. 16 wprowadzone zostały następujące zmiany:

- w wariantcie pełnym pominięto transformator, gdyż znajduje się on poza płytką, przewidziano natomiast złącze (listwę zaciskową) J_1 na przyłączenie napięcia z uzwojenia wtórnego u_{sec} ;
- w wariantcie podstawowym pominięto transformator i blok zasilania (prostownik i zasilanie sterowania), gdyż będą się one znajdować poza płytką, przewidziano natomiast złącze (listwę zaciskową) J_2 na przyłączenie zasilania (u_i , u_{CC} i wspólna masa);
- końcówki potencjometru R_4 wyróżniono, aby podkreślić, że element ten może znajdować się poza płytką, przyłączony za pośrednictwem trzech osobnych przewodów;
- pominięto lampę halogenową L_h , gdyż znajduje się ona poza płytką, przewidziano natomiast złącze J_3 na jej przyłączenie;
- przewidziano punkt pomiarowy P_0 na przyłączenie mas sond oscyloskopowych – w tym miejscu należy wlotować w ścieżkę pionowy sztywny, nieizolowany drucik lub poziomą zworę z nieizolowanego drutu, o odpowiedniej długości.

Ostateczny spis elementów zawiera tab. 6 (s. 71). Podano w niej:

- oznaczenie elementu zgodnie z rys. 16, 20 i 21,
- w którym wariantcie układu element jest wykorzystywany,
- rodzaj elementu,

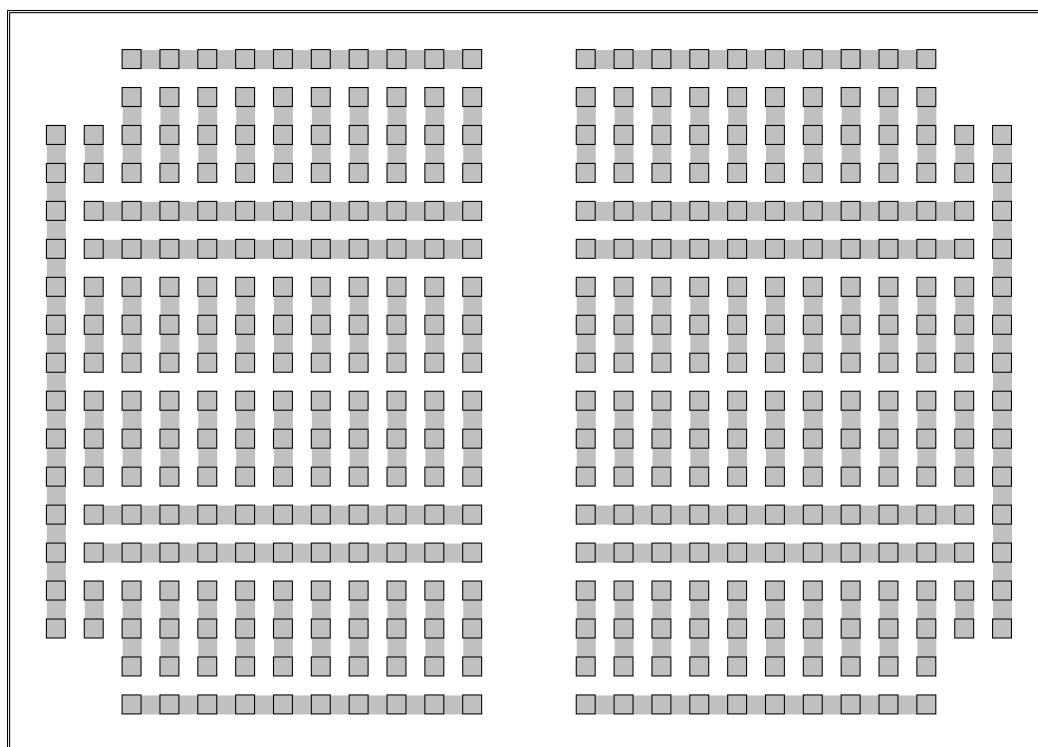
- typ, wartość, inne parametry elementu,
- rodzaj obudowy lub jej parametry,
- odwołanie do fotografii obudowy,
- szkic rozmiaru obudowy i podstawowego rozmieszczenia nóżek na płycie uniwersalnej (białe kwadraty oznaczają otwory i pola lutownicze),
- rozstaw nóżek (minimalny i maksymalny jeżeli istnieje możliwość zagięcia lub odcięcia fragmentów wyprowadzeń); liczby w nawiasach oznaczają minimalny .

6.1.b. Wykorzystywana płytka uniwersalna

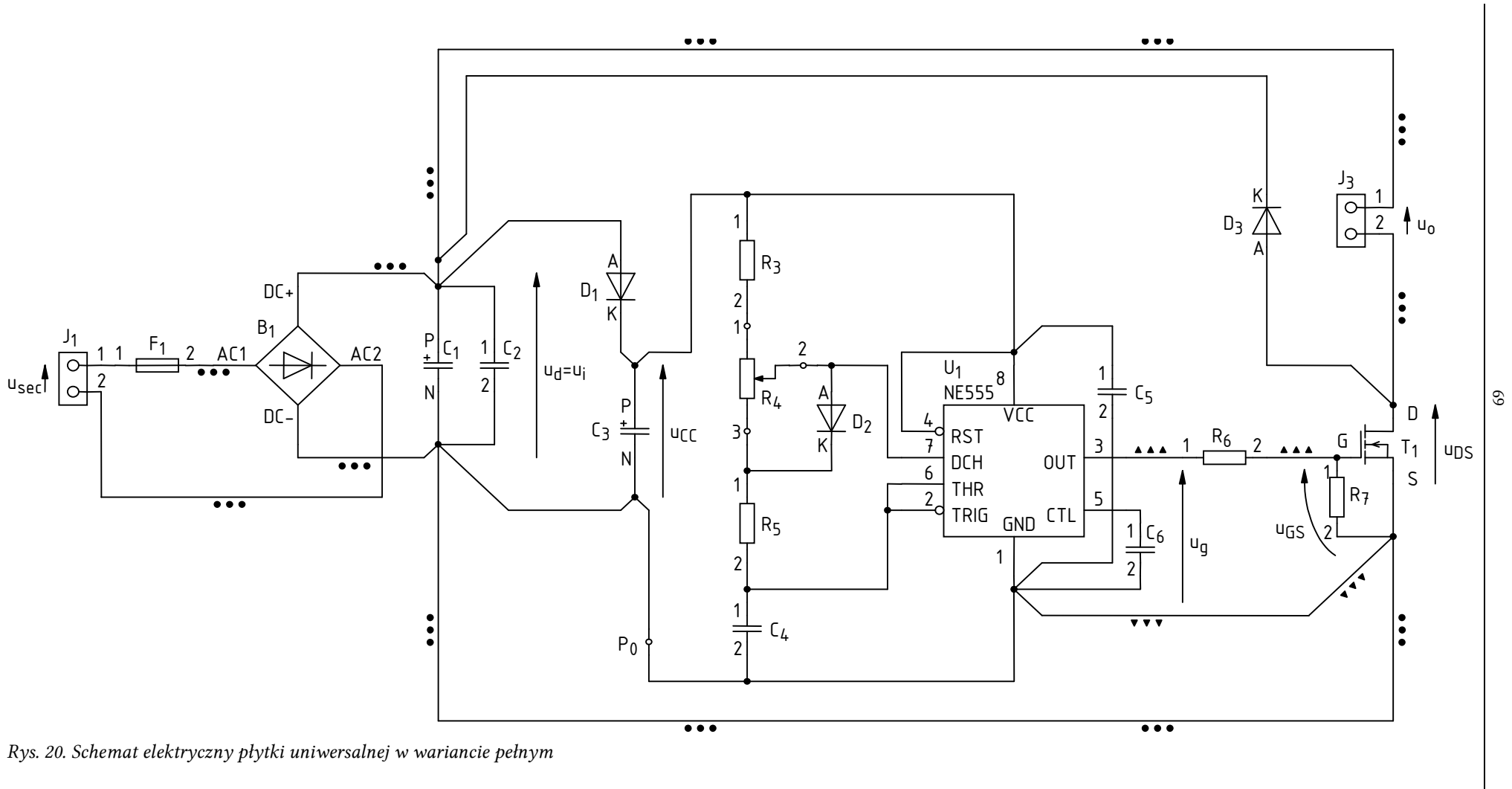
W ćwiczeniu może zostać wykorzystana płytka uniwersalna (patrz podrozdział 2.1) typu UM-8, której wygląd został już przedstawiony na rys. 2 (s. 25). Układ pól lutowniczych i ścieżek na płycie przedstawiono w uproszczeniu na rys. 19. Raster płytki wynosi 2,5 mm, zaś jej wymiary 70 mm × 50 mm.

Płytki UM-8 występuje w dwóch odmianach. Jedna z nich posiada w każdej połowie 10 pełnych kolumn (tj. w których wszystkie ścieżki pionowe mają po 3 otwory); natomiast druga posiada 11 takich kolumn. Rys. 19 odpowiada odmianie o mniejszej liczbie kolumn. Natomiast skoroszyt kalkulacyjny wykorzystywany w ćwiczeniu posiada zaimplementowane obie wersje.

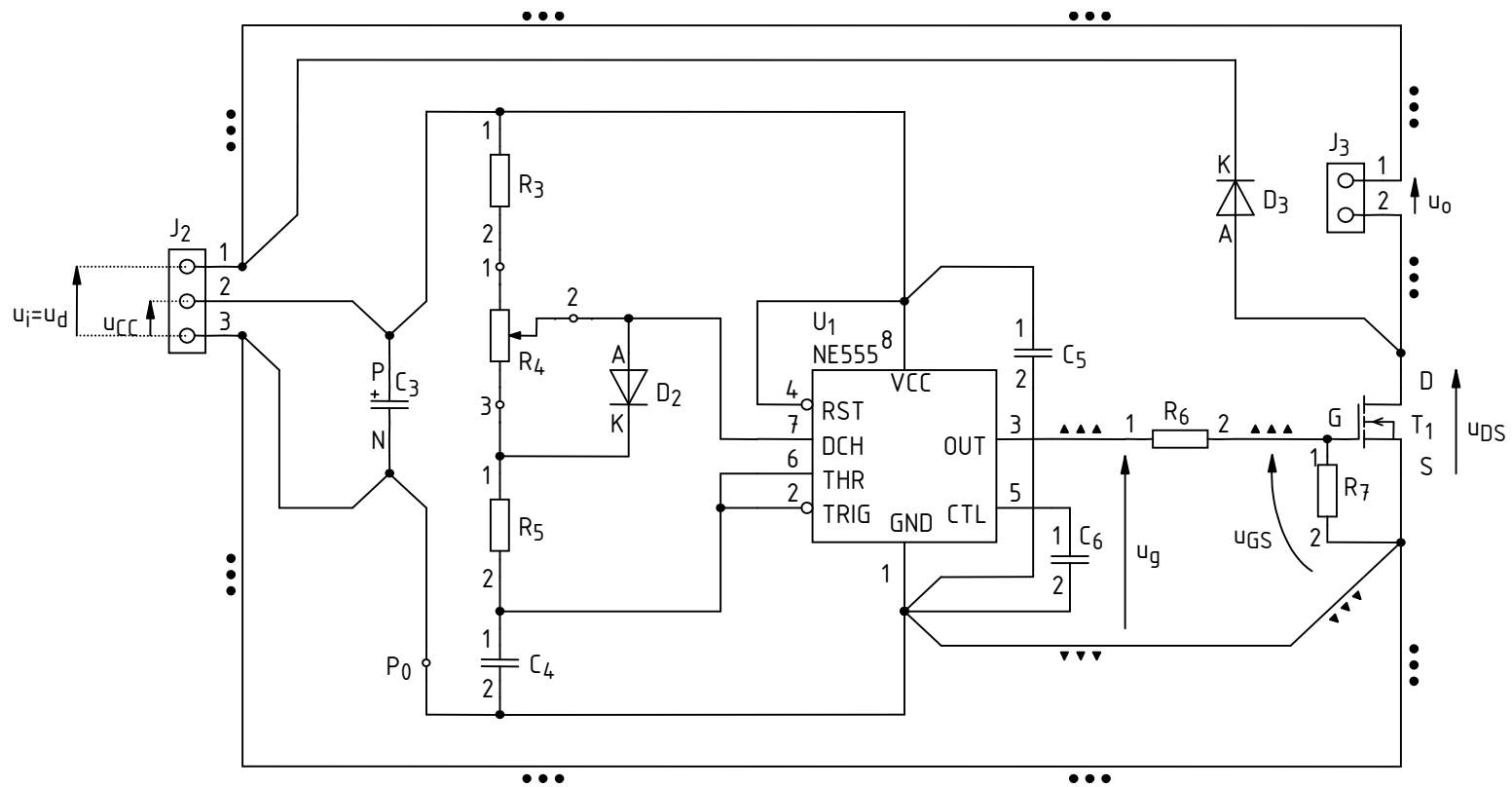
Informacja o wersji płytki wykorzystywanej w danym roku publikowana jest na stronie internetowej przedmiotu wraz z opisem skoroszytu. W razie, gdyby informacja ta nie była znana w chwili rozpoczynania projektu, projekt należy wykonać dla płytki o 10 pełnych kolumnach. Pozwoli to na bezproblemową realizację projektu niezależnie od otrzymanej później odmiany. W przypadku płytki o 11 pełnych kolumnach należy jedynie pamiętać, by podczas lutowania nie wykorzystywać dwóch kolumn położonych po obu stronach najbliższej środka płytki.



Rys. 19. Uproszczony rysunek układu pól lutowniczych i ścieżek przewodzących na płycie UM-8 o 10 pełnych kolumnach (kwadraty z czarnym obramowaniem – pola lutownicze, szare obszary – ścieżki przewodzące)

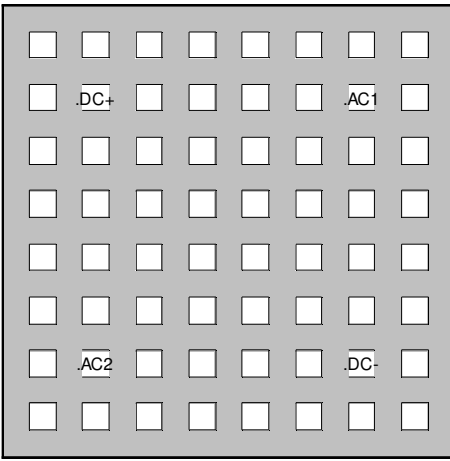
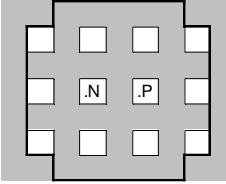
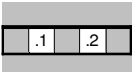


Rys. 20. Schemat elektryczny płytki uniwersalnej w wariacie pełnym

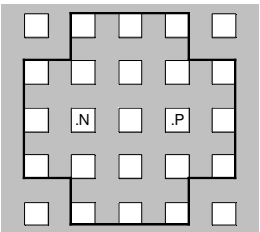
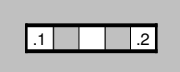

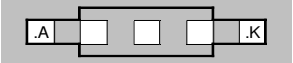
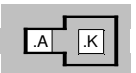


Rys. 21. Schemat elektryczny płytki uniwersalnej w wariantcie podstawowym

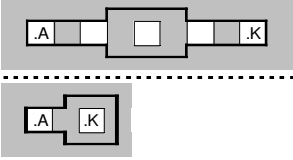
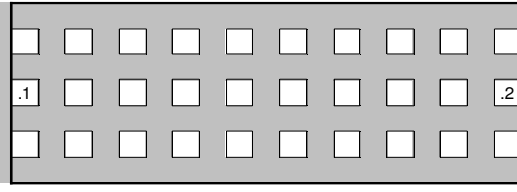
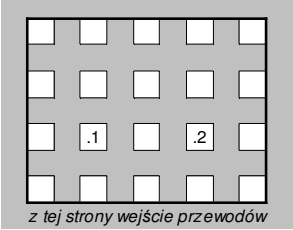
Tab. 6. Zestawienie elementów niezbędnych do konstrukcji układu

Oznaczenie	Wariant pełny	Wariant podstawowy	Element	Wartość Typ Parametry	Obudowa	Rys. 1 ¹	Szkic rzutu obudowy i układu wyprowadzeń na płytce uniwersalnej	Rozstaw wyprowadzeń
B ₁	●		Mostek prostowniczy diodowy w układzie Graetza	KBPC10005 50 V, 10 A	kwadratowa ²	f-3		5r ³
C ₁	●		Kondensator elektrolityczny aluminiowy	DZ, 105 °C	pionowa zależnie od wartości: min. ø 5, RM 2,5 max. (rys.) ø 8, RM 3,5	d-1		1r÷10r
C ₂	●		Kondensator ceramiczny płytkowy	100 nF, 50 V		d-4		1r÷8r

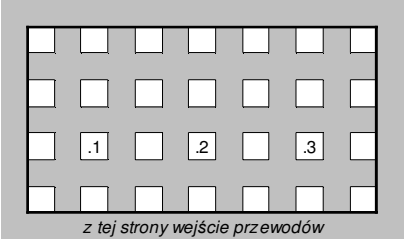

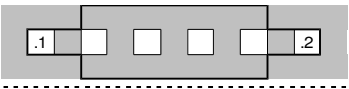
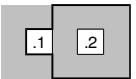
Tab. 6. Zestawienie elementów niezbędnych do konstrukcji układu

Oznaczenie	Wariant pełny	Wariant podstawowy	Element	Wartość Typ Parametry	Obudowa	Rys. 1 ¹	Szkic rzutu obudowy i układu wyprowadzeń na płytce uniwersalnej	Rozstaw wyprowadzeń
C ₃	●		Kondensator elektrolityczny aluminiowy	DZ	pionowa zależnie od wartości: min. ø 6,3, RM 2,5 max. (rys.) ø 10, RM 5	d-1		1r÷10r
		●		10 µF, 25 V, 85 °C	pionowa ø 6,3, RM 2,5	d-1	jak C ₁	
C ₄	●	●	Kondensator ceramiczny monolityczny lub foliowy ⁴	DZ	ceramiczny	d-3		(1r) 2r÷10r
					foliowy	d-5		(2r) 3r÷20r
C ₅	●	●	Kondensator ceramiczny płytkowy	100 nF, 50 V		d-4	jak C ₂	
C ₆	●	●	Kondensator ceramiczny płytkowy	10 nF, 50 V		d-4	jak C ₂	
D ₁	●		Dioda prostownicza mocy częstotliwości sieciowej	1N400x 1 A, 50 V (min)	DO-41 montaż poziomy	e-2		4r÷18r
					montaż pionowy			1r÷4r

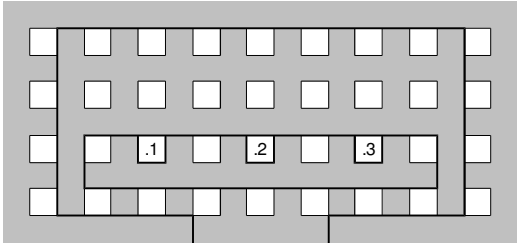

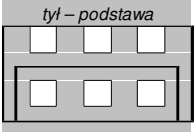
Tab. 6. Zestawienie elementów niezbędnych do konstrukcji układu

Oznaczenie	Wariant pełny	Wariant podstawowy	Element	Wartość Typ Parametry	Obudowa	Rys. 1 ¹	Szkic rzutu obudowy i układu wyprowadzeń na płytce uniwersalnej	Rozstaw wyprowadzeń
D ₂	●	●	Dioda przełączająca sygnałowa szybka	1N4148 200 mA, 100 V, 8 ns	DO-35	e-1		4r÷18r
					montaż poziomy			montaż pionowy
D ₃	●	●	Dioda przełączająca mocy ultraszybka	UF400x 1 A, 50 V (min), 50 ns	DO-41	e-2	jak D ₁	
F ₁	●		Wkładka topikowa	DZ	5 mm × 20 mm	j-1		9r
			Oprawka bezpiecznikowa		jednoczęściowa	—		
J ₁	●		Listwa zaciskowa o poziomej orientacji przewodów	2 tory	RM 5	k		2r

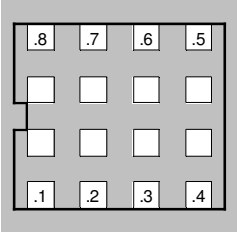
Tab. 6. Zestawienie elementów niezbędnych do konstrukcji układu

Oznaczenie	Wariant pełny	Wariant podstawowy	Element	Wartość Typ Parametry	Obudowa	Rys. 1 ¹	Szkic rzutu obudowy i układu wyprowadzeń na płycie uniwersalnej	Rozstaw wyprowadzeń
J ₂		●	Listwa zaciskowa o poziomej orientacji przewodów	3 tory	RM 5	k ⁵		$2 \times 2r$
J ₃	●	●	Listwa zaciskowa o poziomej orientacji przewodów	2 tory	RM 5	k	jak J ₁	
P ₀	●	●	Punkt pomiarowy			–		–
R ₃	●	●	Opornik węglowy	DZ, 0,125 W (min)	montaż poziomy	a-2 a-3 a-4		$5r \div 20r$
					montaż pionowy			$1r \div 4r$

Tab. 6. Zestawienie elementów niezbędnych do konstrukcji układu

Oznaczenie	Wariant pełny	Wariant podstawowy	Element	Wartość Typ Parametry	Obudowa	Rys. 1 ¹	Szkic rzutu obudowy i układu wyprowadzeń na płytce uniwersalnej	Rozstaw wyprowadzeń
R ₄	●	●	Potencjometr osiowy	DZ, liniowy	montaż na brzegu płytki ⁶	c-1		$2 \times 2r$
					lokalizacja poza płytką			 <p>przyłączenie do płytki 3 osobnymi przewodami</p>
R ₅	●	●	Opornik węglowy	DZ, 0,125 W (min)		a-3	jak R ₃	
R ₆	●	●	Opornik węglowy	DZ, 0,5 W (min)		a-3	jak R ₃	
R ₇	●	●	Opornik węglowy	10...100 kΩ, 0,125 W (min)		a-3	jak R ₃	
T ₁	●	●	Tranzystor MOSFET mocy	jak w założeniach projektowych	TO220AB (IR) ⁶	g-3		$2 \times 1r^7$

Tab. 6. Zestawienie elementów niezbędnych do konstrukcji układu

Oznaczenie	Wariant pełny	Wariant podstawowy	Element	Wartość Typ Parametry	Obudowa	Rys. 1 ¹	Szkic rzutu obudowy i układu wyprowadzeń na płytce uniwersalnej	Rozstaw wyprowadzeń
U ₁	●	●	Czasomierz	NE555	DIP-8	h	mocowanie w podstawce	
			Podstawka do układu scalonego	standardowa	DIP-8	i-2		w osi X $3 \times 1r$ w osi Y $3r$

DZ – dobiera zespół

r – raster płytki uniwersalnej UM-8 = 2,5 mm

\emptyset – średnica w milimetrach

RM – raster wyprowadzeń w milimetrach

¹ Zdjęcie przedstawia obudowę o takim samym kształcie, ale nie zawsze takich samych wymiarach.

² Obrys odpowiada korpusowi obudowy, który znajduje się na wysokości ok. 10 mm nad płytką. Na powierzchni płytki zajęte są wyłącznie otwory lutownicze.

³ Każdą nóżkę można odgiąć w dowolną stronę maksymalnie o $5r$.

⁴ W zależności od zasobów – należy przewidzieć większą z obudów.

⁵ Obudowa o tym samym kształcie, ale innej liczbie wyprowadzeń.

⁶ Obrys zewnętrzny odpowiada korpusowi obudowy, który znajduje się na wysokości min. 4 mm nad płytką. Na powierzchni płytki za zajęty można uznać obszar odpowiadający obrysowi wewnętrznemu.

⁷ Każdą nóżkę można odgiąć do przodu lub do tyłu maksymalnie o $2r$; nóżkę G można odgiąć w lewo maksymalnie o $2r$; nóżkę S można odgiąć w prawo maksymalnie o $2r$.

6.2. Uwzględnienie rzeczywistego charakteru połączeń

6.2.a. Wpływ fizycznych połączeń na pracę układu

Oprócz zmian wymienionych wyżej, dotyczących poszczególnych elementów, nowe schematy różnią się od rys. 16 jednym ważnym szczegółem. Uwzględniają one (w najważniejszych miejscach) fizyczne, a nie abstrakcyjne, połączenia elektryczne.

Na abstrakcyjnym schemacie przyjmujemy, że każda linia symbolizująca połączenie elektryczne jest ekwipotencjalna (na całej jej długości występuje ten sam potencjał), czyli odzwierciedla zwarcie. W rzeczywistych układach, szczególnie gdy płyną w nich duże i szybkozmienne prądy, nie jest to prawdą. Każdy odcinek przewodnika δl posiada niezerową elementarną rezystancję δR i elementarną indukcyjność δL . Płynący przez przewodnik silny prąd odkłada napięcie na elementarnych rezystancjach:

$$\delta u_R = \delta R \cdot i \quad (6.1)$$

zaś szybkie zmiany tego prądu odkładają napięcie na indukcyjnościach:

$$\delta u_L = \delta L \cdot \frac{di}{dt} \quad (6.2)$$

W układach elektroniki mocy mamy do czynienia z jednym i drugim, a więc w przewodnikach mogą występować znaczne spadki potencjału (patrz również par. 4.3.b i 4.3.c).

Z reguły spadki na rezystancjach nie są znaczące, nie wpływają więc negatywnie na działanie podzespołów. Natomiast spadki na indukcyjnościach – owszem, gdyż charakteryzują się znaczącą amplitudą i krótkimi czasami narastania i opadania. Tego rodzaju zaburzenia mogą skutecznie zakłócić pracę układów scalonych i dyskretnych przyrządów półprzewodnikowych.

Spójrzmy dla przykładu na diodę D_3 . Na rys. 16 była ona włączona równolegle do lampy L_h . Jej rolą jest jednak gaszenie przepięć na drenie tranzystora, spowodowanych indukowaniem się napięcia na przewodach między tymże drenem a dodatnim biegunem zasilania (w naszym układzie: u_i). W związku z tym miejsce jej włączenia ma istotne znaczenie, gdyż jeżeli fizyczne połączenia zostałyby wykonane jak na rys. 16, to znaczna część przewodów nie zostałaby objęta działaniem diody, a więc nadal generowałyby przepięcia widoczne na drenie ➤ ćwiczenie 6^B. Oczywiście schematu z rys. 16 nie należy rozumieć tak dosłownie, gdyż jest on schematem abstrakcyjnym.

6.2.b. Odzwierciedlenie na schematach

Schematy z rys. 20 i 21 są również abstrakcyjne, jednak pokazują w najważniejszych przypadkach, jakie wymagania powinny spełniać fizyczne połączenia na płytce. Dotyczy to następujących aspektów.

1. Zwyczajowo ukośne krańce abstrakcyjnych przewodów wskazują na konieczność przyłączenia przewodów (doprowadzeń, ścieżek) fizycznych bezpośrednio do danego punktu. Trzymając się przykładu diody D_3 , jej końce powinny być wlutowane bezpośrednio (jak najbliżej) drenu tranzystora i dodatniej końcówki kondensatora C_1 – tak, aby potencjał drenu nie mógł narosnąć powyżej potencjału tej ostatniej. Oczywiście reszta symbolicznych przewodów łączących diodę D_3 jest nadal abstrakcyjna. Schemat nie sugeruje więc, że długość doprowadzeń diody do powyższych potencjałów powinna być tak duża jak długość całego obwodu mocy. Wręcz przeciwnie – połączenia te powinny być jak najkrótsze.
2. Niektóre przewody, choć abstrakcyjnie są na tym samym potencjale i przebiegają (na schemacie) równolegle do siebie, nie mogą być fizycznie połączone na całej swojej długości. Przykładem jest przewód wychodzący w dół

od końcówki GND układu U_1 . Teoretycznie może on być przyłączony bezpośrednio do dolnego przewodu, który abstrakcyjnie znajduje się na tym samym potencjale (patrz rys. 16). Jednakże ten dolny przewód wiodzie prąd obciążenia o dużym natężeniu i dużych stromościach w chwilach, gdy tranzystor T_1 się przełącza. Powstaje więc na nim szybko zmieniający się spadek potencjału, który zakłócałby pracę układu scalonego, jako że potencjał końcówki GND jest potencjałem odniesienia dla wszystkich jego bloków wewnętrznych. Wszelkie podskoki i zapady tego potencjału mogą powodować np. błędne przełączanie komparatorów lub przerzutnika.

Z powyższych względów przewód prądu obciążenia powinno odbywać się w obwodzie rozłącznym (na jak największej długości) od obwodu zasilania układu scalonego. Dlatego też końcówka GND nie powinna być włączona w obwód mocy, a przyłączona bezpośrednio do stabilizującego napięcie kondensatora C_3 .

6.2.c. Szczegółowe wymagania dotyczące połączeń

Zwróćmy więc uwagę na najważniejsze wymagania wynikające z przedstawionych wyżej problemów.

1. Aby obniżyć poziom zaburzeń generowanych w obwodzie silnopiędowym, w którym występują duże stromości prądowe – należy zminimalizować związaną z nim indukcyjność pasywną. Obwód ten (oznaczony na rys. 20 i 21 kółkami) powinien więc być jak najkrótszy (patrz par. 4.3.c).
2. Aby skutecznie zabezpieczać dren przed wzrostem potencjału powyżej dodatniego bieguna napięcia zasilania (u_i) – końcówki diody zerowej D_3 powinny być włączone jak najbliżej zacisków T1.D i C1.P (w wariancie podstawowym: J2.1), a związane z tym połączenia powinny być jak najkrótsze.
3. Aby skutecznie odprowadzać do masy zasilania (u_i) pojawiający się na bramce tranzystora ładunek związany z zaburzeniami – opornik R_7 powinien być włączony jak najbliżej nóżek bramki i źródła tranzystora T_1 .
4. Aby zmniejszyć poziom zaburzeń szkodliwych dla obwodu bramki tranzystora i dla układu scalonego – pętla obwodu bramki (zaznaczona trójkątami), w której również krąży prąd o dużej amplitudzie i stromościach, powinna mieć jak najkrótszy obwód i pole powierzchni oraz nie powinna mieć fragmentu wspólnego z obwodem mocy. Linia ukośna wskazuje na konieczność bezpośredniego połączenia $U1.GND$ i $T1.S$ – nie mającego fragmentów wspólnych z obwodem mocy ani z innymi przyłączeniami do $U1.GND$.
5. Aby skutecznie przewodzić ładunek związany z zaburzeniami i nie dopuścić do jego wnikięcia do układu scalonego – kondensator odprężający C_5 powinien być włączony jak najbliżej końcówek $U1.VCC$ i $U1.GND$, a związane z tym połączenia powinny być jak najkrótsze i wykonane bez dodatkowych przewodów – wyłącznie za pomocą nóżek samego kondensatora (patrz par. 4.3.c).
6. Zasadniczo to samo stosuje się do kondensatora C_6 , chociaż nie jest on tak krytyczny jak C_5 . Aby nie zaciemniać schematu, jego połączenie nie zostało wyróżnione graficznie.
7. Aby zapewnić skuteczną stabilizację napięcia – kondensatory C_3 i (wariant pełny) C_1 powinny być tak włączone, by zachowany był rozdział linii doprowadzających i linii odprowadzających, tzn. połączenia przedstawione pod różnym kątem nie powinny mieć ze sobą odcinków wspólnych.
8. Aby zapewnić jak najskuteczniejszą filtrację zmian napięcia wolno- i szybkozmiennych – kondensatory C_1 i C_2 (wariant pełny) powinny być położone jak najbliżej siebie.

9. Aby zaburzenia pochodzące z obwodu mocy nie wpływały na zasilanie części logicznej (szczególnie układu scalonego) – połączenie ujemnej końcówki kondensatora C_3 do ujemnej końcówki kondensatora C_1 (wariant podstawowy: do gniazda 3 złącza J_2) nie powinno mieć odcinka wspólnego z obwodem mocy.
10. Aby zminimalizować ryzyko zakłócania czasomierza U_1 , ścieżek przyłączonych do szybko zmiennego i stosunkowo wysokiego potencjału drenu tranzystora (T1.D) nie należy prowadzić w bezpośredniej bliskości tego układu scalonego.

Sformułowanie „nie powinno mieć odcinka wspólnego” należy zawsze rozumieć jako dążenie do ideału. W praktyce zawsze będzie istniał jakiś odcinek wspólny, choćby w postaci wyprowadzeń samego elementu; chodzi więc o minimalizację długości tego odcinka.

Pozostają również w mocy zasady projektowania podane i omówione w paragrafie 2.1.b.

6.3. Wykonanie

Zależnie od umiejętności zespołu, projekt może być wykonany:

- 1) w oparciu o płytkę uniwersalną opisaną w par. 6.1.b – należy wówczas kierować się ogólnymi zasadami przedstawionymi w par. 2.1.b oraz uwagami podanymi niżej;
- 2) jako własny projekt rysunku ścieżek – płytka musi być wówczas nie tylko zaprojektowana, ale i wytrawiona (czy też wykonana w innej technologii) we własnym zakresie przed pierwszymi zajęciami z niniejszego ćwiczenia.

W czasie realizacji niniejszego ćwiczenia prowadzący nie jest w stanie zorganizować odpowiednich stanowisk i nadzoru dla wykonywania płytek drukowanych. Katedra prowadzi inne przedmioty – w ramach bloków wybieralnych, w mniejszych grupach – na których jest to możliwe. W laboratorium można natomiast skorzystać z wiertarki do płytek i drukarki laserowej.

Własne projekty należy wykonywać z zachowaniem oznaczeń elementów odpowiednio z rys. 20 lub 21.

W przypadku układów na płytkach uniwersalnych zwykle nie wykonuje się projektu płytki na papierze – projekt tworzy się sam w miarę lutowania kolejnych elementów. Ponieważ jednak wymaga to doświadczenia (w przeciwnym razie bardzo prawdopodobne jest popełnienie trudnych do zlokalizowania błędów), a ponadto projekty muszą zostać sprawnie i wiarygodnie zweryfikowane, należy wykonać i sprawdzić projekt płytki przed przystąpieniem do konstrukcji układu. Do tego celu służy skoroszyt opisany w podrozdziale 2.2, zawierający skrypt do automatycznej weryfikacji.

Wykorzystanie skoroszytu nie jest bezwzględnie obowiązkowe. Jednakże z powodu braku czasu, prowadzący nie będzie pomagał w szukaniu błędów w układach, których projekty nie zostały zweryfikowane automatycznie.

Skoroszyt w wersji dla laboratorium zawiera:

- arkusze *UM_8_10* i *UM_8_11*, w których został już wprowadzony rysunek pól lutowniczych i ścieżek płytki uniwersalnej UM-8, odpowiednio w wersji z 10 i z 11 pełnymi kolumnami (rys. 19, patrz wiadomości podane w paragrafie 6.1.b),
- arkusze *Pełny* i *Podstawowy*, w których zostały już umieszczone opisy połączeń odpowiadające schematom elektrycznym odpowiednio układu pełnego (rys. 20) i układu podstawowego (rys. 21).

W związku z powyższym nie trzeba wykonywać powyższych czynności samemu. Natomiast zaraz po otwarciu skoroszytu, przed rozpoczęciem projektowania, należy:

- 1) wykonać kopię arkusza *UM_8_10* albo *UM_8_11* – zgodnie z wykorzystywaną wersją płytki (patrz paragraf 6.1.b) – i zmienić jego nazwę na *Płytką* (nie trzeba tworzyć rysunku płytki, o którym mowa w opisie skoroszytu);
- 2) nazwę odpowiedniego arkusza *Pełny* lub *Podstawowy* zmienić na *Węzły schematu*, po czym drugi z arkuszy można skasować (nie trzeba już tworzyć listy węzłów, o której mowa w opisie skoroszytu).

Zadanie 1. Rozplanowanie elementów i połączeń na płycie drukowanej

Zaprojektuj płytkę drukowaną dla konstruowanego układu. Niezależnie od wybranej opcji (płytkę uniwersalną lub zaprojektowaną i wykonaną samodzielnie), projekt należy wykonać w zgodzie ze szczegółowymi wymaganiami podanymi w paragrafie 6.2.c. Pomocne mogą być również wiadomości z rozdziału 1.

W przypadku projektu na płycie uniwersalnej, należy zapoznać się przede wszystkim z wiadomościami podanymi w rozdziale 2. Korzystając ze skoroszytu należy przestrzegać następujących wskazówek szczegółowych.

1. Odległości między wyprowadzeniami danego elementu muszą zgadzać się z danymi z tab. 6.

Niektóre elementy (np. oprawka bezpiecznikowa) mają rozstaw ustalony sztywno – jedna wartość w kolumnie „Rozstaw wyprowadzeń”, odpowiadająca szkicowi z kolumny „Szkic rzutu obudowy i układu wyprowadzeń na płycie uniwersalnej”. W przypadku innych elementów istnieje pewna dowolność w rozmieszczeniu nóżek – minimalny i maksymalny odstęp między nimi podano w kolumnie „Rozstaw wyprowadzeń” lub w uwagach pod tabelą. Szkic odpowiada wówczas wyjściowemu (fabrycznemu) lub najmniejszemu rozstawowi wyprowadzeń.

2. Należy pamiętać, że obudowa elementu posiada określone wymiary geometryczne i na zajmowanym przez nią obszarze (patrz kolumna „Szkic rzutu obudowy...”) nie można umieszczać innych elementów, z zastrzeżeniem uwag podanych pod tabelą.
3. W przypadku elementów, których obudowa będzie różna w zależności od wyników projektowania (jest to zaznaczone w kolumnie „Obudowa”), należy założyć największe możliwe wymiary obudowy. Do nich odnosi się zawsze szkic z kolumny „Szkic rzutu obudowy...”.
4. Wszystkie końcówki na rys. 20 i 21 zostały nazwane. Nazwy końcówek muszą być wprowadzane do skoroszytu zgodnie z formatem: nazwa_elementu.nazwa_końcówki, np. J1.2, B1.DC+, U1.7. Nazwa elementu i nazwa końcówki muszą być identyczne ze schematem (rys. 20 lub 21).
5. Punkty pomiarowe nie mają końcówek, do skoroszytu należy wprowadzać wyłącznie ich nazwę.
6. Kolor biały (brak wypełnienia komórki) jest zarezerwowany dla połączeń wykonanych fabrycznie na płycie. Połączenia dodatkowe, które mają być wykonane lutowniowo po stronie druku, należy nanosić innym kolorem (dowolnym oprócz szarego i czerwonego). Należy pamiętać, że kasowanie takich połączeń dokonuje się przez wybór koloru „Jasnoszary” (żadnego innego szarego).
7. Ścieżki zasilania i masy można oznaczyć dowolnym kolorem (oprócz białego, szarego i czerwonego), jeżeli ułatwi to Państwu pracę.
8. Po zakończeniu projektowania należy zaznaczyć kolorem jasnoczerwonym ścieżkę przepływu prądu (tj. odcinki łamane między konkretnymi parami otworów, a nie wszystkie ścieżki, na których występuje to samo napięcie) w obwodzie mocy (zaznaczoną na rys. 20 i 21 kółkami) oraz kolorem ciemnoczerwonym ścieżkę przepływu prądu w obwodzie bramki (zaznaczoną na rys. 20 i 21 trójkątami).

Dokonaj automatycznej weryfikacji projektu zgodnie z opisem skoroszytu (załącznik). Ewentualnie wprowadź konieczne poprawki.

Po zatwierdzeniu projektu przez prowadzącego wygeneruj lustrzane odbicie płytki względem poziomu, które przyda się przy konstrukcji układu.

7. Projekt elektroniczny

7.1. Uwagi i obliczenia wstępne

Postępowanie w trakcie wykonywania zadań

Celem zadań wykonywanych w ramach tego rozdziału jest dobór wartości lub innych parametrów niektórych elementów obwodu z rys. 16 (s. 55): w wariantcie pełnym – w bloku zasilania, oraz w obu wariantach – w bloku sterownika. Każde zadanie warto na początek przeczytać w całości, gdyż w dalszym ciągu treści mogą być podane pożyteczne wyjaśnienia i wskazówki.

Zadania dotyczące wyłącznie wariantu pełnego oznaczono gwiazdką, zaś dotyczące wyłącznie wariantu podstawowego – dwiema gwiazdkami.

Na pewnym etapie trzeba będzie uwzględnić niezerowe spadki potencjału w rzeczywistym układzie – odmiennie niż w analizie, na podstawie której sporządzono rys. 15 (s. 52). Rysunek ten będzie jednak pomocny w zrozumieniu ogólnej idei.

Niezbędne dane liczbowe znajdują się w:

- tab. 5 na s. 41,
- tab. 6 na s. 71,
- tab. 7 poniżej,
- oraz indywidualnych założeniach projektowych dla danego zespołu.

Wszelkich obliczeń należy dokonywać w kolejności przedstawionej w formularzu sprawozdania, gdzie kolejne wielkości są zawsze uszeregowane od najbardziej źródłowych do najdalej idących wyników.

Tab. 7. Dodatkowe dane elementów układu

Rezystancja uzwojenia wtórnego transformatora	R_{sec}	0,55 Ω
Spadek potencjału na bezpieczniku F_1 przy maksymalnym obciążeniu, w uniwersalnym zasilaczu dla wariantu podstawowego	$u_{F1(max)}$	0,1 V
Pojemność kondensatora C_3 w uniwersalnym zasilaczu dla wariantu podstawowego	C_3	1 mF

Zadanie 2. Charakterystyczne wartości w układzie – szacunek od góry

W oparciu o schemat układu (rys. 16, s. 55) oraz dane układu podane w tab. 5 (s. 41) oszacuj od góry charakterystyczne wartości opisujące ilościowo działanie obwodu mocy przerywacza: najpierw amplitudę napięcia wejściowego $U_{i(m)}$, a następnie amplitudę prądu obciążenia $I_{o(m)}$ ➤ ćwiczenie 2, 6^A. „Amplituda” odnosi się tu do zmienności z częstotliwością f_i (patrz rys. 15, s. 52).

Wskazówki – napięcie:

- Rozważ wyłącznie obwód mocy (pomiń obwód sterowania) i pomiń obecność filtru C_1, C_2 .
- Załącz idealnie sinusoidalny kształt napięcia sieci u_{sup} i w konsekwencji napięcia na uzwojeniu wtórnym u_{sec} . Przy tym założeniu oblicz amplitudę $U_{sec(m)}$ dla znanej wartości skutecznej $U_{sec(rms)}$.
- Między napięciami u_{sec} i u_i brak elementów biernych, dlatego oba osiągają swoje maksima w tym samym momencie (patrz rys. 15).
- Załącz, że elementy są idealne, tj. że załączone diody mostka B_1 oraz bezpiecznik F_1 mają zerowe rezystancje. Jest to uzasadnione, gdyż przy tych założeniach brak jest spadków potencjału na drodze od uzwojenia wtórnego (u_{sec}) do napięcia u_i , a więc napięcie u_i będzie największe, czyli otrzymamy oszacowanie maksymalnie od góry.

Wskazówki – prąd:

- Amplitudę prądu obciążenia i_o należy obliczyć na podstawie prawa Ohma zastosowanego do części obwodu na prawo od u_i .
- Prąd i_o płynie wówczas, gdy tranzystor T_1 jest załączony.
- W obwodzie na prawo od napięcia u_i brak elementów biernych, dlatego napięcie u_i i prąd i_o osiągają swoje maksima w tym samym momencie (patrz rys. 15).
- Załącz, że tranzystor T_1 jest łącznikiem idealnym, tj. że załączony posiada zerową rezystancję. Jest to uzasadnione, gdyż przy tym założeniu natężenie prądu będzie największe, otrzymamy więc oszacowanie maksymalnie od góry.
- Rezystancję lampy halogenowej R_{Lh} należy obliczyć na podstawie jej parametrów znamionowych ➤ ćwiczenie 2.

7.2. Zasilacz – dobór elementów

Zadania w niniejszym podrozdziale dotyczą wyłącznie wariantu pełnego. Konfiguracja bloku zasilania jest narzucona (rys. 16, s. 55); należy jedynie dobrać odpowiednie wartości elementów C_1 i C_3 .

Zadanie 3*. Zabezpieczenie zwarciove

Mając oszacowany maksymalny prąd roboczy obciążenia (w ustalonym stanie prawidłowej pracy), dobierz parametry wkładki topikowej F_1 . Wkładka ma pełnić rolę uniwersalnego zabezpieczenia zwarciovego dla łącznika półprzewodnikowego i całego układu. Skorzystaj z wiadomości podanych w podrozdziale 1.5. Podaj standardowe oznaczenie wkładki zgodne z europejską normą. Wkładka o parametrach zakodowanych w tym oznaczeniu powinna znajdować się w tabeli stanowiącej załącznik do instrukcji.

Z tabeli wkładek odczytaj maksymalny spadek potencjału na wybranej wkładce $u_{F1(max)}$ (jest to maksymalna wartość, jaka może wystąpić przy prądzie znamionowym).

Wskazówki:

- Wkładkę należy dobrać do maksymalnej wartości skutecznej prądu obciążenia, jaka może wystąpić w układzie.
- Zgodnie ze wzorem (4.20), wartość skuteczna prądu obciążenia jest tym większa, im większy współczynnik wypełnienia D , należy więc obliczyć ją dla maksymalnej wartości $D = D_{max}$ (zgodnie z założeniami projektu).
- Do zastosowania wzoru (4.20) niezbędna jest maksymalna uzyskiwalna wartość skuteczna prądu $I_{o(rms)max}$, tj. wartość dla $D = 1$.
- Dla $D = 1$ prąd i_o miałby kształt ciągłej (nie posiekanej), dwupołówkowo wyprostowanej sinusoidy (można sobie to wyobrazić patrząc na rys. 15, s. 52). Ponieważ w definicji wartości skutecznej prąd jest podnoszony do kwadratu, więc wartość skuteczna sinusoidy dwupołówkowo wyprostowanej jest dokładnie taka sama, jak sinusoidy przed wyprostowaniem. Pierwszy przebieg jest bowiem wartością bezwzględną drugiego, co nie ma wpływu na wartość kwadratu. Zależność łącząca wartość skuteczną $I_{o(rms)}$ z amplitudą $I_{o(m)}$ sinusoidy jest zaś powszechnie znana. Z tej zależności, dla amplitudy $I_{o(m)}$ oszacowanej od góry w zadaniu 2, należy obliczyć wartość skuteczną $I_{o(rms)max}$.

Zadanie 4*. Filtr prostownika

Jak wyjaśniono w paragrafie 4.2.c, załączanie i wyłączenie prądu obciążenia powodowałyby znaczące zmiany napięcia u_d z częstotliwością f_s . Na drodze symulacji w pakiecie MicroSim eksperymentalnie ustal wartość pojemności C_1 zapewniającą, że maksymalna wartość międzyszczytowa tętnienia $\Delta u_{d(pp)m}$ napięcia wyprostowanego u_d będzie nie większa niż 15% maksymalnej wartości średniej $u_{d(av)m}$ tego napięcia ➤ ćwiczenie 5^B.

Przyjmij warunki sterowania, dla których wystąpi maksymalna amplituda tętnienia, tj. $D = 0,5$. Wartość C_1 należy wybrać z typoszeregu E3 (zob. paragraf 1.2.a).

Przy symulacjach nazwy wszystkich elementów w programie Schematics powinny być zgodne z rys. 16 i kończyć się numerem zespołu. W przeciwnym razie wyniki zostaną uznane za uzyskane niesamodzielnie. Wyniki należy dokumentować wykresami dla przypadków wymienionych w formularzu sprawozdania. Dotyczy to całego podrozdziału 7.2.

Wyjaśnienie:

- Chodzi o tętnienie z częstotliwością f_s (a nie f_i). Zmiany napięcia u_d z częstotliwością f_i należą do zasady działania układu (patrz rys. 15, s. 52). Nakładanie się zmian o różnych częstotliwościach, z których każda wymaga innego podejścia i osobnego rozważenia, jest cechą charakterystyczną przekształtników o działaniu przełączającym.
- „Średnia” (indeks „av”) odnosi się do częstotliwości f_s (uśrednianie za okres T_s , a nie za okres T_i). Tym samym wielkość $u_{d(av)}$ jest przebiegiem zmiennym w czasie z częstotliwością f_i . Przebieg ten można opisać wizualnie jako linię poprowadzoną środkiem między górnymi i dolnymi wierzchołkami tętnienia przebiegu u_d . Zasadniczo wygląda ona jak idealny przebieg u_d przedstawiony na rys. 15, z tym że przebiega niżej, gdyż uwzględnia spadki potencjału na elementach znajdujących się między uzwojeniem wtórnym u_{sec} a napięciem u_i .
- Z kolei „maksymalna” wartość średnia (indeks „m”) odnosi się do opisanych wyżej zmian wartości średniej $u_{d(av)}$ z częstotliwością f_i . Maksimum to wypada oczywiście w chwili maksimum napięcia na uzwojeniu wtórnym u_{sec} .
- Wątpliwości powinno rozwiązać wykonanie pierwszej symulacji z małą wartością C_1 (np. 1 nF) i wykreślenie przebiegów u_{sec} , u_d i $AVGX(u_d, 3T_s)$ (za u_d należy podstawić oznaczenie tego napięcia w symulatorze zrozumiałe dla programu Probe, zaś za $3T_s$ należy podstawić odpowiednią wartość liczbową). Przebieg $AVGX$ będzie wartością średnią za 3 okresy T_s , co stanowi dobre przybliżenie przebiegu $u_{d(av)}$, z tym że rzeczywisty przebieg $u_{d(av)}$ nie wykazywałby żadnego tętnienia i nie byłby opóźniony względem przebiegu u_{sec} .

Wskazówka:

- Wartość średnią $u_{d(av)m}$ należy wyznaczyć wykreślając przebieg średniej za pomocą funkcji $AVGX$ i odczytując wartość amplitudy tego przebiegu.

W celu wykonania tego zadania symulowany obwód powinien składać się z:

- 1) modelu uzwojenia wtórnego transformatora – źródła napięcia sinusoidalnego (element VSIN) o odpowiednich parametrach, połączonego szeregowo z opornikiem o wartości R_{sec} (tab. 5 i 7 oraz wyniki zadania 2);

Wskazówki:

- Parametry AC i DC elementu VSIN są wykorzystywane odpowiednio w analizie małosygnałowej i stałoprądowej, natomiast w analizie czasowej są ignorowane, dlatego nie należy ich wypełniać.
- Kluczowe w niniejszym ćwiczeniu parametry to VAMPL – amplituda i FREQ – częstotliwość.

- Konieczne jest podanie wartości składowej stałej przebiegu (parametr VOFF). Jak wynika z zasady działania transformatora, nie przenosi on składowej stałej, a poza tym nie zawiera jej nawet napięcie na uzwojeniu pierwotnym (napięcie sieci u_{sup}).
 - Parametrów elementu VSIN, które domyślnie mają nadane wartości zerowe, nie należy zmieniać.
- 2) modelu bezpiecznika F_1 w postaci opornika R_{F1} o rezystancji wynikającej ze spadku potencjału $u_{F1(\text{max})}$;

Wskazówka:

- Spadek potencjału o wartości $u_{F1(\text{max})}$, odczytanej w zadaniu 3, wystąpi na wkładce bezpiecznikowej, gdy popłynie przez nią prąd o wartości znamionowej $I_{\text{rat},F1}$. W oparciu o tę wiedzę, z prawa Ohma można obliczyć rezystancję wkładki R_{F1} .
- 3) modelu mostka Graetza – odpowiednio włączonych 4 diod prostowniczych 1N4001 lub innych z serii 1N4000 (można takie wyszukać wpisując w pole *Part Name: *1N400**) ➤ ćwiczenie 5^B;
- 4) modelu lampy – opornika o wartości R_{Lh} wyznaczonej w zadaniu 2;
- 5) modelu tranzystora – łącznika sterowanego napięciem (element SBREAK) o rezystancji odpowiadającej parametrom tranzystora: w stanie załączenia – parametr RON, w stanie wyłączenia – parametr ROFF, pozostałe parametry domyślne;

Wskazówki:

- Końcówki „+” i „-” elementu SBREAK połączone symbolem łącznika stanowią model obwodu głównego tranzystora.
 - Rezystancja łącznika w stanie załączenia jest tożsama z rezystancją dren-źródło w stanie załączenia $R_{DS(\text{on})}$ tranzystora.
 - W niskiej temperaturze rezystancja $R_{DS(\text{on})}$ jest mniejsza, a więc prąd jest większy, co powoduje większe spadki potencjału w obwodzie i w konsekwencji większe tętnienie napięcia u_d ➤ ćwiczenie 6^B. Ponieważ tętnienie nie powinno przekraczać zadanej wartości dla najbardziej niekorzystnych warunków, należy użyć parametrów tranzystora dla niskiej temperatury.
 - Lampa jest przeznaczona do użytku w pomieszczeniach, dlatego można założyć, że najniższą temperaturą, jaka może wystąpić, jest typowa temperatura pokojowa 25 °C.
 - Rezystancję tranzystora w stanie wyłączenia (blokowania) $R_{DS(\text{off})}$ należy obliczyć z prawa Ohma, traktując obwód dren-źródło nadal jak rezystancję. W karcie katalogowej tranzystora podana jest wartość prądu upływu I_{DSS} oraz odpowiadająca mu wartość napięcia dren-źródło U_{DS} .
 - Należy pamiętać, że przedrostkowi „mega” odpowiada w formacie SPICE oznaczenie „Meg”, nie „M”.
- 6) sterowania łącznika – źródła impulsów prostokątnych (VPULSE) o parametrach: częstotliwość – zgodna z założeniami projektu ($f_p = f_s$); współczynnik wypełnienia podany wyżej; poziom niski (V1) 0 V, wysoki (V2) 1 V (wynikają z domyślnych parametrów modelu łącznika); czas narastania TR zgodny z założeniami projektu (t_r); czasie opadania TF równy czasowi narastania (dla uproszczenia, gdyż na razie nie jest on znany) ➤ ćwiczenie 6^A;

Wskazówki:

- Model obwodu sterowania tranzystora stanowią końcówki „+” i „-” elementu SBREAK nie połączone symbolem łącznika.

- W tranzystorze końcówki „–” obwodu sterowania i obwodu głównego są tożsame – jest to ta sama elektroda źródła; dlatego na schemacie należy je zewrzeć.
- 7) oraz oczywiście kondensatora C_1 .

Zadanie 5*. Napięcie zasilania sterownika

Ustal minimalny poziom wysoki $U_{GG(ON)}$ napięcia u_g sterującego bramką (patrz rys. 15, s. 52) niezbędny do wysterowania bramki tranzystora T_1 tak, by mógł on przewodzić maksymalny prąd obciążenia oszacowany w zadaniu 2.

Wskazówki:

- Dla poprawnego załączania tranzystora konieczne jest przekroczenie przez napięcie sterujące u_g (poziom wysoki $U_{GG(ON)}$) jego napięcia progowego $U_{GS(th)}$.
- Napięcie progowe $U_{GS(th)}$ tranzystora wykazuje rozrzut. W karcie katalogowej podana jest minimalna i maksymalna wartość, której można się spodziewać w przypadku konkretnego egzemplarza tranzystora. Do porównania należy wybrać taką wartość $U_{GS(th)}$, aby wynik porównania mówił, czy *każdy* (jakikolwiek) egzemplarz będzie się poprawnie załączał, jeżeli wymuszone zostanie napięcie U_{GS} równe $U_{GG(ON)}$.
- Przy napięciu $U_{GS} = U_{GG(ON)}$ tranzystor powinien móc przewodzić największy prognozowany prąd, tj. równy amplitudzie $I_{o(m)}$, pracując w zakresie liniowym z możliwie niskim spadkiem potencjału U_{DS} . Minimalną wartość $U_{GG(ON)}$ gwarantującą spełnienie tych założeń należy odczytać z podanej w karcie katalogowej statycznej charakterystyki wyjściowej tranzystora $I_D = f(U_{DS})$ dla różnych wartości U_{GS} ➤ ćwiczenie 5^A.
- Ocenę, czy napięcie $U_{DS(ON)}$ jest niskie, należy przeprowadzić wizualnie ➤ ćwiczenie 5^A, pamiętając, że w niniejszym zadaniu nie chodzi o wyznaczenie *maksymalnego* napięcia sterującego (które zawsze jest po prostu równe dopuszczalnemu), lecz *minimalnego* napięcia sterującego.
- Tranzystor powinien poprawnie spełniać rolę łącznika w każdych warunkach cieplnych – zarówno na początku pracy układu (temperatura złącza T_j pokojowa) jak i po nagraniu (kiedy temperatura złącza może zbliżyć się do maksymalnej dopuszczalnej).
- Ze względu na rozrzut parametrów (tranzystora, ale również bloku zasilania i układu scalonego U_1), należy zapewnić margines bezpieczeństwa, tzn. ostatecznie wybrać wartość nieco (o 10–20%) większą niż ustalona wartość minimalna.

Wyznacz minimalną wartość napięcia zasilania obwodu sterowania U_{CC} konieczną do uzyskania minimalnego poziomu wysokiego $U_{GG(ON)}$. W karcie katalogowej układu U_1 sprawdź, czy układ ten może być zasilany napięciem o wyznaczonej wartości. W razie potrzeby zmodyfikuj projekt przez założenie innego napięcia sterującego bramką tranzystora $U_{GG(ON)}$.

Wskazówki:

- Jak wynika z opisu działania układu NE555 (par. 5.1.a), poziom wysoki $U_{GG(ON)}$ jest równy napięciu zasilania U_{CC} . Wprawdzie w rzeczywistości na wyjściu układu U_1 wystąpi pewien spadek potencjału, jednak w obecnej chwili nie jest możliwe jego wiarygodne oszacowanie, w związku z czym należy go pominąć.
- W karcie katalogowej układu NE555 podana jest zarówno graniczna wartość napięcia zasilania U_{CC} , której przekroczenie może spowodować uszkodzenie układu (ang. *absolute maximum rating*), jak i zalecany zakres napięcia zasilania, dla którego gwarantowana jest jego ciągła poprawna praca (ang. *recommended operating conditions*). Z punktu widzenia projektu istotne jest oczywiście zapewnienie ciągłej poprawnej pracy generatora.

Zadanie 6*. Filtr zasilacza sterownika

Na drodze symulacji w pakiecie MicroSim eksperymentalnie ustal wartość kondensatora C_3 niezbędną do zapewnienia w miarę stałego napięcia zasilania obwodu sterowania u_{CC} . Wartość C_3 należy ustalić z dokładnością typoszeregu E3. Za wystarczającą stałość napięcia należy uznać amplitudę międzyszczytową tętnienia $\Delta u_{CC(pp)}$ nie większą niż ok. 5% wartości średniej $u_{CC(av)}$ (niewielkie przekroczenie tego progu jest dopuszczalne).

Kondensator C_3 ma za zadanie odfiltrować składową o częstotliwości f_i . Ponieważ częstotliwość przełączania f_s jest dużo większa od częstotliwości napięcia wejściowego f_i , wszystkie przebiegi o tej pierwszej częstotliwości można – dla potrzeb tego zadania – rozpatrywać jako uśrednione za okres T_s .

Obwód należy więc uprościć w sposób eliminujący przełączanie z częstotliwością f_s , zastępując łącznik opornikiem o stałej wartości $R_{DS(on)}$. Zabieg ten znacznie przyspieszy symulację. Jednocześnie w ten sposób otrzymamy wyniki dla współczynnika wypełnienia $D = 1$ (tranzystor stale załączony). Jest to słuszne podejście, gdyż należy zapewnić wystarczająco wysoką wartość U_{CC} przy minimalnym napięciu u_d , czyli przy maksymalnych spadkach potencjału na drodze od uzwojenia wtórnego (u_{sec}), czyli przy maksymalnym prądzie w obwodzie mocy i_o .

Tak uproszczony obwód należy uzupełnić o elementy D_1 (użyć modelu diody prostowniczej 1N4001 lub innej z serii 1N4000) i C_3 . Pobór prądu przez obwód sterowania należy zamodelować 3 źródłami prądu stałego (element IDC) włączonymi tak, by pobierały (a nie dostarczały) prąd z kondensatora C_3 (drugą końcówkę każdego ze źródeł dołączyć do masy, gdyż tak zamykają się rzeczywiste prądy):

- 1) układ U_1 – prąd zasilania I_{CC} podany w karcie katalogowej układu U_1 .

Wskazówka:

- W celu uzyskania wyniku dla najbardziej niekorzystnych warunków pracy, należy wybrać wartość maksymalną z rozrzutu oraz odpowiadającą napięciu zasilania U_{CC} najbardziej zbliżonemu – ale nie mniejszemu – niż wyznaczona w zadaniu 5;

- 2) obwód pomocniczy dla układu U_1 – maksymalna wartość średnia $I_{R3(av)max}$ zgodnie z założeniami projektu;
- 3) obwód bramki tranzystora – $I_{G(on)av}$, czyli prąd dostarczany do bramki uśredniony za okres przełączania T_s .

Wskazówki:

- W każdym okresie przełączania tranzystor jest jednokrotnie załączany, co wymaga dostarczenia do jego bramki, poprzez układ U_1 , całkowitego ładunku bramki $Q_{G(tot)}$. Tak więc średnia wartość prądu przepływającego z zasilania poprzez wyjście układu scalonego do bramki tranzystora wynosi

$$I_{G(on)av} = \frac{Q_{G(tot)}}{T_s} \quad (7.1)$$

- Całkowity ładunek bramki (ang. *total gate charge*) należy odczytać z charakterystyki ładunku bramki $U_{GS} = f(Q_G)$ (ang. *gate charge characteristic*) podanej w karcie katalogowej tranzystora ➤ ćwiczenie 5^A.
- Wobec braku innego oszacowania, należy przyjąć, że napięcie bramka-źródło U_{GS} jest równe minimalnej wymaganej wartości $U_{GG(on)}$ ustalonej w zadaniu 5.
- Ładunek bramki rośnie wraz z napięciem na tranzystorze w stanie wyłączenia $U_{DS(off)}$. Wartość ładunku należy więc odczytać dla *największej* przewidywanej wartości tego napięcia (a przynajmniej dla wartości zbliżonej).

- Napięcie $U_{DS(off)}$ jest równe napięciu wejściowemu (wyprostowanemu) u_i (patrz przebieg napięcia na łączniku u_{sw} na rys. 11, s. 44). Należy więc przyjąć wartość $U_{DS(off)}$ równą amplitudzie $U_{i(m)}$ zgodnie z oszacowaniem od góry uzyskanym w zadaniu 2.

Minimalna (czyli dla $D = 1$) uzyskana wartość napięcia U_{CC} nie powinna być mniejsza od minimalnej wymaganej wartości U_{CC} wyznaczonej w zadaniu 5. Jeżeli jednak okaże się, że spełnienie tego warunku nie jest możliwe, trzeba zmodyfikować wymaganie na U_{CC} ustalone w zadaniu 5, np. przez zmniejszenie marginesu bezpieczeństwa dla poziomu $U_{GG(on)}$ lub dopuszczenie większego spadku potencjału $U_{DS(on)}$ na tranzystorze. Wyznacz wartość $U_{GG(on)}$ dla ostatecznie uzyskanej wartości U_{CC} .

Wskazówki:

- a. Ponieważ dopuszczalne tętnienie 5% jest stosunkowo małe, można napięcie u_{CC} uznać za stałe, a za wartość U_{CC} przyjmować wartość średnią $u_{CC(av)}$.
- b. Identycznie jak w zadaniu 5 przyjmij, że poziom wysoki $U_{GG(on)}$ napięcia u_g jest równy napięciu U_{CC} .

Po uzyskaniu wymaganej stałości i wartości napięcia u_{CC} dla $D = 1$, należy zbadać działanie układu dla drugiego skrajnego przypadku – $D = 0$ (tranzystor stale wyłączony). W tym celu opornikowi zastępującemu obwód dren-źródło należy nadać wartość $R_{DS(off)}$ obliczoną w zadaniu 4. W drodze symulacji wyznaczyć ponownie wartości $U_{CC} = u_{CC(av)}$ i $U_{GG(on)}$. Przy braku przepływu prądu w obwodzie mocy, spadki potencjału w układzie będą najmniejsze, dlatego uzyskamy w ten sposób oszacowanie tych napięć od góry.

Na podstawie wyników dla $D = 0$ stwierdź, czy przy maksymalnym napięciu U_{CC} nie są przekroczone:

- 1° maksymalne zalecane napięcie zasilania U_{CC} układu U_1 (jak w zadaniu 5),
- 2° maksymalne dopuszczalne napięcie bramka-źródło $U_{GS(max, rat)}$ tranzystora T_1 (zgodnie z kartą katalogową).

W przypadku przekroczenia, należy zmniejszyć napięcie U_{CC} przez włączenie w szereg z diodą D_1 opornika o eksperymentalnie ustalonej wartości. Opornik ten można włączyć w fizyczny obwód w dowolny sposób powodujący jak najmniejszą modyfikację projektu płytki. W przypadku wprowadzenia takiej modyfikacji, należy ponownie w drodze symulacji wyznaczyć wartości napięć dla $D = 1$ i $D = 0$ i sprawdzić spełnienie wymagań oraz zachowanie granic podanych w kartach katalogowych.

Dla ścisłości należałoby wyznaczyć maksymalne wartości $I_{G(on)av}$ i $I_{CC,U1}$ – tj. dla znanych już maksymalnych wartości $U_{GG(on)}$ i U_{CC} – i powtórzyć symulacje. Pominiemy jednak ten krok, gdyż i tak prowadzimy zgrubne szacunki, zaś zwiększenie obu prądów nie zmieni wyniku (C_3) w istotnym stopniu.

7.3. Zasilacz – działanie

Zadania w niniejszym podrozdziale dotyczą wyłącznie wariantu podstawowego. Zasilacz jest już w pełni zaprojektowany; konieczne jest jednak przewidzenie efektów jego działania tak, aby możliwe było zaprojektowanie obwodu bramki tranzystora, czego dotyczy podrozdział 7.4.

Wykonanie poniższych zadań sprowadza się do zastosowania wzorów, które podano w końcowej postaci oraz wyjaśniono, skąd należy uzyskać wartości występujących w nich parametrów. Wzory te zostały uzasadnione analitycznie; zapoznanie się z analizami układu i prześledzenie wskazanych wykresów i schematów (rys. 15 i 16) może być pomocne, ale nie jest bezwzględnie konieczne.

Zadanie 7**. Napięcie zasilania sterownika – oszacowanie maksimum

Oszacuj przewidywaną *maksymalną* wartość napięcia zasilania sterownika U_{CC} oraz *maksymalny* poziom wysoki $U_{GG(on)}$ napięcia wyjściowego generatora u_g . W tym celu najpierw oszacuj *maksymalną* amplitudę napięcia wyprostowanego u_d .

Analiza:

- Napięcie U_{CC} jest stabilizowane na kondensatorze C_3 . Kondensator ten ładowany jest przez diodę D_1 do napięcia u_d (patrz rys. 16, s. 55) tak długo, jak długo napięcie to jest większe od sumy $u_{CC} + U_{F(TO),D1}$, gdzie $U_{F(TO),D1}$ jest napięciem progowym diody D_1 . Kiedy następnie napięcie u_d zaczyna spadać (patrz rys. 15, s. 52), rozładowanie kondensatora tą samą drogą wstecz jest blokowane przez diodę D_1 . Dioda ta jest bowiem spolaryzowana w kierunku zaporowym gdy $u_d < u_{CC}$.
- W celu uzyskania oszacowania napięcia U_{CC} *od góry*, należy przyjąć, że napięcie na kondensator C_3 nie zmniejsza się w czasie, tzn. że kondensator ten nie rozładowuje się. Odpowiada to założeniu idealnego blokowania przez diodę D_1 oraz zerowego poboru prądu przez blok sterownika ($i_{ctrl} = 0$). Przy tych założeniach napięcie U_{CC} utrzyma się na wartości, którą osiągnie w szczycie napięcia u_d .
- Nawet przy zerowym poborze prądu w obwodzie sterowania ($i_{ctrl} = 0$), niezbędny jest przepływ ładunku dla pierwszego naładowania kondensatora C_3 . Do tego potrzebne jest pokonanie napięcia progowego diody D_1 .
- Napięcie u_d to napięcie na kondensatorze C_1 . Kondensator ten doładowywany jest w pętli (patrz rys. 16): dodatni biegun strzałki $u_{sec} - F_1 - B_{1A} - C_1 - B_{1D}$ – ujemny biegun strzałki u_{sec} (zakładając, że napięcie u_{sec} jest chwilowo dodatnie, tj. ma rzeczywisty zwrot zgodny ze strzałką), lub: biegun ujemny – $B_{1B} - C_1 - B_{1C} - F_1$ – biegun dodatni (jeżeli napięcie u_{sec} jest chwilowo ujemne). W obu przypadkach w pętli przepływu prądu znajduje się więc taki sam zestaw elementów.
- Szczyt napięcia u_d pokrywa się ze szczytem napięcia u_{sec} (patrz rys. 15), a więc amplituda $U_{d(m)}$ jest równa amplitudzie $U_{sec(m)}$ pomniejszonej o spadki potencjału na kolejnych elementach w pętli doładowania kondensatora C_1 .

Wzory projektowe i kolejność ich wykorzystania:

1. W celu uzyskania oszacowania napięcia U_{CC} *od góry*, należy również od góry oszacować amplitudę $U_{d(m)}$, a więc przyjąć minimalne spadki potencjału na elementach. Wystąpią one dla minimalnego, tj. zerowego, prądu w obwodzie mocy ($i_o = 0$). W tej sytuacji do doładowania kondensatora C_1 potrzebne jest jedynie pokonanie napięć progowych $U_{F(TO)}$ diod znajdujących się w pętli prądu doładowującego; stąd

$$\begin{aligned}
 U_{d(m)\max} &= U_{\text{sec}(m)} - U_{F(\text{TO}),B1A} - U_{F(\text{TO}),B1D} = U_{\text{sec}(m)} - U_{F(\text{TO}),B1B} - U_{F(\text{TO}),B1C} = \\
 &= U_{\text{sec}(m)} - 2U_{F(\text{TO}),B1}
 \end{aligned}
 \tag{7.2}$$

gdzie $U_{F(\text{TO}),B1}$ oznacza napięcie progowe *pojedynczej* diody mostka B_1 .

2. Przy wyżej sformułowanych założeniach napięcie U_{CC} będzie równe amplitudzie $U_{d(m)}$ pomniejszonej o spadek potencjału na diodzie D_1 :

$$U_{CC(\max)} = U_{d(m)\max} - U_{F(\text{TO}),D1} \tag{7.3}$$

Wskazówki:

- Amplituda $U_{\text{sec}(m)}$ napięcia na uzwojeniu wtórnym u_{sec} została obliczona w zadaniu 2.
- Napięcia progowe nie są podane w kartach katalogowych diod użytych w projekcie. Dobrym przybliżeniem będzie tu typowa wartość 0,7 V.
- Jak wynika z opisu działania układu NE555 (par. 5.1.a), poziom wysoki $U_{GG(\text{on})}$ napięcia na wyjściu generatora u_g jest po prostu równy napięciu zasilania U_{CC} . Wprawdzie w rzeczywistości na wyjściu układu scalonego wystąpi pewien spadek potencjału, jednak w obecnej chwili nie jest możliwe jego wiarygodne oszacowanie, w związku z czym należy go pominąć.

Zadanie 8.** Napięcie wyprostowane – oszacowanie minimalnej amplitudy

Oszacuj *minimalną* amplitudę napięcia wyprostowanego u_d . Jest ona niezbędna do oszacowania *minimalnej* wartości napięcia zasilania sterownika U_{CC} w zadaniu 9.

Analiza:

- W celu uzyskania oszacowania amplitudy $U_{d(m)}$ *od dołu*, należy przyjąć maksymalne spadki potencjału na elementach. Te z kolei wystąpią dla maksymalnych wartości prądów płynących w obwodzie mocy i w obwodzie sterowania.
- Oprócz elementów rozważanych w zadaniu 7, konieczne jest wzięcie pod uwagę niezerowej rezystancji R_{sec} (włączonej szeregowo) uzwojenia wtórnego transformatora.
- Przez elementy pętli ładowania kondensatora C_1 (patrz zadanie 7) płynie suma prądu dostarczanego do odbiornika i_o i prądu pobieranego przez obwód sterowania i_{D1} poprzez diodę D_1 (patrz rys. 16, s. 55). Uprawnione jest jednak założenie (które wkrótce można będzie sprawdzić liczbowo), że prąd pobierany przez obwód sterowania jest dużo mniejszy od prądu odbiornika; jeżeli bowiem układ ma być dobrym przekształtnikiem, to moc sterowania musi być mniejsza od mocy wyjściowej. W związku z tym można uznać, że wartości spadków potencjału na elementach obwodu mocy wynikają wyłącznie z wartości prądu obciążenia i_o .
- Ponieważ pojemności C_1 i C_2 są stosunkowo małe, a w obwodzie mocy brak innych elementów biernych, nie występuje przesunięcie prądu względem napięcia. Maksimum prądu i_o wypada więc w tym samym momencie, co maksimum napięcia u_d (patrz rys. 15, s. 52). W związku z tym obliczenia należy przeprowadzić dla maksymalnej wartości i_o , tj. dla maksymalnej spodziewanej amplitudy $I_{o(m)}$.

Wzór projektowy:

$$U_{d(m)\min} = U_{sec(m)} - I_{o(m)} R_{sec} - U_{F1}(I_{o(m)}) - 2U_{F,B1}(I_{o(m)}) \quad (7.4)$$

Wskazówki:

- Amplituda $I_{o(m)}$ prądu i_o została oszacowana od góry w zadaniu 2.
- Wartość rezystancji szeregowej uzwojenia R_{sec} podana jest w tab. 7.
- Spadek potencjału na *pojedynczej* diodzie mostka Graetza $U_{F,B1}$ dla odpowiedniej wartości prądu należy odczytać z charakterystyki statycznej stanu przewodzenia $U_F = f(I_F)$ (ang. *static forward characteristic*) podanej w karcie katalogowej mostka.
- Napięcie na diodzie PIN, jako przyrządzie bipolarnym, spada ze wzrostem temperatury. Jak uzasadniono wyżej, w niniejszym zadaniu spadki potencjału należy szacować od góry. Wobec tego odczytu napięcia $U_{F,B1}$ należy dokonać z charakterystyki dla najmniejszej spodziewanej temperatury złącza T_j . Ponieważ projektowany układ przeznaczony jest do pracy w pomieszczeniach zamkniętych, za wartość tę można uznać typowe 25 °C.
- Jak można stwierdzić na podstawie tab. 7, maksymalny spadek potencjału u_{F1} na bezpieczniku F_1 jest mały w porównaniu z pozostałymi składnikami, dlatego można go pominąć.

Zadanie 9**. Napięcie zasilania sterownika – oszacowanie minimum

Oszacuj przewidywaną *minimalną* wartość napięcia zasilania sterownika U_{CC} oraz *minimalny* poziom wysoki $U_{GG(ON)}$ napięcia wyjściowego generatora u_g .

Analiza:

- W celu uzyskania oszacowania amplitudy U_{CC} *od dołu*, należy przyjąć maksymalne spadki potencjału na elementach, które to wystąpią dla maksymalnego prądu pobieranego przez blok sterownika. Sprowadza się to do odjęcia od minimalnej wartości $U_{d(m)}$, uzyskanej w zadaniu 8, spadku potencjału na diodzie D_1 , dla maksymalnego prądu płynącego przez tę diodę i_{D1} (patrz rys. 16, s. 55).
- Przepływ prądu przez diodę D_1 wynika z konieczności doładowania kondensatora C_3 , który ulega rozładowaniu z powodu poboru prądu i_{ctrl} przez obwód sterowania (patrz rys. 16).
- Prąd i_{D1} ma kształt typowy dla prostownika diodowego z filtrem C (pojemnościowym). Jest to w przybliżeniu połówka sinusoidy, jednak o czasie trwania wyraźnie krótszym niż połówka sinusoidy napięcia zasilającego (w rozważanym przypadku – napięcia u_d). Przy tym założeniu można obliczyć, że amplituda tej połówki sinusoidy, która wystąpi mniej więcej w momencie szczytu napięcia u_d , wynosi

$$I_{D1(m)} = \frac{\pi}{2} \frac{\Delta Q_{C3}}{\Delta t_{cond,D1}} \quad (7.5)$$

gdzie ΔQ_{C3} to ładunek dostarczany do kondensatora C_3 w każdym okresie napięcia u_d , zaś $\Delta t_{cond,D1}$ to czas przewodzenia diody D_1 (czyli przepływu prądu i_{D1}) w każdym okresie napięcia u_d .

- W każdym okresie napięcia u_d do kondensatora C_3 należy dostarczyć taki sam ładunek, jaki w poprzednim okresie zostanie zeń pobrany przez obwód sterowania. Na pobór ten składają się:
 - 1° obwód pomocniczy układu U_1 – prąd i_{R3} płynący przez opornik R_3 i dalej do masy,
 - Dla obwodu dodatkowego układu NE555 maksymalny średni pobór prądu zawiera się w założeniach projektu. Również w tym przypadku należy przyjąć ciągły przepływ prądu o maksymalnej wartości. Wówczas ładunek pobrany z kondensatora C_3 w jednym okresie T_d napięcia u_d wynosi

$$\Delta Q_{R3} = I_{R3(av)max} T_d \quad (7.6)$$

- 2° bloki wewnętrzne układu U_1 – prąd $i_{CC,U1}$ wpływający przez końcówkę VCC i wypływający do masy przez końcówkę GND,
 - Wartość prądu zasilania I_{CC} układu U_1 podaje jego karta katalogowa. Posiada on pewien rozrzut. Jak uzasadniono wyżej, należy skorzystać z wartości *maksymalnej*.
 - Prąd zasilania rośnie wraz z napięciem zasilania U_{CC} . W celu oszacowania ładunku *od góry*, należy wybrać wartość prądu dla napięcia U_{CC} najbardziej zbliżonego do przewidywanego *maksymalnego* napięcia U_{CC} , które zostało oszacowane w zadaniu 7;
 - W celu oszacowania prądu *od góry* należy też przyjąć, że prąd o tej maksymalnej wartości płynie ciągle. Wówczas ładunek pobrany z kondensatora C_3 na odcinku czasu o długości T_d wynosi

$$\Delta Q_{CC,U1} = I_{CC(max),U1} T_d \quad (7.7)$$

3° bramka tranzystora T_1 – prąd dostarczający do bramki ładunek ΔQ_G , przepływający przez układ U_1 (od końcówki VCC przez bufor wyjściowy do końcówki OUT – patrz rys. 17), a następnie przez obwód bramka-źródło tranzystora do masy.

- Do bramki tranzystora T_1 w każdym okresie przełączania T_s dostarczany jest – w celu załączenia tego tranzystora – ładunek o wartości całkowitego ładunku bramki $Q_{G(tot)}$ ➤ ćwiczenie 5^A. W każdym okresie T_d ładunek ten dostarczany jest więc tyle razy, ile razy okres T_d jest większy od okresu T_s ; stąd

$$\Delta Q_G = \frac{T_d}{T_s} Q_{G(tot)} \quad (7.8)$$

- Ładunek bramki $Q_{G(tot)}$ (a więc i pobór prądu) będzie tym większy, im wyższe napięcie u_{GS} w stanie przewodzenia. Napięcie to jest równe poziomowi wysokiemu $U_{GG(on)}$ napięcia sterującego bramką u_g ➤ ćwiczenie 3^A. W celu oszacowania ładunku *od góry*, można więc użyć wartości $U_{GG(on)}$ oszacowanej również *od góry* w zadaniu 7.
- Ładunek bramki rośnie wraz z napięciem na tranzystorze w stanie wyłączenia $U_{DS(off)}$. W celu oszacowania ładunku *od góry*, należy go więc odczytać z krzywej dla wartości U_{DS} najbardziej zbliżonej do *największej* przewidywanej wartości $U_{DS(off)}$.
- Napięcie $U_{DS(off)}$ jest równe napięciu wejściowemu (wyprostowanemu) u_i (patrz przebieg napięcia na łączniku u_{sw} na rys. 11, s. 44). Należy więc przyjąć wartość $U_{DS(off)}$ równą *amplitudzie* $U_{i(m)}$ zgodnie z oszacowaniem *od góry* uzyskanym w zadaniu 2.

Podsumowując i zamieniając okresy na częstotliwości,

$$\Delta Q_{C3} = \Delta Q_{R3} + \Delta Q_{CC,U1} + \Delta Q_G = \frac{I_{R3(av)max} + I_{CC(max),U1} + f_s Q_{G(tot)}}{f_d} \quad (7.9)$$

- Jak można się spodziewać, prąd doładowujący będzie musiał płynąć tym dłużej, im bardziej w czasie jednego okresu T_d zmniejszy się napięcie na kondensatorze C_3 , czyli napięcie u_{CC} . Można obliczyć, że opisuje to wzór

$$\Delta t_{cond,D1} = \frac{1}{f_d} \left[1 - \frac{2}{\pi} \arcsin \left(1 - \frac{\Delta u_{CC}}{u_{CC(pk)}} \right) \right] \quad (7.10)$$

- Zgodnie z zawsze prawdziwą zależnością, zmniejszenie napięcia na kondensatorze Δu_{C3} jest tym większe, im większy ładunek ΔQ_{C3} zostanie pobrany oraz tym mniejsze, im większa jest pojemność kondensatora C_3 :

$$\Delta u_{C3} = \Delta u_{CC} = \frac{\Delta Q_{C3}}{C_3} \quad (7.11)$$

- Ponieważ na razie nie wiadomo, ile wyniesie szczytowe napięcie $u_{CC(pk)}$ (tj. wartość napięcia u_{CC} po doładowaniu kondensatora C_3), najlepiej skorzystać z oszacowania U_{CC} od góry uzyskanego w zadaniu 7.
- Ostatecznie *minimalne* napięcie U_{CC} będzie równe *minimalnej* amplitudzie napięcia wyprostowanego $U_{d(m)}$ pomniejszonej o spadek potencjału na diodzie

D_1 występujący przy *maksymalnym* prądzie ($I_{D1(m)}$) oraz o zmianę napięcia Δu_{CC} wynikającą z odpływu ładunku z kondensatora C_3 do obwodu sterowania:

$$U_{CC(\min)} = U_{d(m)\min} - U_{F,D1}(I_{D1(m)}) - \Delta u_{CC} \quad (7.12)$$

Wzory projektowe i kolejność ich wykorzystania:

1. Ładunek pobierany z kondensatora C_3 w przeciągu każdego okresu T_d napięcia wyprostowanego u_d – wzór (7.9).

Wskazówki:

- Dla obwodu dodatkowego układu U_1 maksymalny średni pobór prądu $I_{R3(av)\max}$ zawiera się w indywidualnych założeniach projektu.
- Wartość prądu zasilania I_{CC} układu U_1 podaje jego karta katalogowa. Należy wybrać wartość maksymalną z rozrzutu oraz dla napięcia zasilania U_{CC} najbardziej zbliżonego do maksymalnego, oszacowanego w zadaniu 7.
- Całkowity ładunek bramki $Q_{G(\text{tot})}$ (ang. *total gate charge*) należy odczytać z charakterystyki ładunku bramki $U_{GS} = f(Q_G)$ (ang. *gate charge characteristic*) podanej w karcie katalogowej tranzystora T_1 ➤ ćwiczenie 5^A. Odczytu należy dokonać dla napięcia U_{GS} równego maksymalnemu napięciu zasilania U_{CC} , oszacowanemu w zadaniu 7, oraz dla napięcia U_{BS} najbliższego amplitudzie $U_{i(m)}$ zgodnie z oszacowaniem od góry z zadania 2.
- Częstotliwość f_d napięcia wyprostowanego u_d wynika z zasady działania układu (patrz par. 4.2.b i rys. 15), a więc z częstotliwości napięcia na uzwojeniu wtórnym (napięcia wejściowego ściemniacza) podanej w założeniach projektu (tab. 5, s. 41).

2. Zmiana napięcia na kondensatorze C_3 w przeciągu jednego okresu T_d – wzór (7.11).

Wskazówka:

- Wartość C_3 w uniwersalnym zasilaczu przeznaczonym dla wariantu podstawowego jest podana w tab. 7 (s. 83).

3. Czas przepływu prądu doładowującego kondensator C_3 (czyli prądu diody D_1) w każdym okresie T_d – wzór (7.10).

Wskazówka:

- Zamiast nieznannej wartości szczytowej $u_{CC(pk)}$ napięcia u_{CC} , należy użyć oszacowania U_{CC} od góry uzyskanego w zadaniu 7.

4. Wartość maksymalna prądu diody D_1 – wzór (7.5).

5. Wartość minimalna napięcia zasilania obwodu sterowania – wzór (7.12).

Wskazówki:

- Należy użyć oszacowania minimalnej amplitudy $U_{d(m)\min}$ napięcia u_d uzyskanego w zadaniu 8.
- Spadek potencjału $U_{F,D1}$ na diodzie D_1 dla odpowiedniej, tj. maksymalnej $I_{D1(m)}$, wartości prądu należy odczytać z charakterystyki statycznej stanu przewodzenia (ang. *static forward characteristic*) $I_F = f(U_F)$ podanej w karcie katalogowej tej diody.

6. Wartość minimalna poziomu wysokiego napięcia sterującego bramką u_g .

Wskazówka:

- Identycznie jak w zadaniu 7 należy założyć, że poziom $U_{GG(on)}$ jest równy napięciu zasilania U_{CC} .

7.4. Sterownik

Projekt sterownika składa się z dwóch części: projektu generatora przebiegu prostokątnego (zadania 10–11) oraz projektu obwodu bramki, sprowadzającego się do obliczenia wartości opornika bramkowego R_6 odpowiedniej dla otrzymania zadanego czasu załączania t_r tranzystora (zadanie 12).

Zadanie 10. Generator przebiegu prostokątnego – obliczenia

Korzystając ze wzorów wyprowadzonych dla zmodyfikowanego układu astabilnego (podrozdział 5.2), należy dobrać wartości elementów R_3 , R_4 , R_5 , C_4 tak, aby jednocześnie:

- 1) uzyskać zadaną częstotliwość f_p przebiegu prostokątnego u_g (na wyjściu OUT układu U_1),
- 2) zapewnić zmienność współczynnika wypełnienia przebiegu u_g w zadanych granicach od D_{\min} do D_{\max} ,
- 3) ograniczyć średni (za okres T_p) pobór prądu przez obwód pomocniczy generatora (R_3 , R_4 , R_5 , C_4) do zadanej wartości $I_{R3(av)\max}$ (oznaczenie I_{R3} wynika z faktu, że prąd ten płynie właśnie przez opornik R_3).

Po obliczeniu wartości dokładnej, otrzymane wyniki należy wyrównać do typoszeregów (patrz paragraf 1.2.a):

- R_4 – E3,
- R_3 i R_5 – E12,
- C_4 – E6.

Do weryfikacji projektu i późniejszej konstrukcji pożytecznie jest zapoznać się z zasadą działania zastosowanego generatora, opisaną w rozdziale 1.

Kolejność postępowania powinna być następująca.

1. Oblicz minimalną wartość R_3 gwarantującą, że nie zostanie przekroczony zadany maksymalny średni prąd $I_{R3(av)\max}$ – wzór (5.29).

Wskazówki:

- Z punktu widzenia ograniczenia prądu do zadanej wartości, najmniej korzystne warunki pracy wystąpią dla maksymalnego napięcia zasilania U_{CC} , jakie może wystąpić w obwodzie. W tych warunkach prąd będzie największy.
- Maksymalne napięcie U_{CC} zostało wyznaczone w zadaniu 6 (wariant pełny, $D = 0$) lub oszacowane w zadaniu 7 (wariant podstawowy, $i_o = 0$).
- Wartości R_3 nie należy w tej chwili równać do typoszeregu, gdyż wprowadziłyby to niedokładność wyników propagującą się na kolejne wartości elementów.

2. Ze wzorów (5.23) i (5.24), na podstawie zadanych wartości D_{\min} i D_{\max} oraz minimalnej wartości R_3 obliczonej w pkt. 1, oblicz wartości R_4 i R_5 .

Wskazówki:

- Należy dowolną metodą rozwiązać układ powyższych 2 równań liniowych.

3. Wartości R_3 , R_4 i R_5 wyrównaj rozsądnie do typoszeregów wskazanych na wstępie (pod pojęciem „rozsądnie” należy rozumieć uwzględnienie przesłanek podanych we wskazówkach poniżej).

Wskazówki:

- Ponieważ najmniej dokładny typoszereg używany jest dla potencjometru R_4 , należy zacząć od tego elementu, a dopiero do

uzyskanej wartości dopasować wartości R_3 i R_5 , które można ustalić dokładniej.

- Jak wynika ze wzoru na współczynnik wypełnienia, w wyniku wyrównania nie powinny się znacząco zmieniać wzajemne stosunki wszystkich 3 rezystancji. W przeciwnym razie nie zostaną uzyskane zadane wartości D_{\min} i D_{\max} . Oznacza to, że wartości R_3 i R_5 niekoniecznie powinny być wyrównane do *najbliższej* wartości z typoszeregu.
 - Wartość R_3 służy do osiągnięcia poboru prądu nie większego niż zadany. W związku z tym nie może być równana do dołu (chyba że nieznacznie), gdyż spowodowałoby to wzrost pobieranego prądu i tym samym niespełnienie założeń projektowych.
4. Ze wzoru (5.21) oblicz wartość C_4 niezbędną do uzyskania zadanej częstotliwości przebiegu u_g . Wyrównaj wynik do wskazanego typoszeregu.

Wskazówki:

- Wymaganie dotyczące częstotliwości przełączania nie stanowi ograniczenia od dołu ani od góry, natomiast otrzymana częstotliwość powinna być jak najbliższa wymaganej. Wyrównania do typoszeregu należy dokonać odpowiednio do tego faktu.

Zadanie 11. Generator przebiegu prostokątnego – weryfikacja

W drodze symulacji w pakiecie MicroSim sprawdź poprawność doboru wartości elementów dokonanego w zadaniu 10. Do tego celu należy wykorzystać gotowy model symulacyjny generatora z pliku *zad_10.sch*.

W programie Schematics uzupełnij schemat układu przez wpisanie wartości elementów obliczonych lub wykorzystanych w zadaniu 10. Nazwy wszystkich elementów uzupełnij zastępując znaki zapytania numerem zespołu.

Wskazówki:

- Modele użyte w pliku *zad_10.sch* odpowiadają wersji symulatora dostępnej przez stronę internetową przedmiotu.
- W przypadku braku użytego modelu układu NE555 w używanej wersji symulatora, należy w katalogu projektu umieścić pliki biblioteki *ne555_eval* (po jej rozpakowaniu). Jeżeli to nie pomoże, należy zainstalować tę bibliotekę w sposób opisany na stronie przedmiotu. Nie należy korzystać z innych modeli elementów 555 dostępnych w wykorzystywanej wersji symulatora, bowiem symbole takie mogą posiadać inny układ wyprowadzeń, zaś modele mogą odpowiadać innym wersjom układu 555 (np. unipolarnej), co może prowadzić do wyników niezgodnych z rzeczywistością.
- W przypadku braku modelu diody 1N4148, należy zamienić jej symbol na dowolny dostępny w wykorzystywanej wersji symulatora. W celu wyszukiwania wszystkich prawdopodobnie pasujących modeli, należy w oknie *Draw > Get New Part* w pole *Part Name* wpisać: **4148**.
- W modelu potencjometru parametr VALUE oznacza całkowitą rezystancję, zaś SET – aktualny współczynnik podziału k wynikający z położenia ślizgacza. Przy włączeniu jak na schemacie *zad_10.sch*, wartość SET = 0 odpowiada zerowej rezystancji górnej części potencjometru, czyli skrajnie górnemu położeniu ślizgacza.
- Źródło napięcia zasilania powinno mieć wartość U_{CC} użytą w zadaniu 10.

W tym zadaniu nazwy wszystkich elementów muszą być zgodne z rys. 16 i kończyć się numerem zespołu (np. R3.99 dla zespołu 99). W przeciwnym razie wyniki zostaną uznane za uzyskane niesamodzielnie.

Przeprowadź analizę czasową obwodu (► ćwiczenie 6^A) dla 3 położzeń ślizgacza potencjometru:

- środkowego ($k = 0,5$),
- skrajnie górnego ($k = 0$),
- skrajnie dolnego ($k = 1$),

i wyznacz:

- przebieg napięcia na wyprowadzeniu CTL – w każdym z przypadków, na identycznym odcinku czasu jak przebiegi z pkt. 2) i 5);
- przebieg napięcia u_g (na wyjściu OUT) – w każdym z przypadków;
- częstotliwość f_p przebiegu u_g – dla środkowego położenia ślizgacza;
- minimalny i maksymalny współczynnik wypełnienia D napięcia u_g – dla odpowiednich skrajnych położzeń ślizgacza;
- przebieg prądu pobieranego z zasilania przez obwód pomocniczy generatora i_{R3} – dla obu skrajnych położzeń;
- wartość średnią (za okres T_p) $I_{R3(av)}$ przebiegu i_{R3} – dla obu skrajnych położzeń, przy czym przebieg średniej kroczącej należy wykreślić na jednym wykresie z odpowiednim przebiegiem i_{R3} .

Wykonanie symulacji należy dokumentować wykresami dla przypadków wskazanych w formularzu sprawozdania.

Wskazówki:

- f. Kilka lub kilkanaście pierwszych okresów należy pominąć w analizie, gdyż – jak można stwierdzić naocznie – praca układu ustala się dopiero po pewnym czasie. Czas ten będzie różny dla różnych nastaw potencjometru.
- g. Zgodne z zasadą działania układu przedstawioną w rozdziale 5, na częstotliwość i współczynnik wypełnienia mają wpływ poziomy odniesienia dla komparatorów, z których wyższy jest równy napięciu na końcówce CTL, zaś niższy – połowie wyższego. Napięcie na końcówce CTL początkowo będzie się zmieniać wskutek ładowania kondensatora C_6 . Wobec tego jest ono dobrym wskaźnikiem ustalonej pracy układu.
- h. Funkcja AVG (lub AVGX) pozwalająca na wyznaczenie wartości średniej w programie Probe była wykorzystana w ► ćwiczeniu 6^A.

Stwierdź, czy układ działa poprawnie i spełnia założenia projektowe:

- 1° kształt i poziomy napięcia wyjściowego – zgodne z zasadą działania układu przedstawioną w rozdziale 5 (por. rys. 18b);
- 2° zakres zmian współczynnika wypełnienia D przebiegu u_g – zgodny z zadaniem z dopuszczalną odchyłką bezwzględną $\Delta D \leq \pm 0,05$ (dla każdej z wartości D_{\min} i D_{\max}), gdzie

$$\Delta D = D_{\text{uzyskane}} - D_{\text{zadane}} \quad (7.13)$$

- 3° częstotliwość f_p przebiegu u_g – zgodna z zadaną z dopuszczalną odchyłką względną $\Delta f_p / f_p \leq \pm 20\%$, gdzie

$$\frac{\Delta f_p}{f_p} = \frac{f_{p,\text{uzyskane}} - f_{p,\text{zadane}}}{f_{p,\text{zadane}}} \quad (7.14)$$

- 4° pobór prądu przez obwód pomocniczy generatora – wartość średnia $I_{R3(\text{av})}$ w najgorszym przypadku nie powinna przekraczać zadanej $I_{R3(\text{av})\text{max}}$.

W razie stwierdzenia rozbieżności, sprawdź przebieg obliczeń w zadaniu 10 i zweryfikuj poprawność wyrównania do typoszeregów. Wprowadź do projektu niezbędne poprawki i powtórz symulacje.

Zadanie 12. Obwód bramki tranzystora

Oblicz *maksymalną* rezystancję opornika bramkowego R_6 gwarantującą, że nie zostanie przekroczony zadany *maksymalny* czas narastania $t_{r(max)}$. Należy oprzeć się na danych zawartych w karcie katalogowej tranzystora oraz na szacunkach warunków pracy tranzystora dokonanych w poprzednich zadaniach. Obliczoną rezystancję wyrównaj do typoszeregu E6.

Wszystkie potrzebne wzory projektowe zostały podane na końcu niniejszego zadania. Są to zależności przybliżone, obowiązujące dla obciążenia rezystancyjnego. W analizowanym układzie odbiornik nie zawiera indukcyjności (oprócz pasożytniczych), zaś prąd w obwodzie mocy nie płynie przed załączeniem tranzystora i przestaje płynąć po jego wyłączeniu; w związku z tym obciążenie ma faktycznie charakter rezystancyjny.

Wskazówki:

- We wzorach projektowych R_G oznacza całkowitą rezystancję w obwodzie bramki. Składa się na nią rezystancja opornika R_6 , rezystancja wewnętrzna bramki tranzystora oraz rezystancja wyjściowa układu U_1 . Uprawnione jest jednak założenie, że dwie ostatnie są znacznie mniejsze od pierwszej, stąd

$$R_G \approx R_6 \quad (7.15)$$

- Parametrem tranzystora wiążącym obwód sterowania (rezystancja bramkowa R_G) z obwodem głównym pod względem czasów przełączania t_r i t_f jest ładunek dostarczany do bramki tranzystora na płaskim odcinku (ang. *plateau* 'płaskowyz') charakterystyki ładunku bramki (ang. *gate charge characteristic*) $Q_G = f(U_{GS})$ – co wynika z zasady pomiaru tej charakterystyki. Powyższy ładunek jest nazywany ładunkiem bramka-dren Q_{GD} (ang. *gate-drain charge*) i jest równy różnicy współrzędnej x (czyli Q_G) między początkiem a końcem wspomnianego odcinka charakterystyki ➤ ćwiczenie 5^A, [1].
- Do odczytu ładunku bramki stosuje się nadal wytyczna dotycząca napięcia U_{DS} w stanie wyłączenia podana w zadaniu 6 (wariant pełny) lub 9 (wariant podstawowy).
- Napięcie $U_{GS(pl)}$ jest poziomem (współrzedną y , czyli U_{GS}) płaskiego odcinka charakterystyki ładunku bramki.
- Jak wynika ze wzoru (7.16), czas narastania t_r jest tym dłuższy, im niższy jest poziom wysoki (załączający tranzystor) $U_{GG(on)}$ napięcia u_g . W związku z tym z punktu widzenia uzyskania zadanego *maksymalnego* czasu narastania, najmniej korzystne warunki wystąpią dla *najmniejszej* wartości $U_{GG(on)}$. Wówczas bowiem najtrudniej będzie zmieścić się poniżej zadanej granicznej wartości $t_{r(max)}$.
- Minimalny poziom wysoki $U_{GG(on)}$ napięcia u_g został oszacowany w zadaniu 6 (wariant pełny) lub w zadaniu 9 (wariant podstawowy).
- Wyrównując rezystancję R_6 do typoszeregu należy pamiętać, że czas t_r rośnie wraz z rezystancją bramkową ➤ ćwiczenie 3^A. Wobec tego, aby nie przekroczyć zadanej maksymalnej wartości t_r , rezystancja R_6 nie może być większa od obliczonej (chyba że nieznacznie).

Korzystając z karty katalogowej stwierdź, czy uzyskanie założonego czasu narastania t_r jest możliwe z wykorzystaniem konkretnego sterownika bramki, jakim jest wyjście OUT układu U_1 . W tym celu należy obliczyć natężenie prądu bramki na odcinku czasu narastania $I_G(t_r)$ i porównać z podaną w karcie katalogowej układu U_1 wydajnością prądową w odniesieniu do prądu wydawanego (ang. *sourced current*), tj. dostarczanego do bramki $I_{OUT(source)max}$. Oblicz również natężenie prądu bramki na odcinku czasu opadania $I_G(t_f)$ i porównaj z wydajnością w odniesieniu do prądu pochłanianego (ang. *sinked current*), tj. odbieranego z bramki $I_{OUT(sink)max}$. Jeżeli występuje taka konieczność, zmodyfikuj projekt kosztem zmniejszenia szybkości przełączania (zwiększenia czasu narastania t_r).

Wskazówki:

- h. W obliczeniach należy użyć ostatecznej, tj. wyrównanej do typoszeregu, wartości R_6 .
- i. Tak jak w przypadku poziomu wysokiego $U_{GG(\text{on})}$, należy założyć, że w stanie niskim na wyjściu układu U_1 nie występuje spadek potencjału. Wobec tego na wyjściu tym występuje potencjał końcówki GND, czyli napięcie wyjściowe $U_{GG(\text{off})} = 0$.
- j. W załączonej karcie katalogowej układu NE555, wydajności prądowej $I_{\text{OUT,max}}$ należy szukać wyjątkowo w ogólnym opisie układu, nie w tabelach.

Dla uzyskanej ostatecznie wartości R_6 oblicz ponownie czas narastania t_r oraz czas opadania t_f .

Wzory projektowe:

$$t_r = \frac{R_G Q_{GD}}{U_{GG(\text{on})} - U_{GS(\text{pl})}} \quad (7.16)$$

$$t_f = \frac{R_G Q_{GD}}{U_{GS(\text{pl})} - U_{GG(\text{off})}} \quad (7.17)$$

$$I_G(t_r) = \frac{U_{GG(\text{on})} - U_{GS(\text{pl})}}{R_G} \quad (7.18)$$

$$I_G(t_f) = -\frac{U_{GS(\text{pl})} - U_{GG(\text{off})}}{R_G} \quad (7.19)$$

7.5. Weryfikacja doboru łącznika półprzewodnikowego

W rzeczywistym procesie projektowym istotne miejsce zajmuje dobór podzespołów (patrz rys. 9, s. 40). W celu skrócenia niniejszego ćwiczenia, w stosunku do elementów półprzewodnikowych (w tym układu scalonego) etap ten został pominięty. Niemniej, jak widać na rys. 9, dobór podzespołów i tworzenie schematu elektrycznego zwykle stanowią pętlę powtarzaną iteracyjnie. Rozwiązania układowe są bowiem wymuszane przez konkretne elementy układu, ale również wybór poszczególnych elementów jest wymuszany przez topologię układu i jego działanie.

W pierwszym przebiegu ścieżki projektowej projektant nie posiada więc całej potrzebnej mu wiedzy. Rozważmy proces projektowy w niniejszym ćwiczeniu:

- zanim nie powstał schemat elektryczny, nie mogły być obliczone parametry opisujące obwód sterowania tranzystora takie jak poziom wysoki napięcia sterującego bramką;
- z tego powodu z kolei nie mogły być wyznaczone czasy przełączania;
- w konsekwencji nie mogła być wyznaczona moc strat dynamicznych;
- nie było więc możliwe stwierdzenie, czy moc strat nie przekroczy wartości dopuszczalnej;
- tym samym nie była możliwa pełna ocena, czy wybrany tranzystor nadaje się do tworzonego układu.

Po dopracowaniu schematu elektrycznego konieczne jest więc wykonanie kolejnej iteracji projektu – cofnięcie się do doboru podzespołów i sprawdzenie, czy nadal pasują one do układu.

W niniejszym ćwiczeniu powyższy etap projektowania został ograniczony do najważniejszych elementów i aspektów:

- 1° weryfikacji warunków pracy układu scalonego U_1 pod kątem:
 - zasilania U_{CC} – w wariantcie pełnym została już dokonana w zadaniach 5 i 6, w wariantcie podstawowym pozostaje do wykonania (zadanie 16),
 - obciążenia I_{OUT} – została już dokonana w zadaniu 12;
- 2° weryfikacji doboru łącznika półprzewodnikowego T_1 w obwodzie wykonawczym przerywacza pod kątem:
 - bezpieczeństwa napięciowego obwodu głównego – zadanie 13,
 - bezpieczeństwa cieplnego obwodu głównego – zadania 14–15,
 - optymalnych warunków pracy obwodu sterowania – w wariantcie pełnym została już dokonana w zadaniach 5 i 6, w wariantcie podstawowym pozostaje do wykonania (zadanie 16).

Zadanie 13. Wytrzymałość napięciowa tranzystora

Stwierdź, czy napięcie znamionowe U_{DS} tranzystora T_1 spełnia inżynierski warunek doboru względem roboczego (tj. występującego w trakcie normalnej pracy układu) napięcia na tranzystorze w stanie blokowania $U_{DS(off)}$ ➤ ćwiczenie 6^A.

Wskazówki:

- a. Ustalając wartość $U_{DS(off)}$ należy wziąć pod uwagę, że zmienia się ona z częstotliwością f_s (patrz przebieg napięcia na łączniku u_{sw} na rys. 11, s. 44).
- b. Jak już wskazano, napięcie na tranzystorze w stanie blokowania (wyłączenia) $U_{DS(off)}$ jest równe napięciu wejściowemu (wyprostowanemu) u_i , a więc zmienia się z częstotliwością f_i .
- c. W celu oceny bezpieczeństwa tranzystora należy w porównaniu użyć największej wartości napięcia $U_{DS(off)}$, a więc amplitudy $U_{i(m)}$ zgodnie z oszacowaniem od góry uzyskanym w zadaniu 2.

Zadanie 14. Moc strat w tranzystorze

Oszacuj maksymalną amplitudę mocy czynnej strat w tranzystorze $P_{D(m, \max)}$. Przez „amplitudę” rozumiemy wartość największą w czasie. Przez „maksymalną” rozumiemy największą wartość tej amplitudy, jaką można osiągnąć przez zmianę wielkości sterującej, tj. współczynnika wypełnienia D . Wynik posłuży do oceny bezpieczeństwa cieplnego tranzystora w zadaniu 15.

Wskazówki ogólne:

- Moc strat p_D jest zmienna w czasie z dwóch powodów: przełączania tranzystora T_1 z częstotliwością f_s (patrz par. 4.1.a) oraz zmienności napięcia zasilającego $u_i = u_a$ z częstotliwością f_i (patrz par. 4.2.b).
- Okres przełączania T_s jest dużo mniejszy od cieplnych stałych czasowych tranzystora i jego obudowy. W związku z tym zamiast mocy chwilowej można rozważać moc średnią P_D (zwaną czynną) za okres przełączania T_s ➤ ćwiczenie 6^A.
- Okres T_i przebiegu u_i jest jednak większy od cieplnych stałych czasowych. W związku z tym skutków cieplnych zmienności mocy strat z częstotliwością f_i nie można rozważać w sposób uśredniony. Należy uwzględnić, że moc czynna P_D – tj. uśredniona za okres T_s – wykazuje zmienność i powtarzalność z okresem T_i , powiązaną z napięciem u_i . „Amplituda” odnosi się więc do tej właśnie zmienności..
- Należy uwzględnić straty statyczne $P_{D(\text{stat})}$ i dynamiczne $P_{D(\text{dyn})}$ ➤ ćwiczenie 3^A. Oba te składniki są zmienne w czasie z okresem T_i .
- Niezbędne wzory podane zostały w instrukcji do ➤ ćwiczenia 3^A.

Wskazówki wspólne:

- Jak wynika ze wzorów, moc czynna strat zależy od wartości napięcia w stanie wyłączenia $U_{DS(\text{off})}$ oraz wartości prądu w stanie załączenia $I_{D(\text{on})}$. Jak wynika z rys. 11 (s. 44), pierwsza z nich jest równa napięciu wejściowemu u_i , zaś druga – prądowi obciążenia i_o .
- Jak wskazano wyżej, nie jest możliwe pominięcie faktu zmienności przebiegów z częstotliwością f_i . Ponieważ oba przebiegi u_i i i_o osiągają swoje amplitudy w tym samym momencie (patrz rys. 15, s. 52), również amplituda mocy czynnej strat P_D wystąpi w tej samej chwili. W celu oszacowania *amplitudy* mocy czynnej $P_{D(m)}$ należy więc użyć *amplitud* przebiegów u_i i i_o , tj. wartości $U_{i(m)}$ i $I_{o(m)}$.
- Należy skorzystać z wartości $U_{i(m)}$ i $I_{o(m)}$ oszacowanych (a nawet przeszacowanych) od góry w zadaniu 2.

Wskazówki – straty statyczne:

- Okres T_s jest dużo krótszy od okresu T_i . Dlatego w ramach jednego okresu T_s wartości u_i i i_o nie zdążą się znacząco zmienić (w przeciwieństwie do rys. 15, na którym dla lepszej widoczności częstotliwość f_s jest niewiele większa od f_i). W związku z tym można uznać, że przez cały czas trwania stanu załączenia prąd i_o ma stałą wartość $I_{o(m)}$.
- Moc czynna strat statycznych w tranzystorze MOSFET rośnie z temperaturą ➤ ćwiczenie 3^A, 6^A, 6^B. Do obliczeń należy więc przyjąć *maksymalną* dopuszczalną temperaturę złącza T_j . Ma to konsekwencje dla odczytu wartości rezystancji w stanie załączenia $R_{DS(\text{on})}$ z karty katalogowej tranzystora ➤ ćwiczenie 3^A.
- Jak wynika ze wzorów, moc czynna strat statycznych jest *maksymalna* dla *maksymalnej* wartości współczynnika wypełnienia. W obliczeniach należy więc użyć wartości $D = D_{\max}$ zgodnie z wynikami symulacji uzyskanymi w zadaniu 11.

Wskazówki – straty dynamiczne:

- l. W przypadku mocy strat dynamicznych należy uwzględnić, że – jak uzasadniono w zadaniu 12 – obciążenie w analizowanym układzie ma charakter rezystancyjny.
- m. Jak wskazano w zadaniu 5 (wariant pełny) i 7 (wariant podstawowy), zmiana wielkości sterującej (współczynnika wypełnienia D) powoduje zmianę napięcia zasilania obwodu sterowania U_{CC} , gdyż zmieniają się spadki potencjału w obwodzie mocy. Jak wskazano w zadaniu 12, powoduje to z kolei zmianę czasu narastania t_r (im mniejsze napięcie, tym dłuższy czas). Fakt ten należy uwzględnić, gdyż moc strat dynamicznych rośnie wraz z czasami przełączania ➤ ćwiczenie 3^A.
- n. Czas narastania t_r i czas opadania t_f dla ostatecznie ustalonej rezystancji bramkowej R_6 zostały obliczone w zadaniu 12. Było to oszacowanie od góry, gdyż przyjęto minimalny poziom wysoki $U_{GG(on)}$ (równy minimalnej wartości U_{CC}). Oszacowanie to nadaje się więc do zastosowania w niniejszym zadaniu.

Zadanie 15. Bezpieczeństwo cieplne tranzystora

Oblicz maksymalną dopuszczalną moc strat $P_{D(max)}$ w tranzystorze T_1 bez zewnętrznego radiatora. Przez porównanie wartości dopuszczalnej (indeks „adm” – ang. *admissible*) z przewidywaną roboczą (indeks „wrk” – ang. *working*) obliczoną w zadaniu 14 stwierdź, czy przyrząd będzie pracował bezpiecznie, jeżeli nie użyje się zewnętrznego radiatora.

Wskazówki:

- a. Niezbędny wzór podany został w instrukcji do ➤ ćwiczenia 6.
- b. Częstotliwość przełączania f_s spełnia warunek (➤ ćwiczenie 6^A) pozwalający na rozważanie mocy czynnej P_D , tj. średniej wyznaczonej za okres T_s , mimo że w rzeczywistości moc wydzielana jest impulsowo.
- c. Obliczenia z użyciem mocy czynnej czyli średniej dają jednak wynik dla temperatury również średniej, a nie maksymalnej, która jest niezbędna dla oceny bezpieczeństwa pracy tranzystora. Należy to odpowiednio uwzględnić ➤ ćwiczenie 6^A.
- d. Docelowy układ byłby zamknięty w podstawce lampy, co utrudnia wymianę ciepła z otoczeniem. Dlatego należy przyjąć, że w warunkach pokojowych temperatura otoczenia tranzystora T_a może osiągnąć 40 °C.
- e. Pozostałe parametry cieplne należy odczytać z karty katalogowej tranzystora ➤ ćwiczenie 6^A.

Zadanie 16 . Warunki pracy obwodu sterowania**

Przez porównanie z odpowiednimi parametrami katalogowymi układu U_1 sprawdź, czy oszacowane napięcie zasilania obwodu sterowania U_{CC} gwarantuje poprawną pracę tego układu.

Wskazówki:

- a. Maksymalne i minimalne napięcie zasilania obwodu sterowania U_{CC} zostało oszacowane w zadaniach 7 i 9.
- b. W karcie katalogowej układu NE555 podana jest zarówno graniczna wartość napięcia zasilania U_{CC} , której przekroczenie może spowodować uszkodzenie układu (ang. *absolute maximum rating*), jak i zalecany zakres napięcia zasilania, dla którego gwarantowana jest jego ciągła poprawna praca (ang. *recommended operating conditions*). Z punktu widzenia projektu istotne jest oczywiście zapewnienie ciągłej poprawnej pracy generatora.

Przez porównanie z odpowiednimi parametrami katalogowymi tranzystora T_1 sprawdź, czy poziom wysoki $U_{GG(on)}$ napięcia sterującego bramką u_g gwarantuje w stosunku do tranzystora T_1 :

- 1° poprawne przełączanie,

Wskazówki:

- Dla poprawnego załączenia tranzystora konieczne jest przekroczenie przez napięcie sterujące u_g (poziom wysoki $U_{GG(on)}$, patrz rys. 15, s. 52) jego napięcia progowego $U_{GS(th)}$.
- Napięcie progowe $U_{GS(th)}$ tranzystora wykazuje rozrzut. W karcie katalogowej podana jest minimalna i maksymalna wartość, której można się spodziewać w przypadku konkretnego egzemplarza tranzystora.
- Do porównania należy wybrać taką wartość $U_{GS(th)}$, aby wynik porównania mówił, czy *każdy* (jakikolwiek) egzemplarz będzie się poprawnie załączał, jeżeli wymuszone zostanie napięcie U_{GS} o *dowolnej* (jakiegokolwiek) wartości $U_{GG(on)}$ z oszacowanego przedziału.
- Zgodnie z założeniem przyjętym w zadaniu 12, poziom niski $U_{GG(off)}$ używany do wyłączenia tranzystora wynosi 0, która to wartość jest na pewno niższa od napięcia progowego. W związku z tym poprawne wyłączenie tranzystora jest zapewnione i nie trzeba tego faktu weryfikować.

- 2° przewodzenie maksymalnego prądu obciążenia przy niskim napięciu wyjściowym, przy pracy w zakresie liniowym,

Wskazówki:

- W celu stwierdzenia, czy przy danym napięciu $U_{GS} = U_{GG(on)}$ tranzystor może przewodzić prąd o danym natężeniu, należy przeanalizować wykres statycznej charakterystyki wyjściowej $I_D = f(U_{DS})$ dla szeregu wartości U_{GS} , podany w karcie katalogowej. ➤ ćwiczenie 5^A
- Należy użyć oszacowania amplitudy $I_{o(m)}$ od góry uzyskanego w zadaniu 2.
- Ocenę, czy napięcie $U_{DS(on)}$ jest niskie, należy przeprowadzić wizualnie. ➤ ćwiczenie 5^A

- 3° bezpieczeństwo bramki.

Wskazówka:

- Karta katalogowa tranzystora podaje maksymalną dopuszczalną wartość napięcia bramka-źródło U_{GS} bezpieczną dla przyrządu.

Wskazówki:

- c. W każdym z porównań należy użyć odpowiedniego – najmniej korzystnego – oszacowania wartości $U_{GG(on)}$. Oszacowanie od góry zostało dokonane w zadaniu 7, od dołu – w zadaniu 9.
- d. Parametry i charakterystyki tranzystora zależą od temperatury. Tranzystor T_1 powinien poprawnie spełniać rolę łącznika w każdych warunkach – zarówno na początku pracy układu (temperatura pokojowa) jak i po nagraniu (kiedy temperatura może zbliżyć się do maksymalnej dopuszczalnej).

8. Zasady wykonywania ćwiczenia

1. Ćwiczenie można wykonać w wariantcie pełnym (kompletnym, lecz bardziej pracochłonnym) lub podstawowym (ograniczonym, ale krótszym w realizacji). Wybór wariantu podstawowego nie wpływa ujemnie na ocenę ćwiczenia. Można zmienić swój wybór w trakcie wykonywania ćwiczenia.

Jako dodatkowa opcja, możliwe jest wykonanie projektu elektronicznego w wariantcie podstawowym, natomiast projektu płytki i montażu w wariantcie pełnym. Dostępność elementów dla zespołów, które wybiorą tę opcję, nie jest gwarantowana.

Oznaczenia zadań przyjęte w instrukcji są następujące:

- jedna gwiazdka (*) – zadanie dotyczy wyłącznie wariantu pełnego,
 - dwie gwiazdki (**) – zadanie dotyczy wyłącznie wariantu podstawowego,
 - bez gwiazdek – zadanie dotyczy obu wariantów.
2. Każdy zespół wykonuje projekt dla własnego zestawu parametrów przekazanego przez prowadzącego.
 3. Projekt należy wykonywać samodzielnie zgodnie z harmonogramem ogólnym podanym na stronie tytułowej niniejszej instrukcji oraz szczegółowym przekazanym przez prowadzącego. Zespół powinien rozpocząć projektowanie zgodnie z harmonogramem, przewidując możliwość wystąpienia problemów i konieczność konsultacji z prowadzącym. Konsultacje są możliwe na godzinach przyjęć oraz – w miarę możliwości – po każdych zajęciach i w innych terminach uzgodnionych z prowadzącym.
 4. Wykonanie kolejnych zadań należy dokumentować sprawozdaniem – w postaci wypełnionego jednolitego formularza – oraz wskazanymi w nim załącznikami. Sprawozdanie, w odpowiednim stadium zaawansowania i z odpowiednimi załącznikami, powinno być przedstawione:
 - a) w celu zatwierdzenia projektu płytki – patrz harmonogram (strona tytułowa),
 - b) w celu zatwierdzenia projektu elektronicznego – patrz harmonogram,
 - c) w celu ostatecznego zaliczenia ćwiczenia – z chwilą ukończenia wykonywania ćwiczenia (pomiarów) lub w dowolnym późniejszym momencie.
 5. Zasady dotyczące postaci obwodu drukowanego podano na początku par. 6.3.

6. Elementy niezbędne do konstrukcji układów (w tym uniwersalna płytką drukowaną) mogą być wypożyczone przez prowadzącego po wpłacie kaucji w wysokości średniego kosztu elementów zgodnie z bieżącymi cenami. Zwrot kaucji następuje przy zwrocie wszystkich pobranych elementów wylutowanych z płytki, w stanie działającym i umożliwiającym ponowne wykorzystanie, tj. m.in. o minimalnej długości wyprowadzeń 10 mm (dotyczy wyłącznie elementów o skraccalnych wyprowadzeniach; w pojedynczych przypadkach dopuszczalne 5 mm). Niezwrócenie elementów nie pociąga za sobą żadnych konsekwencji oprócz braku możliwości odebrania kaucji.

Elementy są wydawane w oparciu o listę na odpowiednim formularzu. Najpierw reprezentant zespołu podpisuje formularz po otrzymaniu pierwszej partii elementów – jednakowych dla wszystkich. Następnie zespół uzupełnia szare pola w oparciu o wyniki zatwierdzonego projektu elektronicznego, odbiera pozostałe elementy i jego reprezentant podpisuje formularz po raz drugi w odpowiednim miejscu.

Możliwe jest również korzystanie z samodzielnie zakupionych elementów.

7. Katedra zapewnia sprzęt i materiały do lutowania i testowania układu.
Możliwe jest również korzystanie z własnych narzędzi, sprzętu i materiałów po zgłoszeniu tego faktu prowadzącemu na początku każdego zajęcia.
8. Lutowanie musi odbywać się w laboratorium, w godzinach planowych zajęć lub w dodatkowych terminach wyznaczonych przez prowadzących.

9. Oczekiwana zawartość sprawozdania

Sprawozdanie powinno zostać złożone w formie papierowej na ręcznie wypełnionym formularzu dostępnym na stronie internetowej przedmiotu. Sprawozdanie powinno zawierać wyniki uzyskane po wykonaniu zadań opisanych w rozdziałach 6 i 7, zgodnie z kolejnymi polami formularza. Do wypełnionego formularza należy dołączyć wskazane w nim załączniki w formie papierowej.

10. Wymagana wiedza

10.1. Przed przystąpieniem do wykonywania ćwiczenia

Należy zapoznać się z wiadomościami podanymi w niniejszej instrukcji. Znajomość tego materiału nie będzie sprawdzana. Natomiast brak orientacji w wykonywanych czynnościach może spowodować problemy z wykonaniem ćwiczenia oraz wyciągnięcie konsekwencji przewidzianych w regulaminie zajęć.

10.2. Kolokwium

Nie dotyczy.

11. Literatura

- [1] Napieralski A., Napieralska M.: *Polowe półprzewodnikowe przyrządy dużej mocy*. Warszawa: Wydawnictwa Naukowo-Techniczne, 1995.
- [2] Nowak M., Barlik R.: *Poradnik inżyniera energoelektronika*. Warszawa: Wydawnictwa Naukowo-Techniczne, 1998.