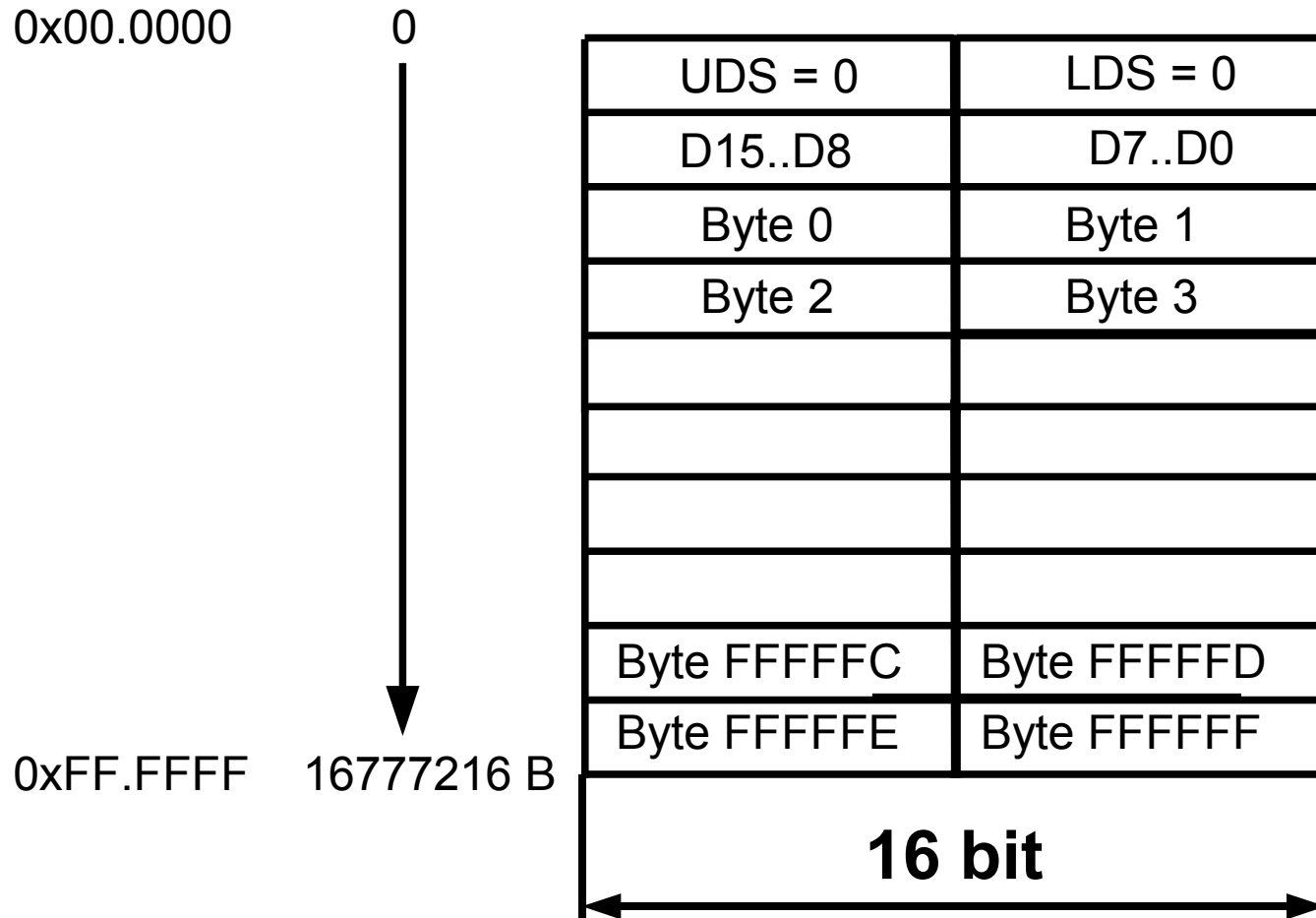


Zakres przedmiotu

1. Wstęp do systemów mikroprocesorowych.
2. Współpraca procesora z pamięcią. Pamięci półprzewodnikowe.

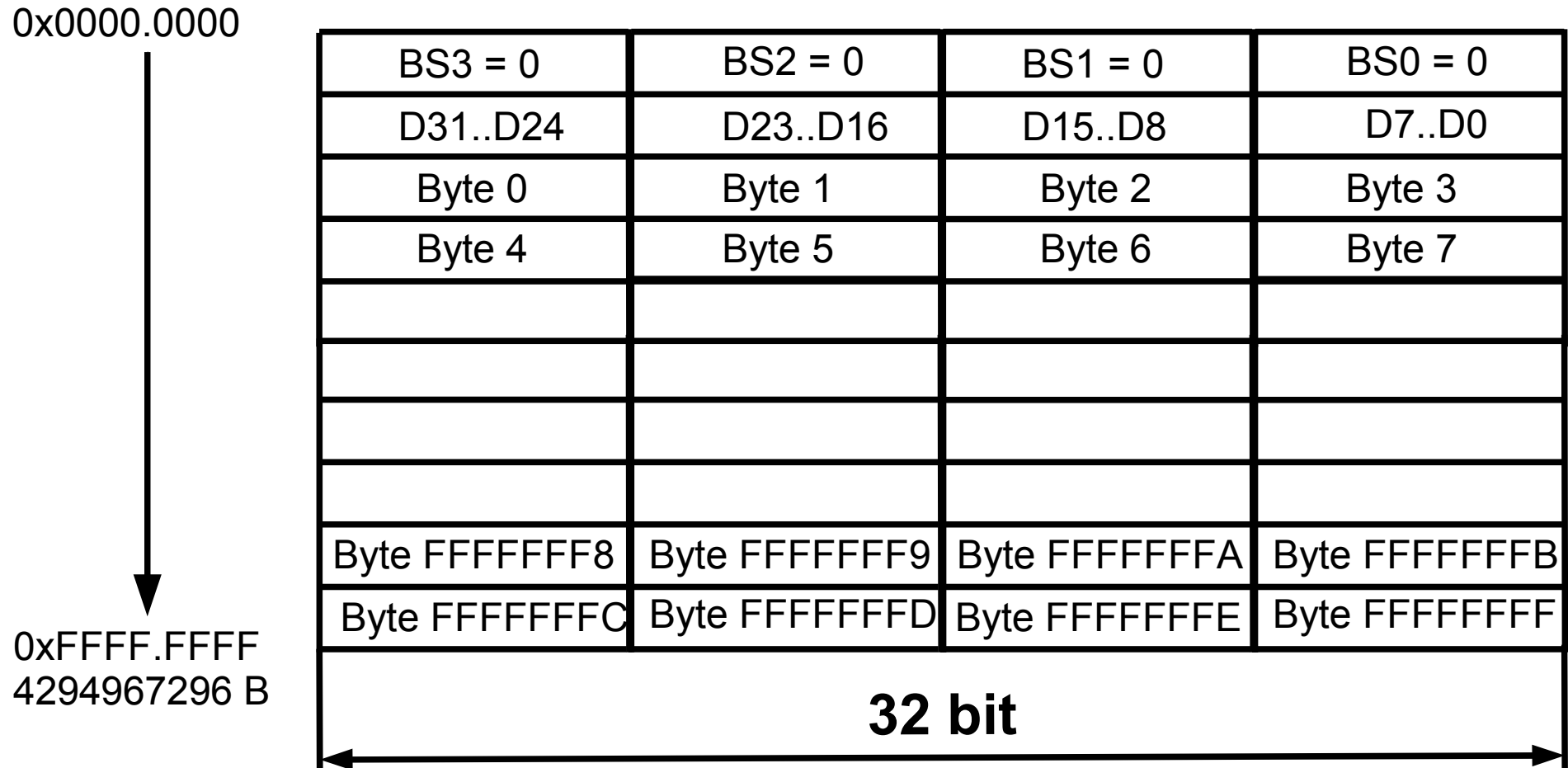
Układy dekodерów adresowych

Przestrzeń adresowa procesora 68k



$2^{24} = 8 \text{ M words} = 16 \text{ M bytes}$

Przestrzeń adresowa procesora ColdFire

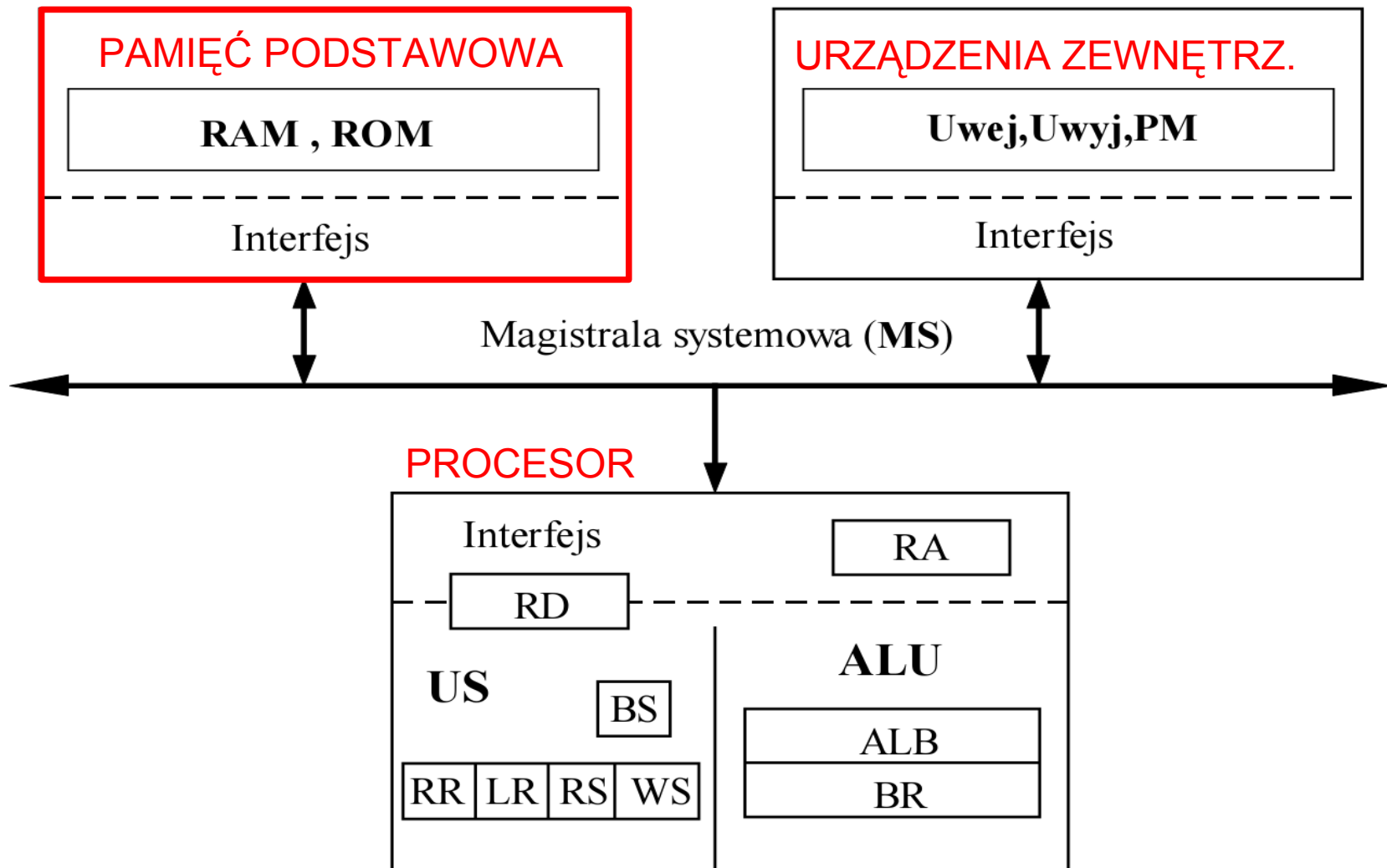


$2^{32} = 2 \text{ G words} = 4 \text{ G bytes}$

Architektura systemu komputerowego

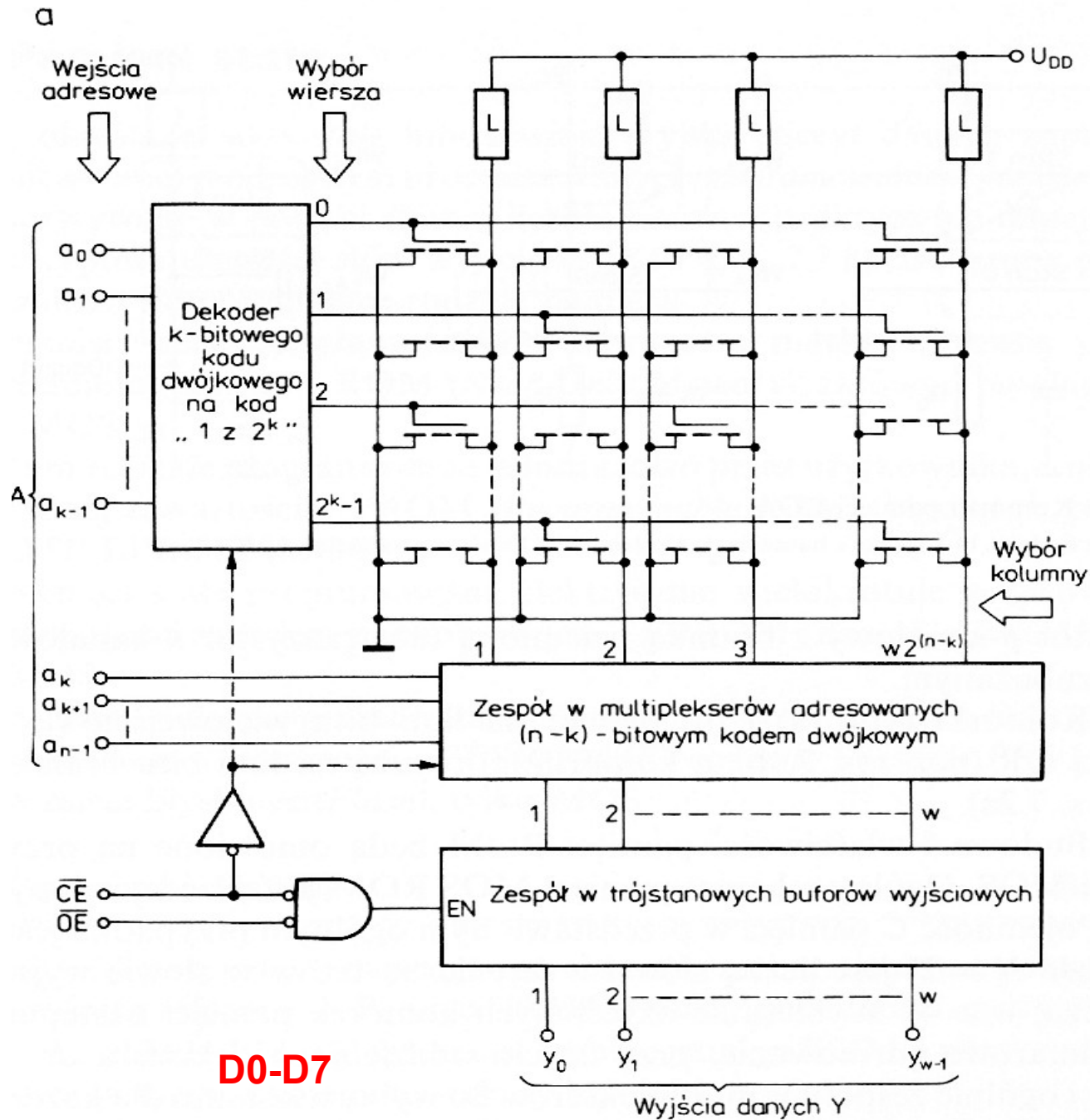
Architektura polega na ścisłym podziale komputera na trzy podstawowe części:

- ➔ procesor,
- ➔ pamięć (zawierająca dane oraz program),
- ➔ urządzenia wejścia/wyjścia (I/O).

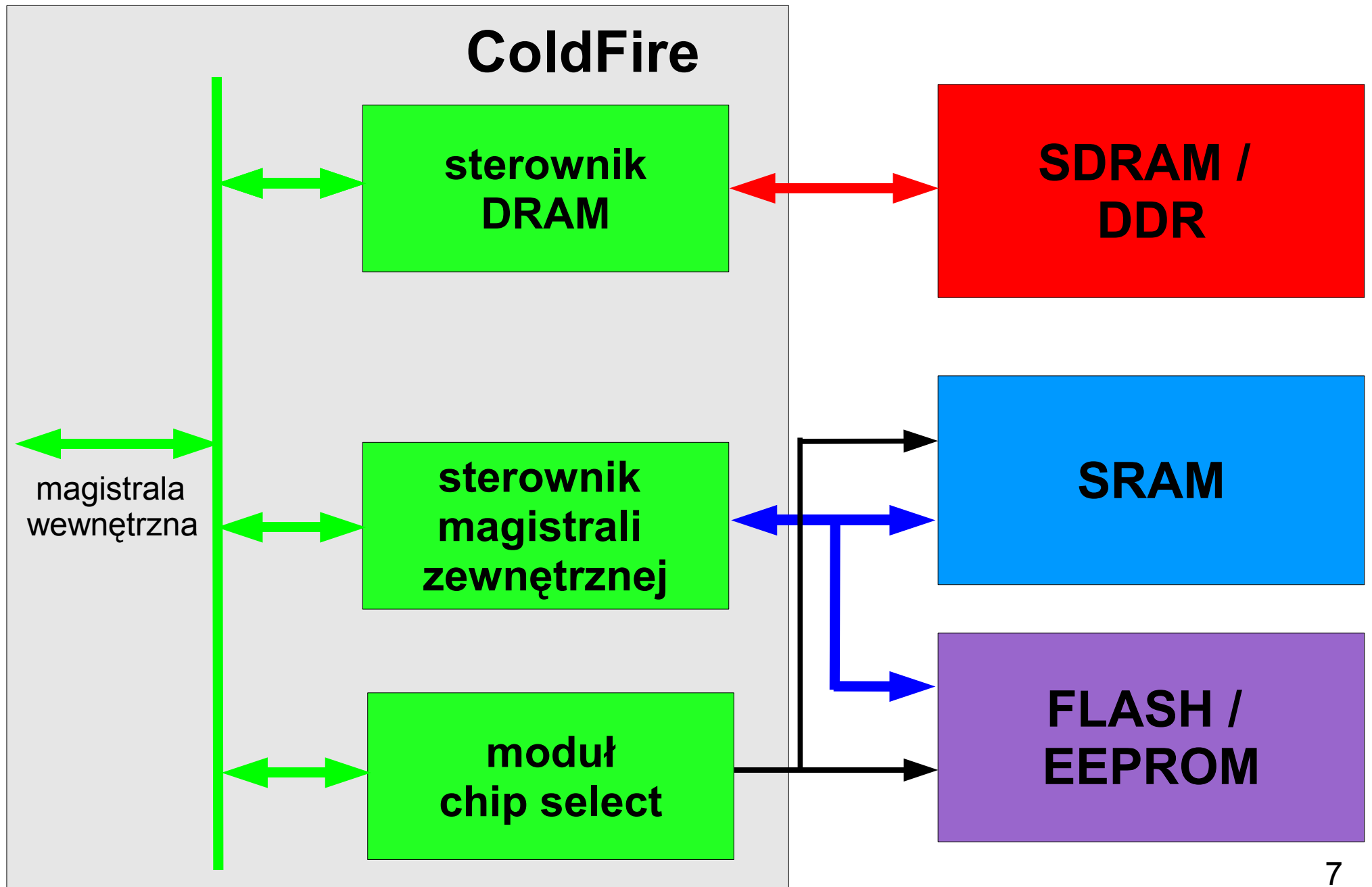


Pamięć stała

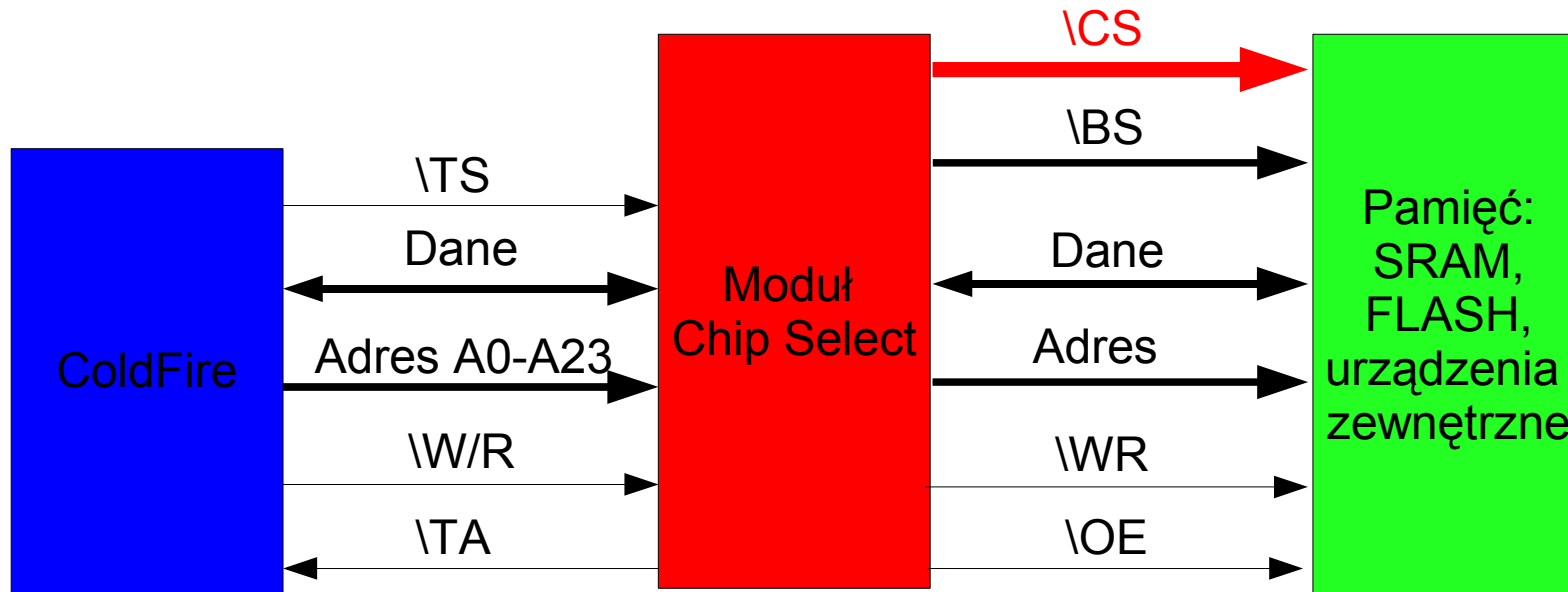
A0-A19 - 1MB



Współpraca procesora z pamięcią zewnętrzną



Moduł sterujący pamięcią procesora Motorola ColdFire



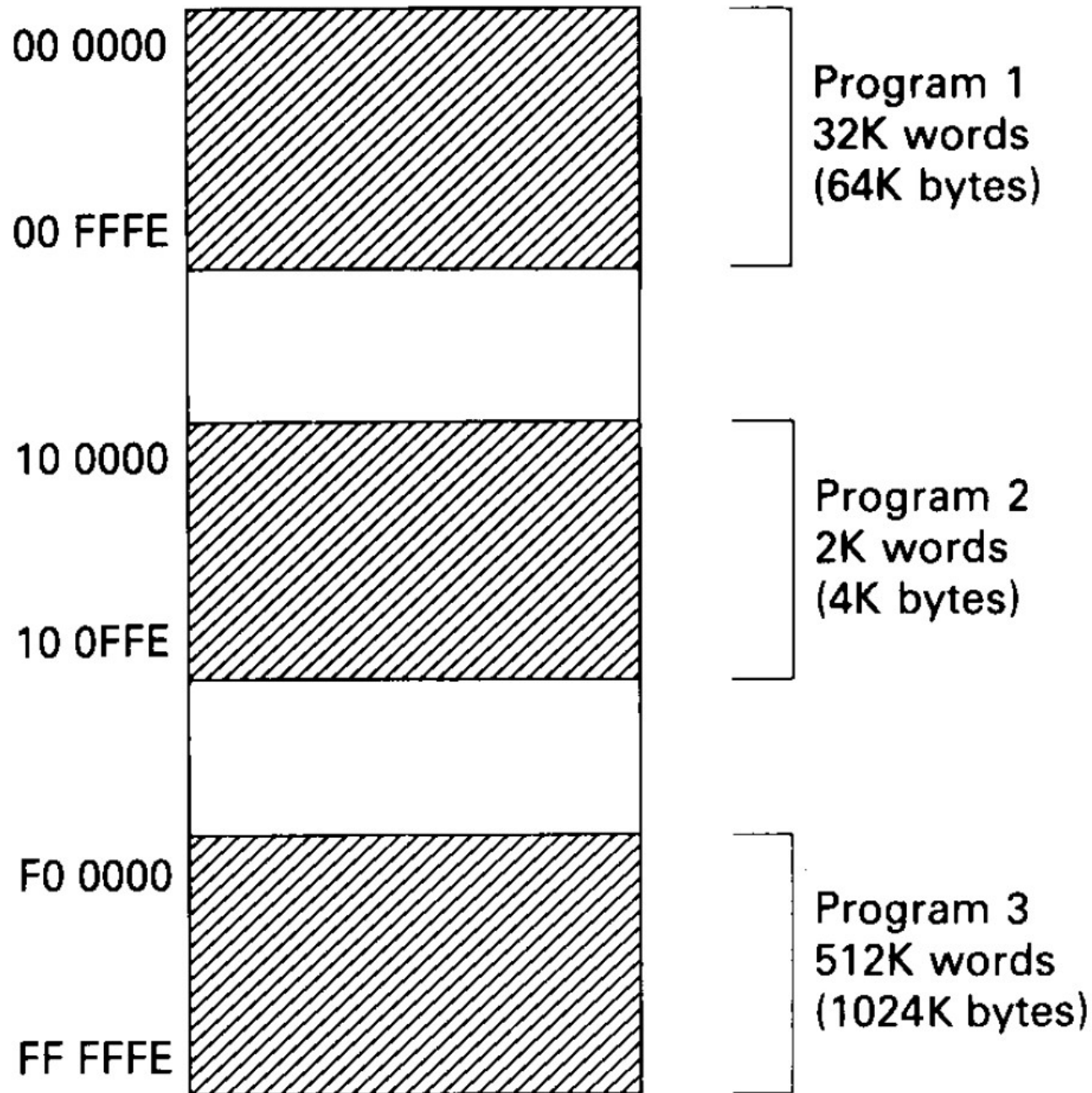
\TA – Transfer Acknowledge, potwierdzenie transmisji

\TS – Transfer Strobe, ważne dane oraz adresy na magistralach

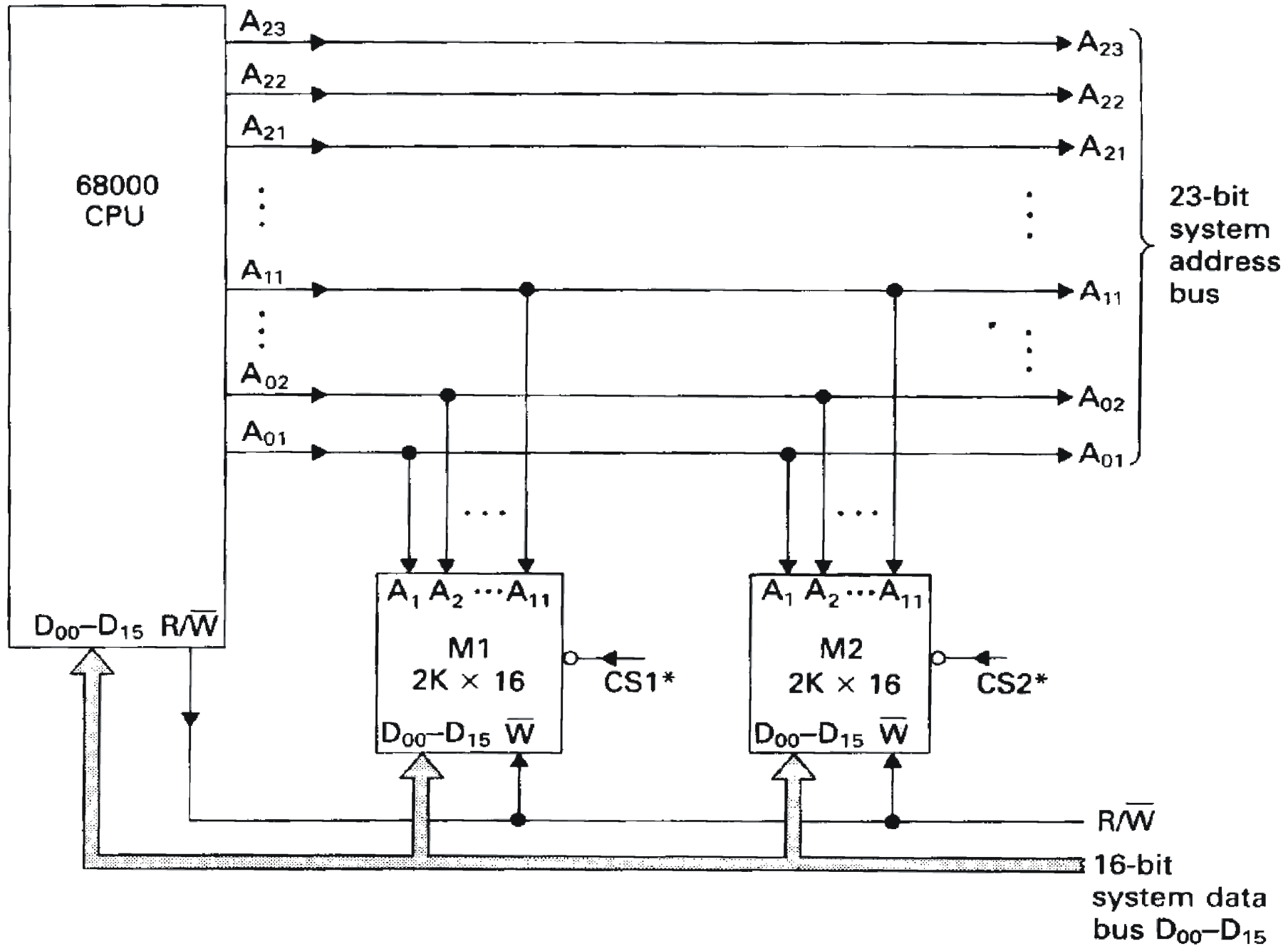
\TIP – Transfer In Progres, utrzymywany w stanie niskim do zakończenia transmisji

\TEA – Transfer Error, wejście sygnalizacji błędu zewnętrznego

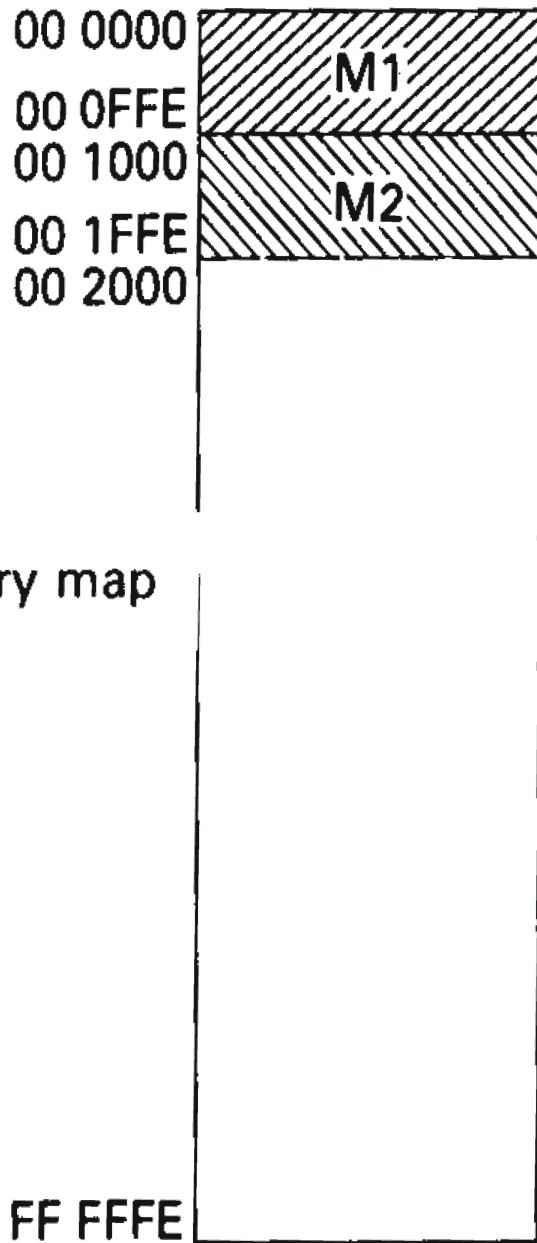
Przykładowa mapa pamięci



Przykład 1

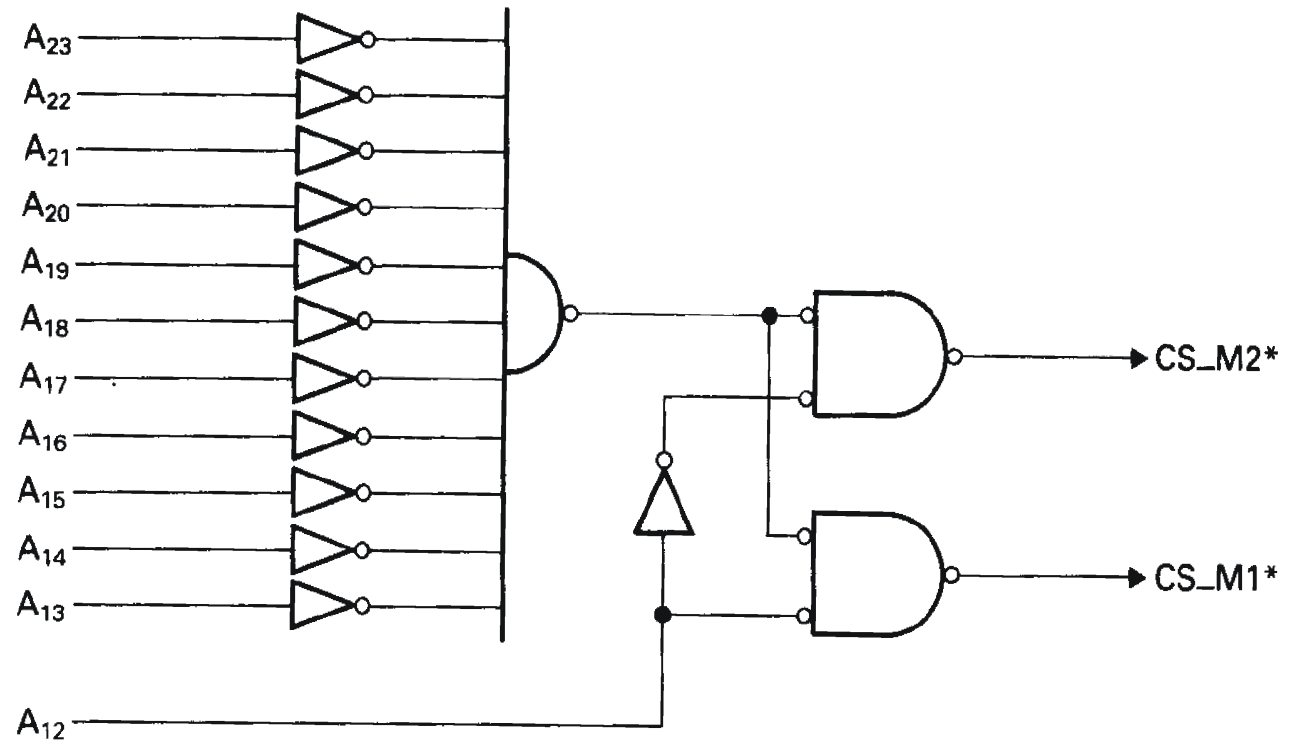


Pełny dekodery adresowy – przykład 1



M1: 0x0000-0x0FFE $2^{12} = 4 \text{ kB}$

M2: 0x1000-0x1FFE $2^{12} = 4 \text{ kB}$



A possible address decoder for the above memory map

Przykład 2

• 10KW ROM

• 2KW ROM1

• 8KW ROM2

• 2KW RAM

• 2W PERI1

• 2W PERI2

\$00 0000-00 0fff

\$00 4000-00 7fff

\$00 1000-00 1fff

\$00 8000-00 8003

\$00 8004-00 8007

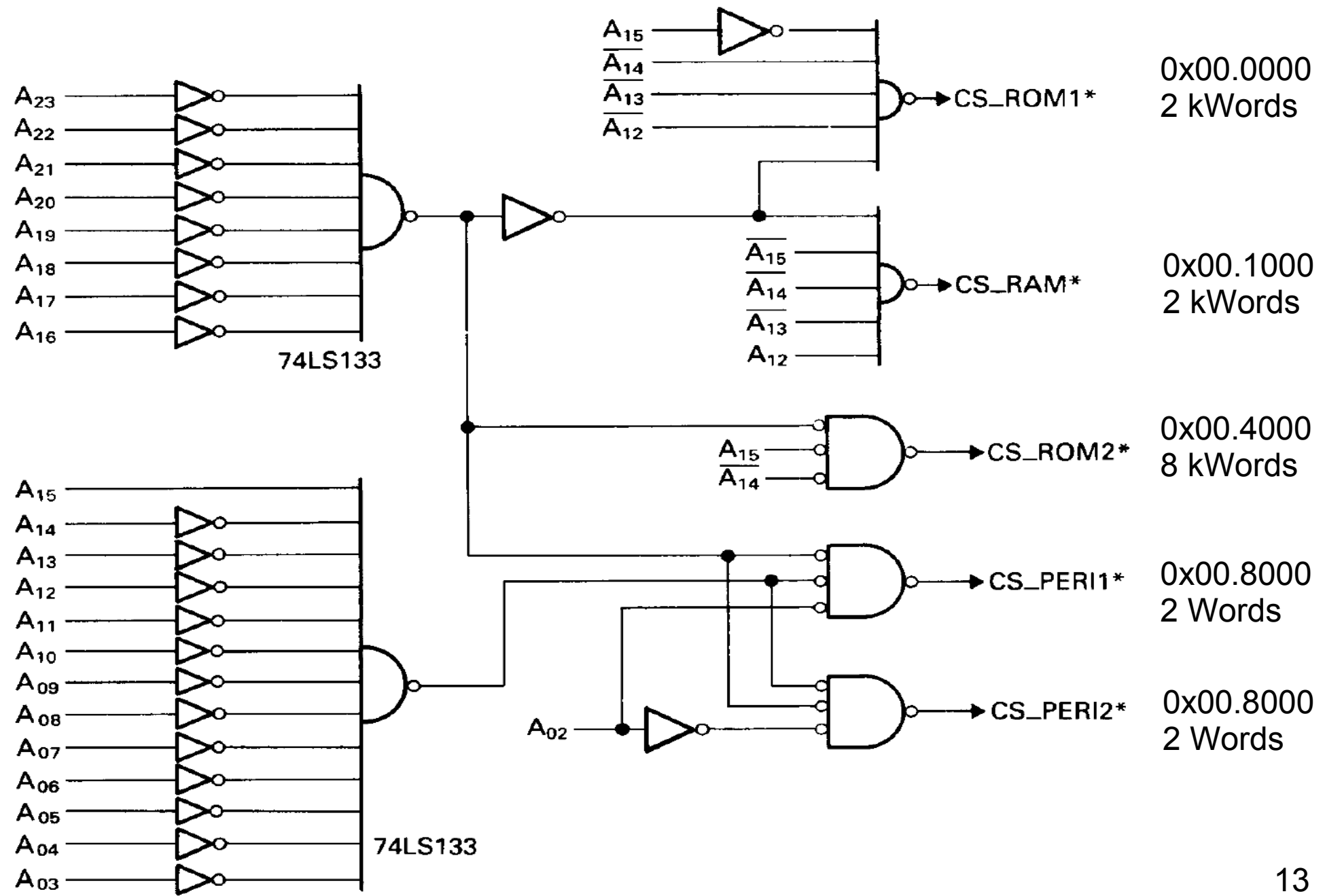
ROM1
RAM
wolne
ROM2
PERI1
PERI2
wolne

00 0000
00 1000
00 2000
00 4000
00 8000
00 8004
00 8008

Address decoding table illustrating full address decoding

DEVICE	ADDRESS LINE																			
	23	22	21	20	...	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01
ROM1	0	0	0	0	...	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x
RAM	0	0	0	0	...	0	0	0	1	x	x	x	x	x	x	x	x	x	x	x
ROM2	0	0	0	0	...	0	1	x	x	x	x	x	x	x	x	x	x	x	x	x
PERI1	0	0	0	0	...	1	0	0	0	0	0	0	0	0	0	0	0	0	0	x
PERI2	0	0	0	0	...	1	0	0	0	0	0	0	0	0	0	0	0	0	1	x

Pełny dekodery adresowy - przykład 2



Zaliczenie 2, termin poprawkowy

Termin zaliczenia:

(cz. 2: pamięci, dek. adresowe)

10.06.2008

godz. 14.15-15.15

Sala E1

Termin poprawkowy:

(cz. 1 i cz. 2)

16.06.2008

godz. 15.00-16.00

Sala E2

(informacja na stronie:

<http://neo.dmcs.p.lodz.pl/tm/index.html>)

Praca domowa

1. Niepełny dekodery adresowy:

RAM_CS: 0x00.0000-0x00.1fff

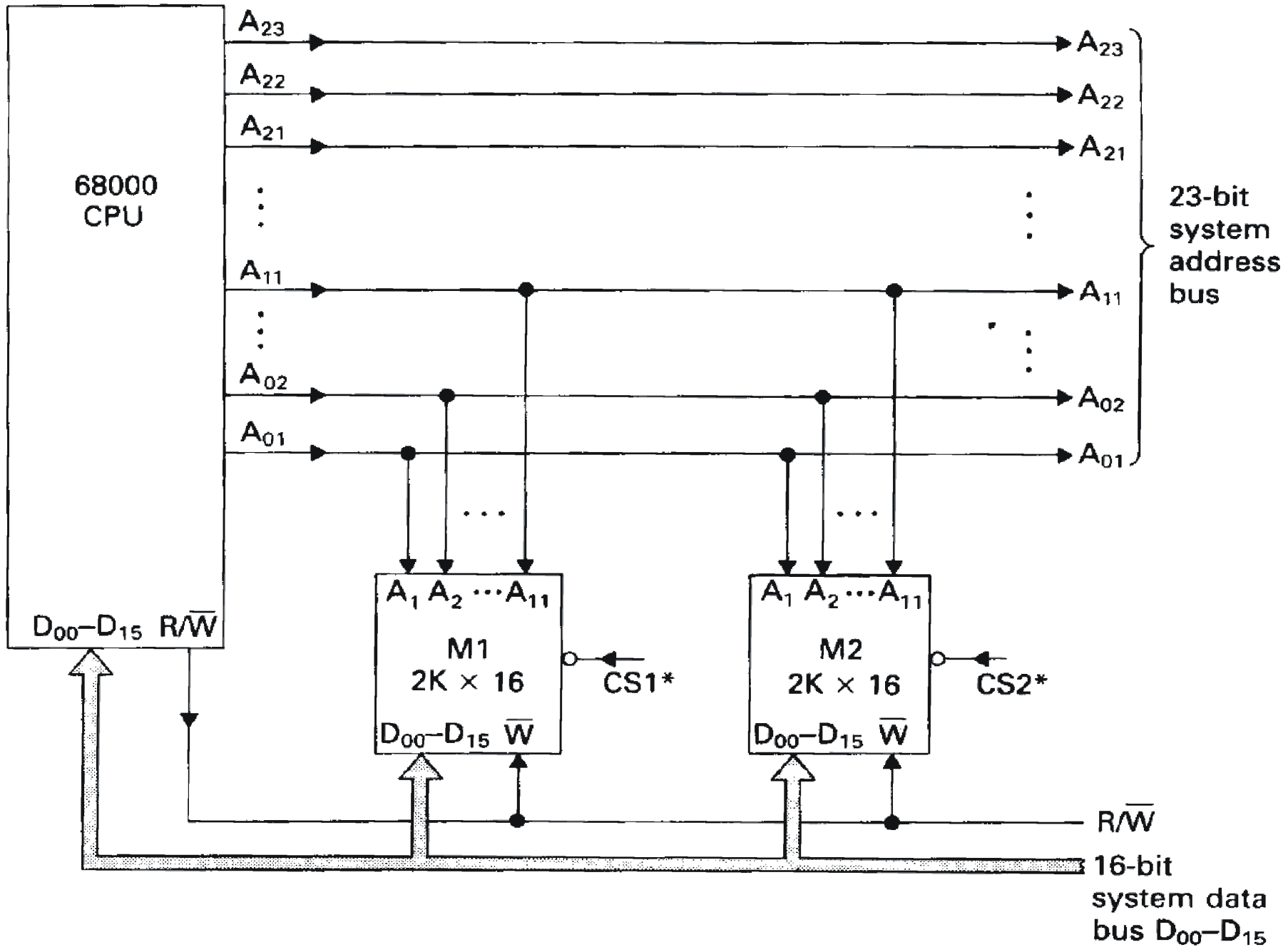
ROM_CS: 0x80.0000-0x00.ffff

2. Pełny dekodery adresowy:

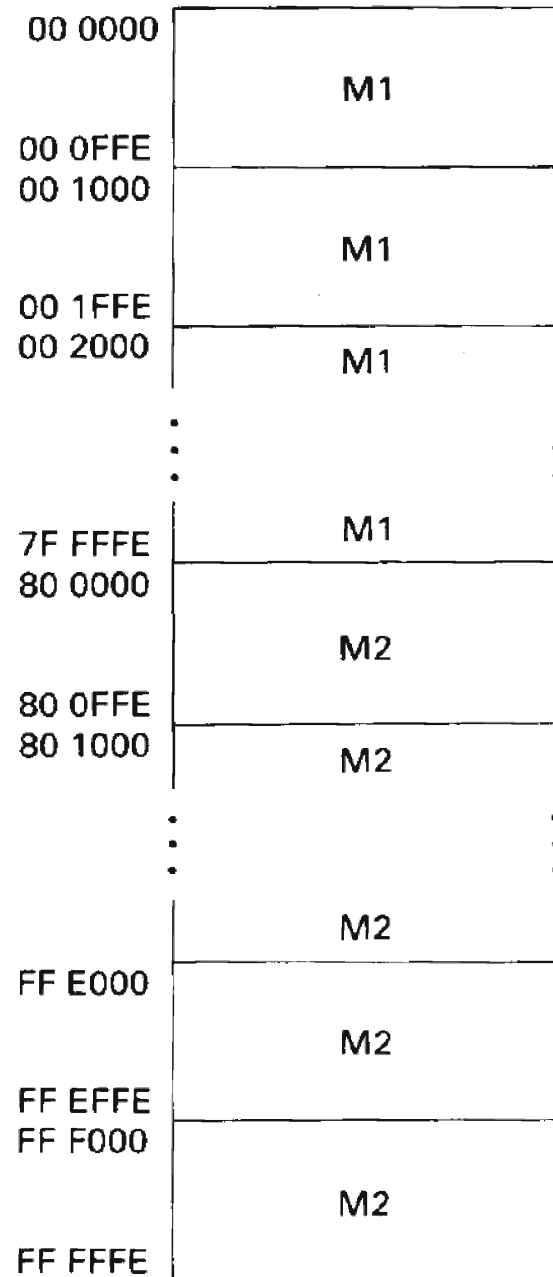
RAM_CS: 0x00.0000-0x00.FFFF

ROM_CS: 0x01.0000-0x01.FFFF

Przykład 3



Niepełny dekodery adresowy - przykład 3



M1: 0x00.0000-0x00.0FFE $2^{12} = 4 \text{ kB}$

M2: 0x00.1000-0x00.1FFE $2^{12} = 4 \text{ kB}$

M1 is repeated 2,048 times in the memory space 00 000 to 7F FFFE

M1: 0x00.0000-0x7F.FFFE $2^{12} = 4 \text{ kB}$

M2: 0x80.0000-0xFF.FFFE $2^{12} = 4 \text{ kB}$

M2 is repeated 2,048 times in the memory space 80 000 to FF FFFE

Niepełny dekodery adresowy – przykład 3



Niepełny dekodery adresowy - przykład 3

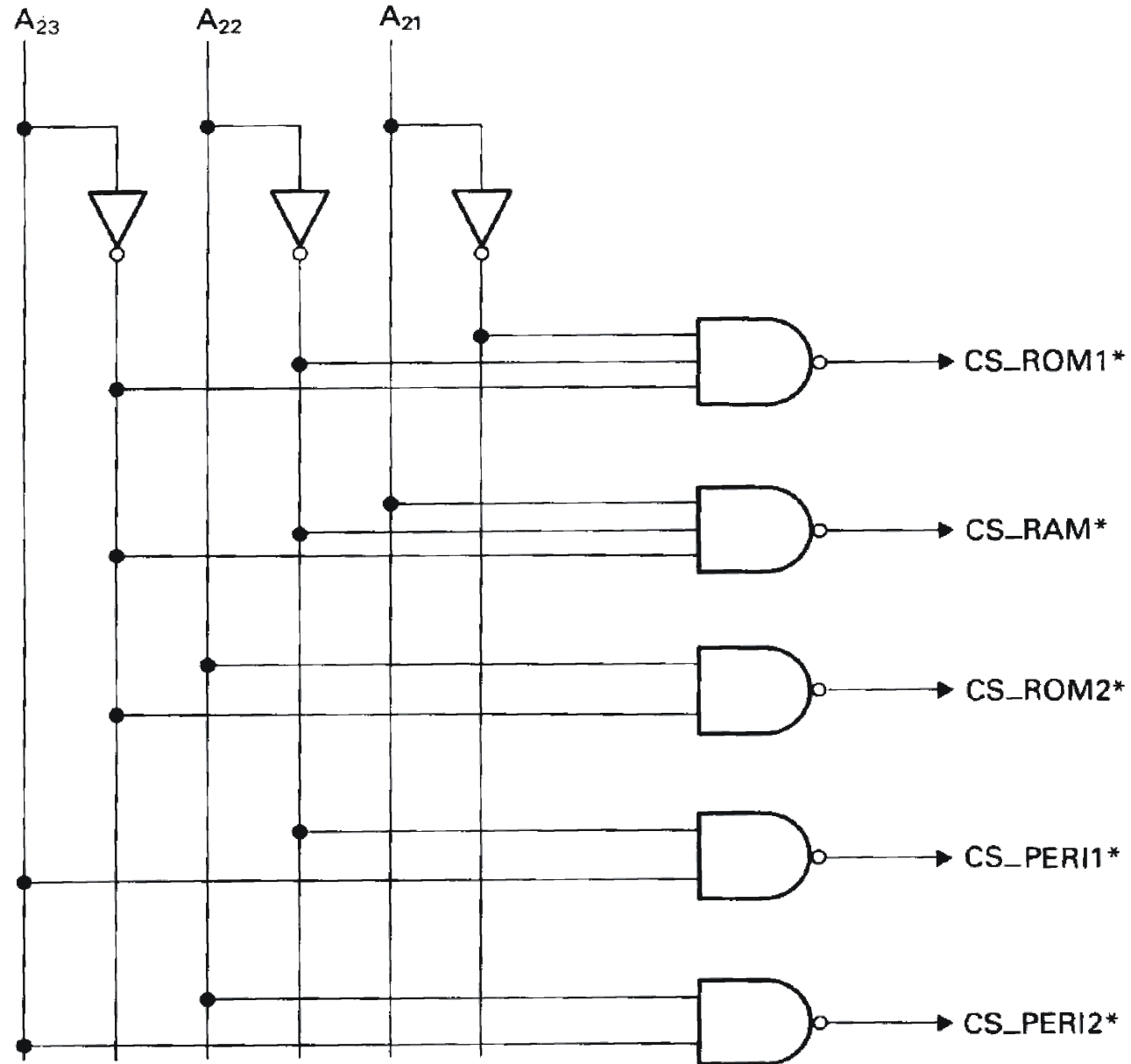
DEVICE	ADDRESS LINE																			
	23	22	21	20	...	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01
ROM1	0	0	0							x	x	x	x	x	x	x	x	x	x	x
RAM	0	0	1							x	x	x	x	x	x	x	x	x	x	x
ROM2	0	1						x	x	x	x	x	x	x	x	x	x	x	x	x
PERI1	1	0																		
PERI2	1	1																		

Improved partial address decoding scheme

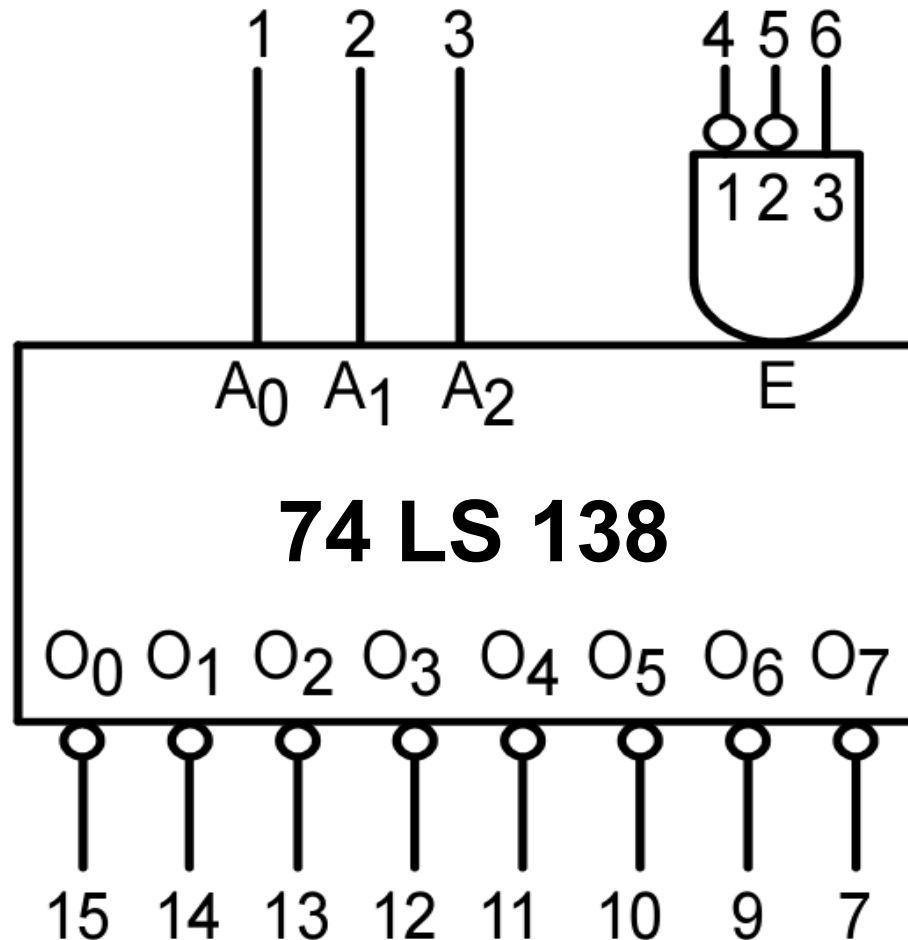
- 10KW ROM
 - 2KW ROM1 \$00 0000-00 0fff
 - 8KW ROM2 \$40 0000-40 3fff
- 2KW RAM \$20 0000-20 0fff
- 2W PERI1 \$80 0000-80 0003
- 2W PERI2 \$c0 0000-c0 0003

DEVICE	A ₂₃	A ₂₂	A ₂₁	A ₂₀
ROM1	0	0	0	0
RAM	0	0	0	1
ROM2	0	0	1	
PERI1	0	1	0	
PERI2	0	1	1	
SPACE	1			

Niepełny dekodery adresowy - przykład 4



Dekoder/demultiplekser 3 => 8 (1)



Dekoder/demultiplekser 3 => 8 (2)

TRUTH TABLE

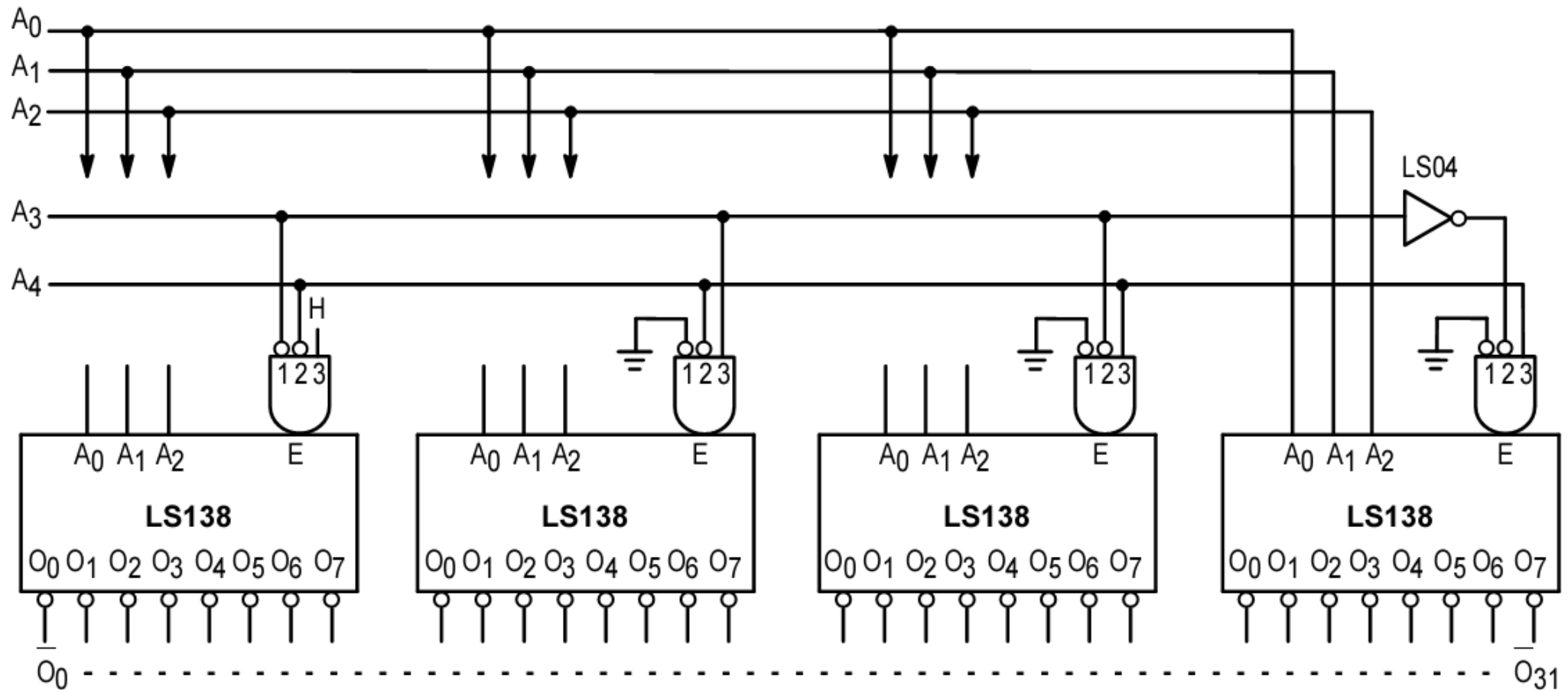
INPUTS						OUTPUTS							
E1	E2	E3	A0	A1	A2	O0	O1	O2	O3	O4	O5	O6	O7
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH Voltage Level

L = LOW Voltage Level

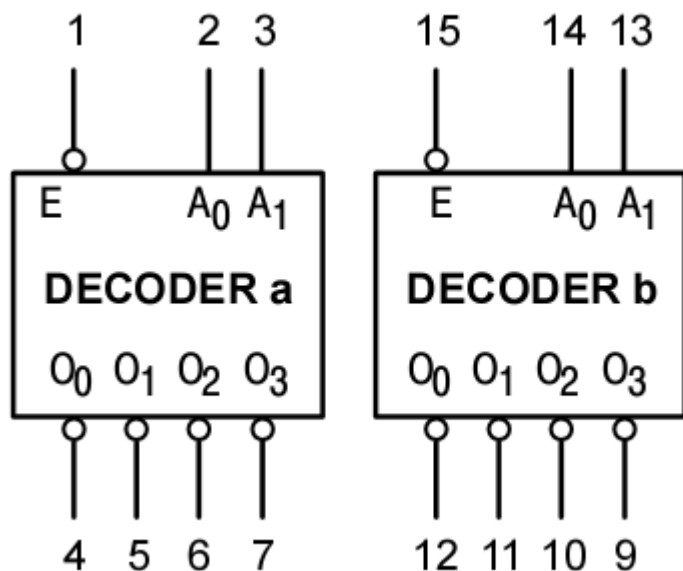
X = Don't Care

Dekoder 5 na 32



Podwójny dekodler 2 na 4

74 LS 139



TRUTH TABLE

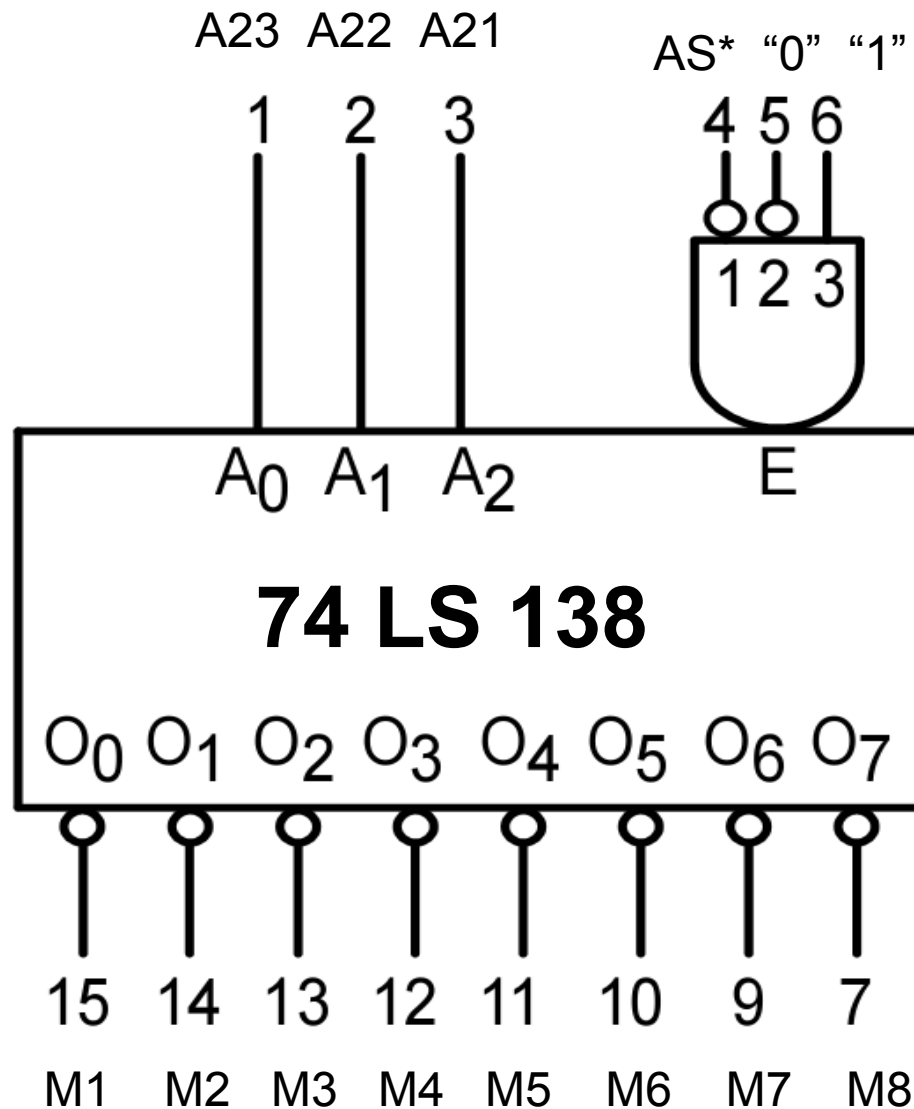
INPUTS			OUTPUTS			
E	A ₀	A ₁	O ₀	O ₁	O ₂	O ₃
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	H	L	H	L	H	H
L	L	H	H	H	L	H
L	H	H	H	H	H	L

H = HIGH Voltage Level

L = LOW Voltage Level

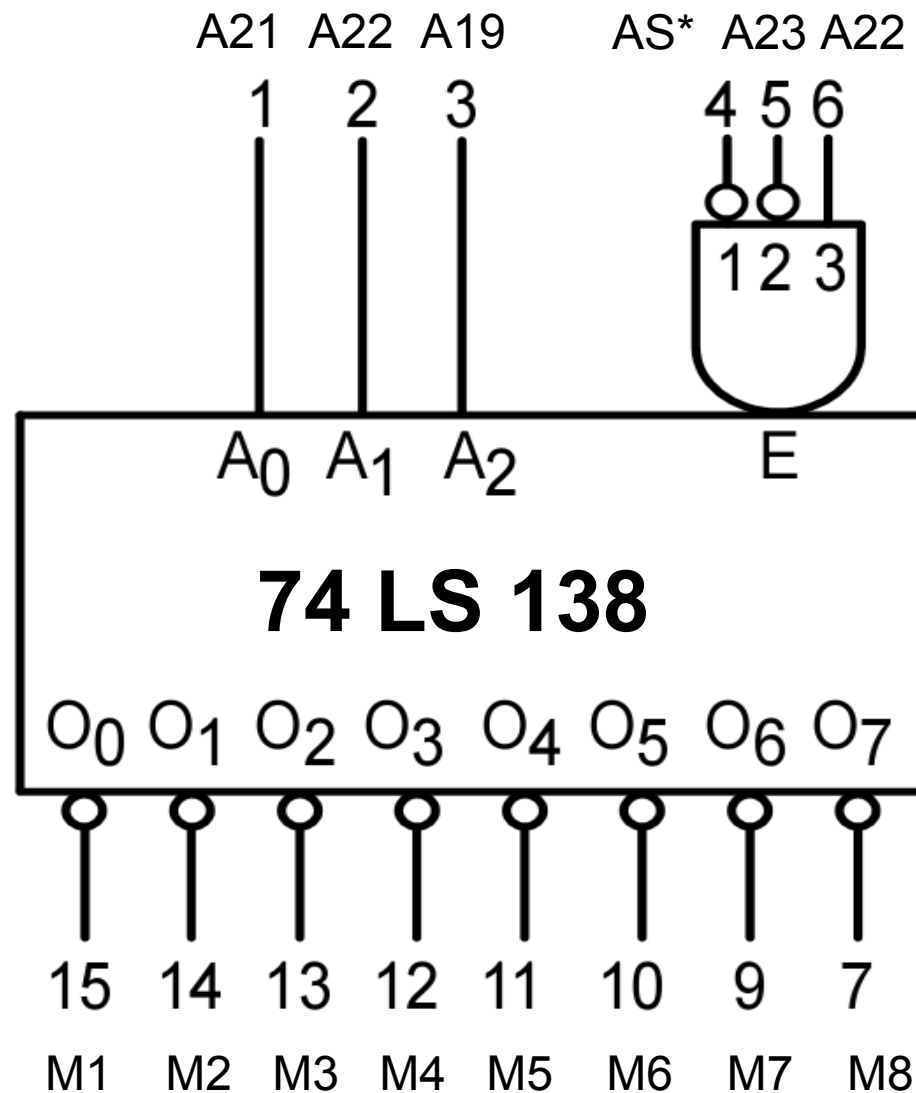
X = Don't Care

Niepełny dekodery adresowy 1Mw



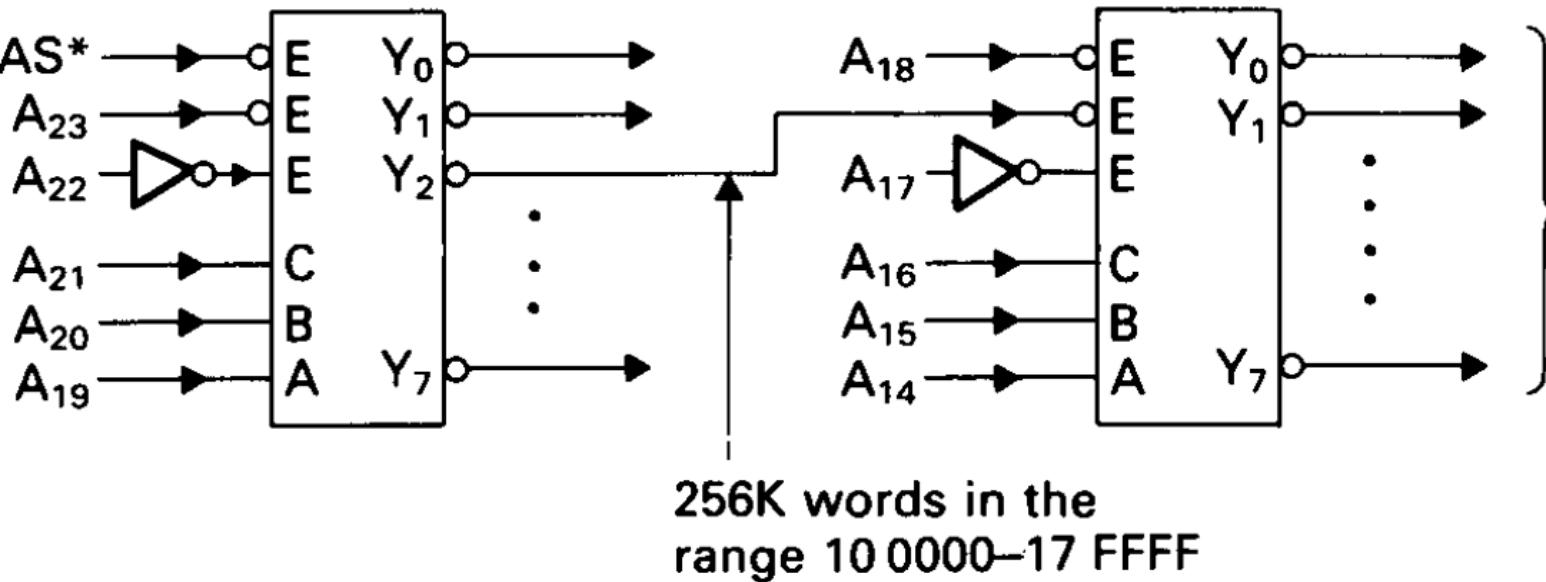
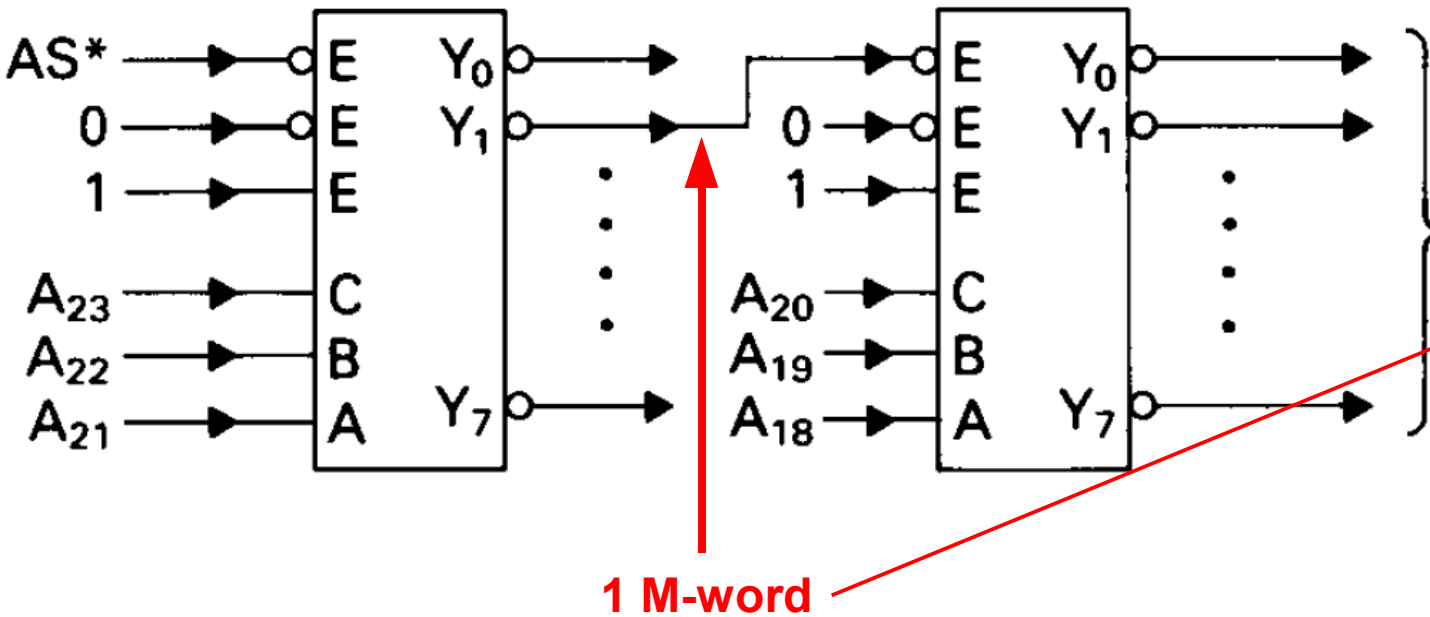
**8 x 1M słów w przestrzeni adresowej
0x00.0000-0xFF.FFFF**

Niepełny dekodery adresowy 256 kw

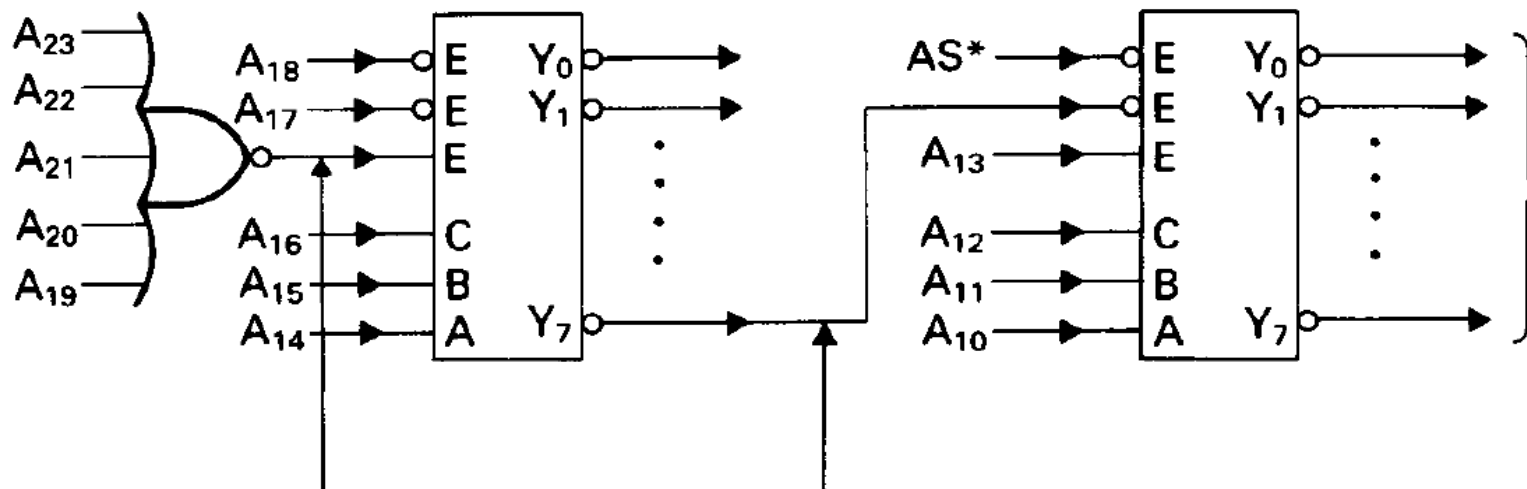


**8 x 256 k słów w przestrzeni adresowej
0x40.0000-0x7F.FFFF (2 Mw)**

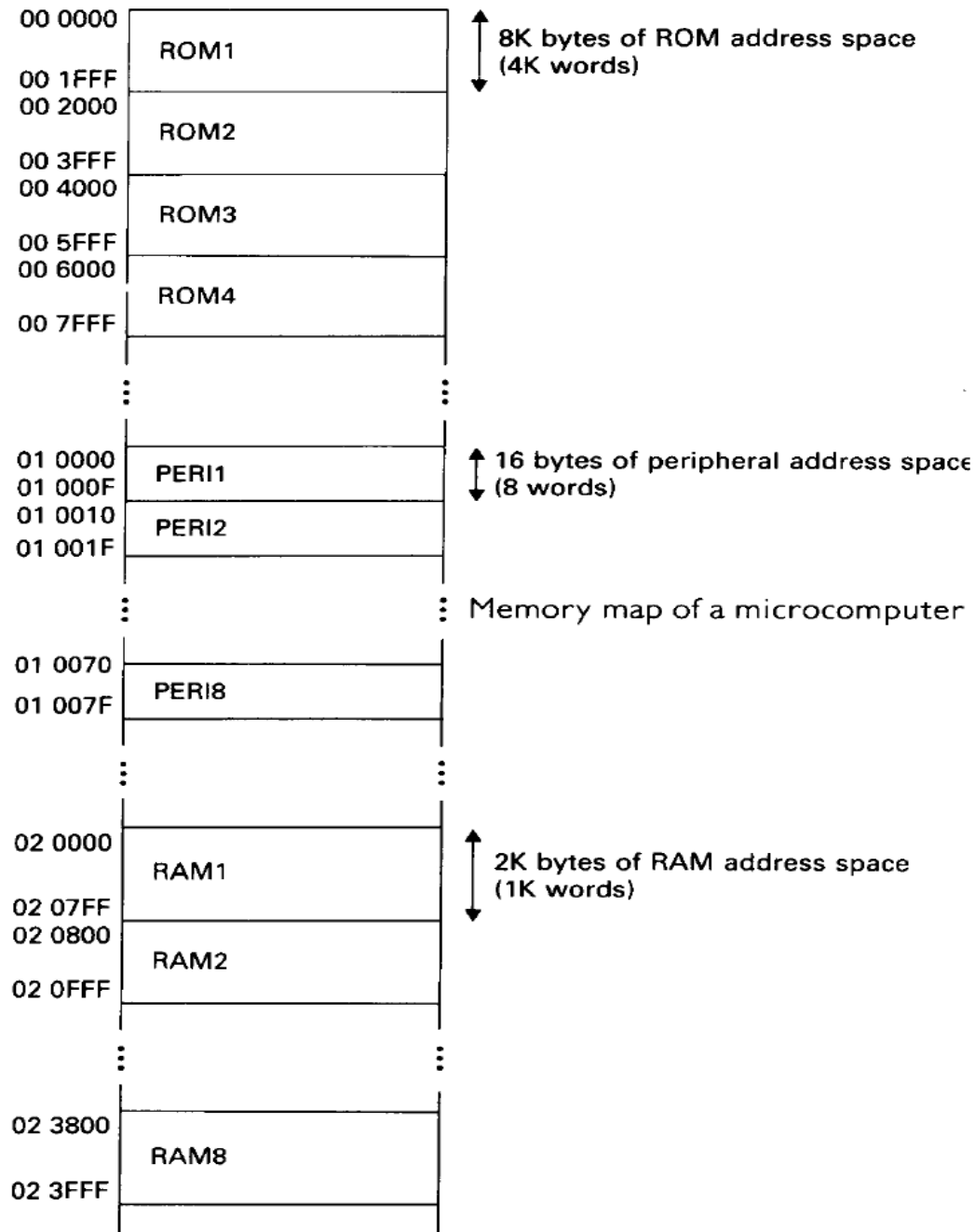
Niepełny dekodery adresowy, cd...



Niepełny dekodery adresowy, cd...



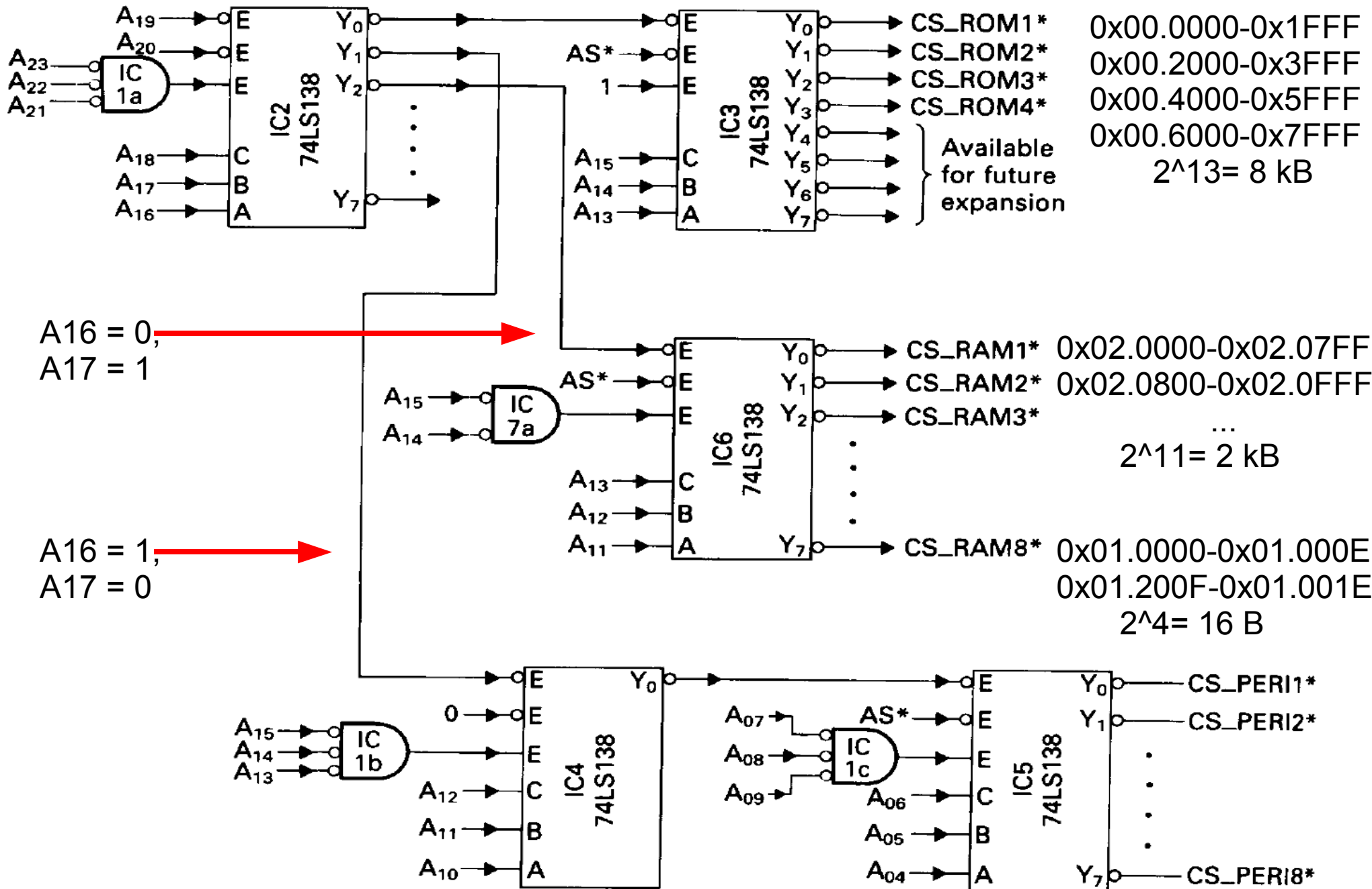
Pełny dekodery adresowy – przykład 4



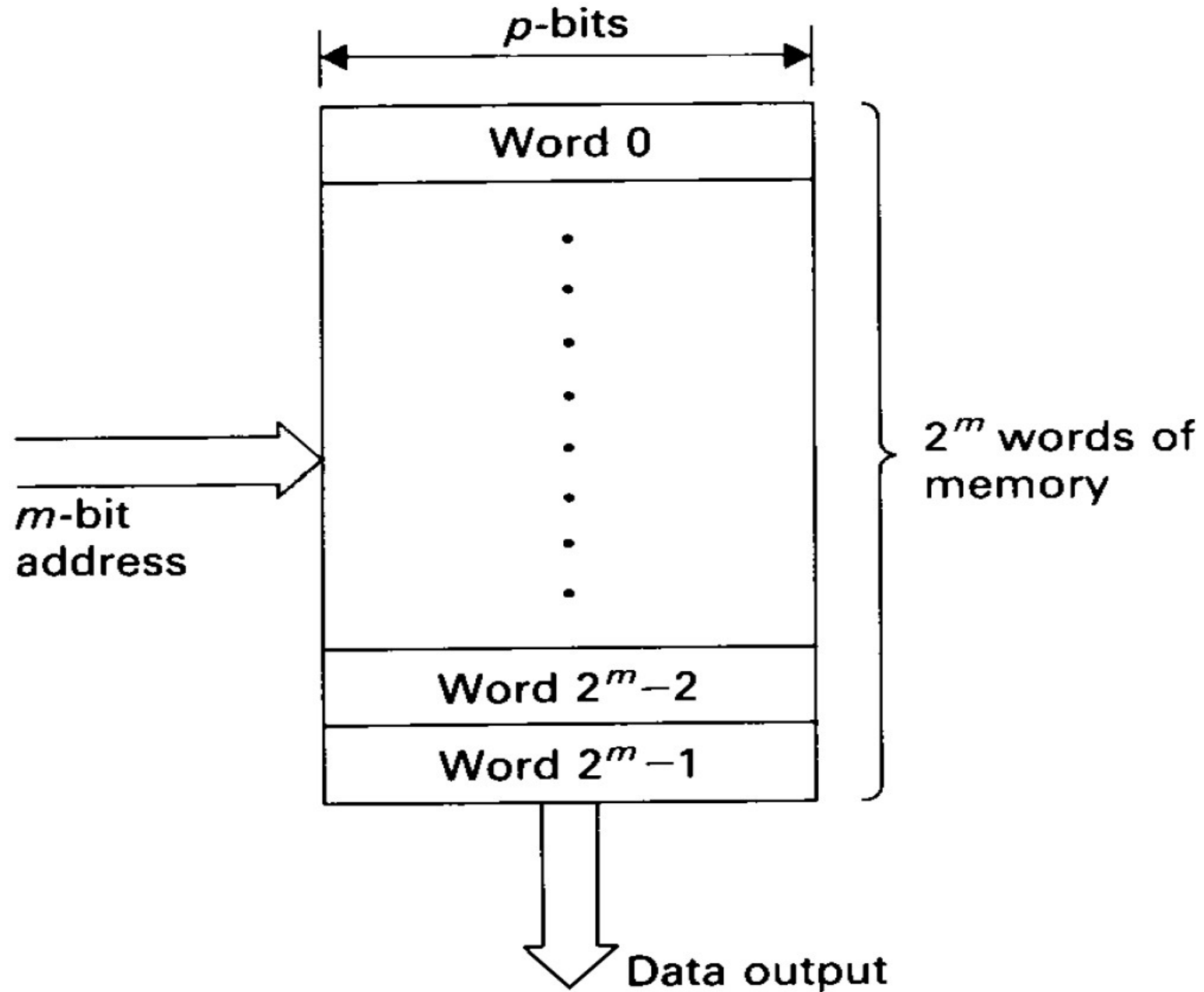
Tablica adresów pamięci – przykład 4

DEVICE	ADDRESS RANGE	ADDRESS LINE																				
		23	...	17	16	15	14	13	12	11	10	09	08	07	06	05	04	03	02	01	(00)	
ROM1	00 0000–00 1FFF	0	...	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	x	x	
ROM2	00 2000–00 3FFF	0	...	0	0	0	0	1	x	x	x	x	x	x	x	x	x	x	x	x	x	
ROM3	00 4000–00 5FFF	0	...	0	0	0	1	0	x	x	x	x	x	x	x	x	x	x	x	x	x	
ROM4	00 6000–00 7FFF	0	...	0	0	0	1	1	x	x	x	x	x	x	x	x	x	x	x	x	x	
PERI1	01 0000–01 000F	0	...	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	x	x	x	x
PERI2	01 0010–01 001F	0	...	0	1	0	0	0	0	0	0	0	0	0	0	0	1	x	x	x	x	
...	...																					
PERI8	01 0070–01 007F	0	...	0	1	0	0	0	0	0	0	0	0	0	1	1	1	x	x	x	x	
RAM1	02 0000–02 07FF	0	...	1	0	0	0	0	0	0	x	x	x	x	x	x	x	x	x	x	x	
RAM2	02 0800–02 0FFF	0	...	1	0	0	0	0	0	1	x	x	x	x	x	x	x	x	x	x	x	
...	...																					
RAM8	02 3800–02 3FFF	0	...	1	0	0	0	1	1	1	x	x	x	x	x	x	x	x	x	x	x	

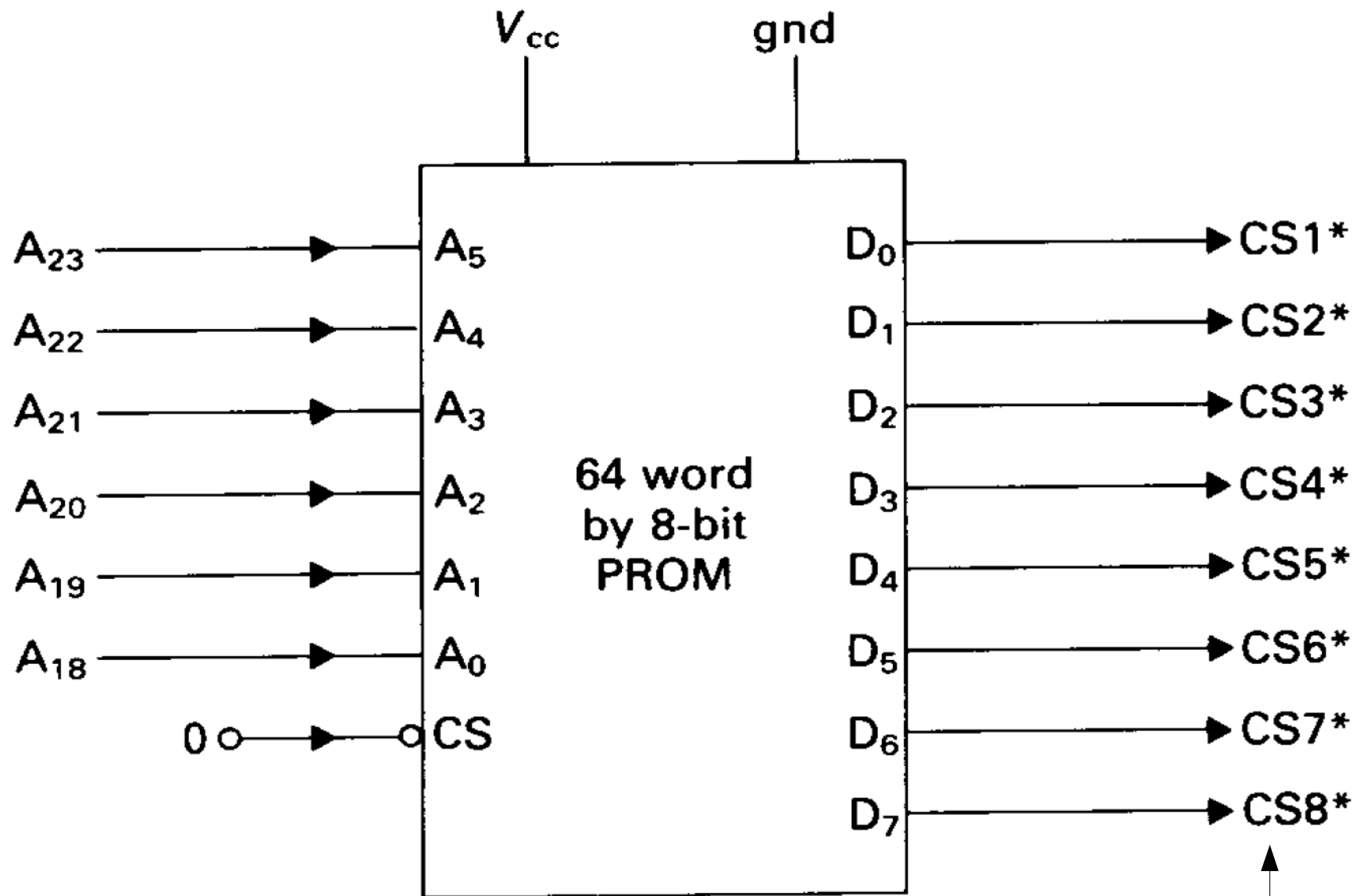
Pełny dekodery adresowy – przykład 4



PROM jako dekodery adresowy (1)



PROM jako dekodery adresowy (2)



Aktywny stanem niskim

PROM jako dekodery adresowy (3)

Relationship between decoded block size and capacity of a PROM

m	2^m (words)	$p \times 2^m$ (bits)	$24 - m$	DECODED BLOCK SIZE $2^{(24-m)}$
3	8	64	21	2M bytes (1M words)
4	16	128	20	1M bytes (512K words)
5	32	256	19	512K bytes (256K words)
6	64	512	18	256K bytes (128K words)
7	128	1,024	17	128K bytes (64K words)
8	256	2,048	16	64K bytes (32K words)
9	512	4,096	15	32K bytes (16K words)
10	1,024	8,192	14	16K bytes (8K words)
11	2,048	16,384	13	8K bytes (4K words)
12	4,096	32,768	12	4K bytes (2K words)
13	8,192	65,536	11	2K bytes (1K words)
14	16,384	131,072	10	1K bytes (512 words)
15	32,768	262,144	9	512 bytes (256 words)
16	65,536	524,288	8	256 bytes (128 words)

m = number of address inputs to the PROM

$p = 8$ = width of PROM's data output bus

Dekoder PROM - przykład 5

DEVICE	ORGANIZATION	MEMORY SPACE		ADDRESS RANGE
		WORDS	BYTES	
ROM1	2K × 8	2K	4K	00 0000–00 0FFF
ROM2	2K × 8	2K	4K	00 1000–00 1FFF
ROM3	2K × 8	2K	4K	00 2000–00 2FFF
RAM1	1K × 4	1K	2K	00 C000–00 C7FF
PERI1	2 × 8	128	256	00 E000–00 E0FF
PERI2	2 × 8	128	256	00 E100–00 E1FF
PERI3	4 × 8	128	256	00 E200–00 E2FF

Możliwość rozszerzenia pamięci ROM do 8 kBx8, RAM?

Tablica adresów pamięci – przykład 5

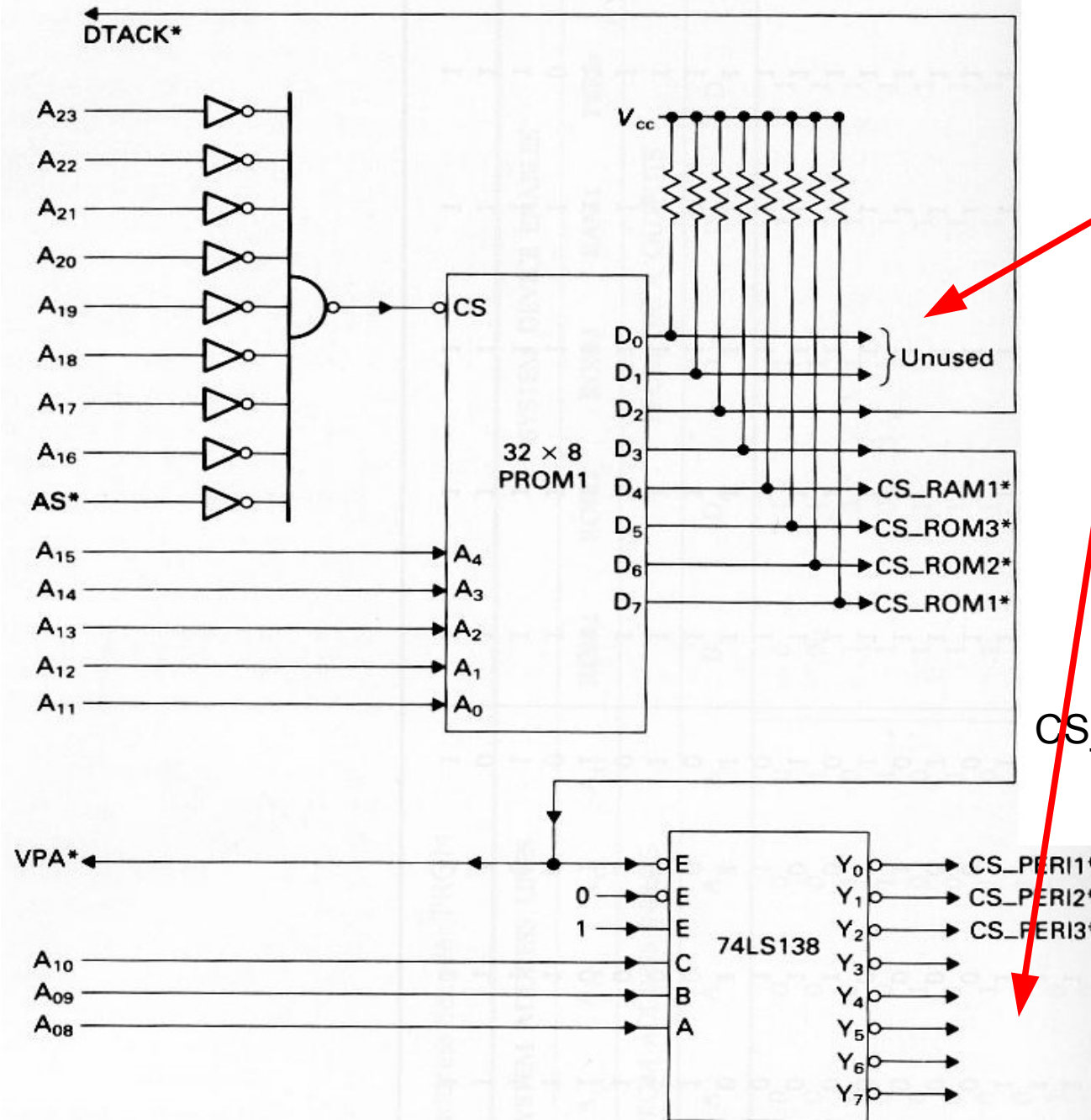
?

Tablica adresów pamięci – przykład 5

4 kB

DEVICE	ADDRESS SPACE	ADDRESS LINE																		
		23	22	21	20	19	18	17	16	15	14	13	12	11	10	09	08	07	06	
ROM1	00 0000–00 0FFF	0	0	0	0	0	0	0	0	0	0	0	0	0	X	X	X	X	X	X
ROM2	00 1000–00 1FFF	0	0	0	0	0	0	0	0	0	0	0	1	X	X	X	X	X	X	X
ROM3	00 2000–00 2FFF	0	0	0	0	0	0	0	0	0	0	1	0	X	X	X	X	X	X	X
RAM1	00 C000–00 C7FF	0	0	0	0	0	0	0	0	1	1	0	0	0	X	X	X	X	X	X
PERI1	00 E000–00 E0FF	0	0	0	0	0	0	0	0	1	1	1	0	0	0	0	0	0	X	X
PERI2	00 E100–00 E1FF	0	0	0	0	0	0	0	0	1	1	1	0	0	0	0	1	X	X	X
PERI3	00 E200–00 E2FF	0	0	0	0	0	0	0	0	1	1	1	0	0	0	1	0	X	X	X

Dekoder adresowy – przykład 5



Możliwość
rozbudowy

$CS_PERI_s^*$

Dekoder adresowy procesora motorola 68k

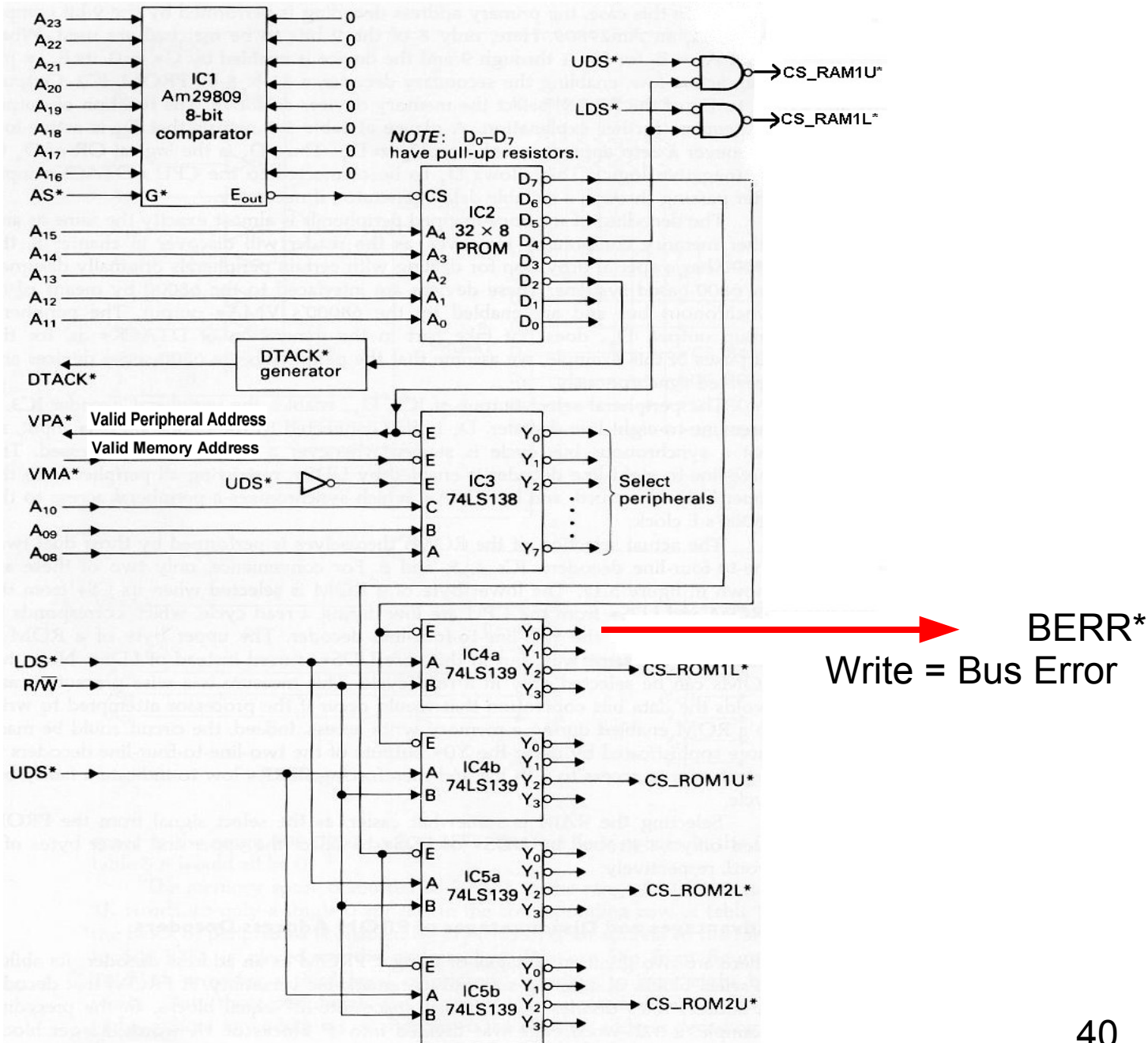
adres bazowy:
0x00. 0000

przestrzeń
adresowa:
0x00.0000-0x00.FFFF

$2^5 = 32$ obszary
po 2 kB

Możliwość obsługi pamięci
ROM maksymalnie:
3 x 16 kB
0xC000 = 49152 (48 kB)

ROM1	00 0000-00 0FFF
ROM2	00 1000-00 1FFF
ROM3	00 2000-00 2FFF
RAM1	00 C000-00 C7FF
PERI1	00 E000-00 E0FF
PERI2	00 E100-00 E1FF
PERI3	00 E200-00 E2FF



Dekoder PROM

Zalety:

- Możliwość wyboru pamięci o różnych wielkościach (RAM/ROM 1, 2, 4, 8 kB),
- Możliwość łatwej rozbudowy oraz modyfikacji (zamiana pamięci ROM 4 kB na mak. 16 kB).

Wady:

- W celu zdekodowania całej przestrzeni należy wykorzystać pamięci PROM o dużych rozmiarach ($2^{24} = 16 \text{ Mb}$, $2^{32} = 4 \text{ GB}$!),
- Potrzeba stosowania dekoderek pomocniczych,
- Wielopoziomowe dekodery mogą zwiększyć czas dostępu do pamięci (cykle oczekiwania, wait state).

Czy można użyć pamięci EPROM do budowy dekodera adresowego?